

# 修士論文

## 高輝度 LHC ATLAS 実験に向けた初段ミュオントリガー アルゴリズムの改良とハードウェアへの実装

京都大学大学院理学研究科 物理学・宇宙物理学専攻  
物理学第二分野 高エネルギー物理学研究室

学生番号 0530-31-1023

小林 蓮

指導教員 隅田土詞



2021年1月27日

## 概要

Large Hadron Collider (LHC) は欧州原子核機構 (CERN) に建設された世界最高エネルギーの陽子陽子衝突型加速器である。ATLAS 検出器は LHC の衝突点の 1 つに設置された大型汎用検出器であり、陽子同士の衝突事象を捉えることで、新物理の兆候を探索している。

2027 年には標準理論の精密測定や新物理探索を目的として、ビーム強度をこれまでの約 3 倍に向上させた高輝度 LHC が運転予定である。高統計を活かして生成断面積の小さい新粒子の検出や湯川結合の精密測定を目指す。豊富な統計量が期待される一方で、データの記録速度はあまり変わらず、衝突で生じる全ての事象を記録することは不可能である。そのため、物理として重要な事象に対する取得効率を維持しつつ、より高い事象選別能力を持つトリガーの開発が必要である。

本研究では、ミュオンの信号を用いたトリガーを扱う。ミュオンは多くの重要な事象で高い横運動量 ( $p_T$ ) を持つものが生成され、陽子衝突における主な背景事象である QCD 事象に含まれないため、新物理を探索する上で良いプローブとなる。

ATLAS 検出器のエンドキャップ部では磁場領域の外側に設置されている 7 層の Thin Gap Chamber (TGC) 検出器と内側にある複数の検出器のヒット情報を組み合わせてミュオントリガーの判定を行う。高輝度 LHC では、TGC のヒット情報全てをトリガー判定回路に送り、ミュオンの飛跡を再構成することで、今までよりも高度なアルゴリズムを実現する。低運動量のミュオンや衝突点由来でない荷電粒子によるトリガーを削減するため、TGC で再構成した飛跡の位置・角度情報と、磁場領域の内側に設置されている検出器である New Small Wheel などの情報を組み合わせてトリガーを判定する。高輝度 LHC に向けて磁場領域の内側の検出器はアップグレードされ、測定分解能が向上する。十分なトリガー性能を得るために、アップグレードに合わせてトリガーアルゴリズムの開発を行った。モンテカルロシミュレーション (MC) とデータサンプルを用いて開発したトリガーアルゴリズムの性能を確認した結果、検出効率を 94% と高く保ったまま、47% のトリガーレートの削減が可能であることを示した。

また、開発したトリガーアルゴリズムを実際のデータ取得に使用する際、TGC 検出器の設置位置のズレや歪みにより、MC での想定よりも検出効率が悪化する事が考えられる。そこで、今までに取得したデータサンプルを用いて測定した TGC の設置位置に合わせて、TGC での飛跡再構成の手法を最適化する方法を開発した。この方法を用いることで、実際のデータ取得においても、MC における想定に近い検出効率でトリガー判定を行うことができることを確認した。

さらに、開発したトリガーアルゴリズムを、トリガー判定ボードに搭載する為のファームウェアとして実装し、シミュレーションを用いた動作試験において作成したファームウェアが正しくトリガー判定できていることを確認した。これにより、開発したトリガーアルゴリズムを用いることで、高輝度 LHC においてもエンドキャップ部のミュオントリガーは十分に高い性能を持ってトリガー判定を行うことができる。

# 目次

<b>第 1 章</b>	<b>序論</b>	<b>1</b>
1.1	標準模型と新物理	1
1.2	ATLAS 実験で目指す物理	1
1.3	ミューオントリガーのアップグレードの重要性	6
<b>第 2 章</b>	<b>LHC ATLAS 実験</b>	<b>9</b>
2.1	LHC 加速器	9
2.2	ATLAS 検出器	9
2.2.1	ATLAS 実験で使用される座標系・変数	9
2.2.2	超伝導磁石	11
2.2.3	内部飛跡検出器	12
2.2.4	カロリメータ	15
2.2.5	ミューオン検出器	17
2.3	Run 3 での検出器の現状	22
2.4	トリガーシステム	27
2.5	高輝度 LHC に向けたアップグレード	29
2.5.1	LHC 加速器のアップグレード	29
2.5.2	内部飛跡検出器のアップグレード	30
2.5.3	トリガーシステムのアップグレード	30
<b>第 3 章</b>	<b>ATLAS エンドキャップ部ミューオントリガー</b>	<b>35</b>
3.1	Run 3 におけるエンドキャップ部初段ミューオントリガー	35
3.1.1	Thin Gap chamber	35
3.1.2	トリガー単位	35
3.1.3	トリガーロジック	37
3.1.4	エレクトロニクス	37
3.2	高輝度 LHC に向けた初段ミューオントリガーのアップグレード	44
3.2.1	初段ミューオントリガーのアップグレードの概要	44
3.2.2	TGC EI チェンバーのアップグレード	46
3.2.3	エレクトロニクスのアップグレード	47
3.2.4	トリガーロジックの概要	49

<b>第 4 章</b>	<b>高輝度 LHC に向けた初段エンドキャップミュオントリガーの概要</b>	<b>50</b>
4.1	トリガーアルゴリズムの概要	50
4.2	TGC BW を用いたパターンマッチングアルゴリズム	50
4.2.1	ワイヤーのパターンリスト	51
4.2.2	ストリップのパターンリスト	53
4.2.3	角度情報を用いた Coincidence Window	55
4.3	磁場内側の検出器を用いたトリガーアルゴリズム	55
4.3.1	TGC EI を用いたトリガーアルゴリズム	57
4.3.2	NSW を用いたトリガーアルゴリズム	63
4.3.3	RPC BIS78 を用いたトリガーアルゴリズム	69
4.3.4	Tile カロリーメータを用いたトリガーアルゴリズム	69
<b>第 5 章</b>	<b>高輝度 LHC における初段ミュオントリガーの性能評価</b>	<b>71</b>
5.1	モンテカルロシミュレーションを用いた検出効率の評価	71
5.2	実データを用いたトリガーレートの評価	75
5.3	検出効率をデータに対して維持するための飛跡再構成手法の最適化	79
5.3.1	TGC BW の理想位置からのズレによる飛跡再構成への影響	79
5.3.2	TGC BW の設置位置に合わせたパターンリストの修正	80
<b>第 6 章</b>	<b>トリガー判定ボード Sector Logic</b>	<b>85</b>
6.1	Sector Logic のデザイン	85
6.2	トリガーロジックを実装する FPGA	85
6.3	Sector Logic の受信データ	87
6.3.1	TGC から受け取るデータフォーマット	87
6.3.2	Tile カロリーメータから受け取るデータフォーマット	88
6.3.3	NSW から受け取るデータフォーマット	88
6.3.4	RPC BIS78 から受け取るデータフォーマット	89
6.4	Sector Logic の送信データ	89
6.4.1	MDT Trigger Processor へ送信するデータフォーマット	89
6.4.2	MUCTPI へ送信するデータフォーマット	91
6.5	Sector Logic の開発状況	91
<b>第 7 章</b>	<b>Sector Logic に実装するトリガー用ファームウェアデザインの開発</b>	<b>93</b>
7.1	ファームウェアの概要	93
7.2	パターンマッチングファームウェアの開発	93
7.3	EI Hit Processor の実装	104
7.4	BW-Inner coincidence ファームウェアの実装	109

7.4.1	EI coincidence の実装	109
7.4.2	RPC coincidence の実装	111
7.4.3	NSW coincidence の実装	112
7.4.4	Tile coincidence の実装	114
7.4.5	“Which-Inner” の実装	116
7.5	シミュレーションを用いた動作確認	118
7.5.1	パターンマッチング	118
7.5.2	EI Hit Processor	123
7.5.3	BW-Inner coincidence	127
<b>第 8 章</b>	<b>結論と今後の展望</b>	<b>134</b>
	謝辞	<b>136</b>
	参考文献	<b>137</b>
<b>付 録 A</b>	<b>高輝度 LHC のためのミュオントリガーロジックの性能評価</b>	<b>141</b>
A.1	実データを用いたトリガーレートの評価	141
A.2	TGC BW のミスアライメントの $x-y$ 平面図	141
A.3	Tag & Probe	143

# 目 次

1.1	標準模型を構成する粒子. <sup>[2]</sup> . . . . .	2
1.2	ヒッグス粒子の生成過程のファインマンダイアグラム. . . . .	3
1.3	ヒッグス粒子の質量を 125 GeV とした場合の, 重心系エネルギー $\sqrt{s}$ に対するヒッグス粒子の生成断面積 $\sigma$ . <sup>[10]</sup> . . . . .	3
1.4	ヒッグス粒子の主な崩壊過程ファインマンダイアグラム. . . . .	3
1.5	ヒッグス粒子の主な崩壊過程. . . . .	3
1.6	重心系エネルギー $\sqrt{s} = 13$ TeV のデータを用いて測定したヒッグス粒子の各生成・崩壊モードごとの生成断面積と崩壊幅の積. . . . .	4
1.7	重心系エネルギー $\sqrt{s} = 13$ TeV のデータを用いて測定した各粒子とヒッグス粒子との結合定数の測定結果. <sup>[11]</sup> . . . . .	5
1.8	重心系エネルギー $\sqrt{s} = 14$ TeV における各粒子の質量と結合定数の測定精度のシミュレーション結果. <sup>[12]</sup> . . . . .	5
1.9	重心系エネルギー $\sqrt{s} = 13$ TeV のデータを用いて ATLAS で測定した各超対称性粒子の質量の棄却領域. <sup>[13]</sup> . . . . .	7
1.10	チャージーノとニュートラリーノの生成プロセスにおけるファインマンダイアグラムと高輝度 LHC における質量の探索領域. <sup>[14]</sup> . . . . .	7
1.11	ミューオントリガーの $p_T$ 閾値とアクセプタンスの相関. <sup>[15]</sup> . . . . .	8
2.1	陽子加速システムの全体図. <sup>[16]</sup> . . . . .	10
2.2	ATLAS 検出器の側面図. <sup>[17]</sup> . . . . .	10
2.3	ATLAS 実験で用いられる座標系. . . . .	11
2.4	ATLAS 実験で用いられる超伝導磁石の配置. . . . .	12
2.5	トロイド磁石による磁場の $\eta$ に対する依存性. <sup>[17]</sup> . . . . .	13
2.6	ビーム軸から見た $x-y$ 平面での磁場の分布. <sup>[18]</sup> . . . . .	13
2.7	ATLAS 実験における内部飛跡検出器の配置. <sup>[17]</sup> . . . . .	13
2.8	ビーム軸方向から見た IBL の配置. <sup>[19]</sup> . . . . .	14
2.9	SCT における入射粒子の位置測定概念図. . . . .	14
2.10	ATLAS 実験におけるカロリメータの配置. <sup>[17]</sup> . . . . .	15
2.11	電磁カロリメータの構造. <sup>[17]</sup> . . . . .	16
2.12	Tile calorimeter の構造. <sup>[17]</sup> . . . . .	16

2.13	Tile calorimeter のセルの配置図. <sup>[17]</sup> . . . . .	16
2.14	ミュオン検出器の断面図. <sup>[17]</sup> . . . . .	18
2.15	ビーム軸方向から見たミュオン検出器の配置図. <sup>[17]</sup> . . . . .	18
2.16	ミュオン検出器の配置図. <sup>[20]</sup> . . . . .	19
2.17	RPC の構造. <sup>[17]</sup> . . . . .	20
2.18	TGC の断面図. <sup>[17]</sup> . . . . .	21
2.19	TGC Triplet と Doublet の構造. <sup>[17]</sup> . . . . .	21
2.20	MDT チェンバーの構造. <sup>[17]</sup> . . . . .	22
2.21	MDT チューブの断面図. <sup>[17]</sup> . . . . .	22
2.22	CSC の断面図. <sup>[17]</sup> . . . . .	22
2.23	Run 3 におけるミュオン検出器の配置図. . . . .	23
2.24	NSW の構造. <sup>[21]</sup> . . . . .	24
2.25	sTGC の構造. <sup>[22]</sup> . . . . .	25
2.26	MM の構造. <sup>[22]</sup> . . . . .	25
2.27	RPC BIS78 の構造. <sup>[23]</sup> . . . . .	26
2.28	MDT と sMDT のパラメータ. <sup>[24]</sup> . . . . .	26
2.29	Run 3 におけるトリガーシステムの概要. <sup>[25]</sup> . . . . .	28
2.30	クラブ空洞を用いた陽子バンチ衝突の概念図. <sup>[26]</sup> . . . . .	31
2.31	高輝度 LHC における内部飛跡検出器の構造. <sup>[27]</sup> . . . . .	31
2.32	高輝度 LHC におけるトリガーシステムの概要. <sup>[25]</sup> . . . . .	33
2.33	高輝度 LHC における Trigger Menu の一例. <sup>[25]</sup> . . . . .	34
3.1	R-Z 平面における TGC の配置図. <sup>[28]</sup> . . . . .	36
3.2	R- $\phi$ 平面における M1, M3 ステーションの配置図. <sup>[28]</sup> . . . . .	36
3.3	TGC のトリガー判定に用いられる単位の模式図. <sup>[17]</sup> . . . . .	37
3.4	Run 3 のエンドキャップ部初段ミュオントリガーにおける TGC BW でのトリ ガーロジックの概要. <sup>[29]</sup> . . . . .	38
3.5	TGC のエレクトロニクスとデータの流れ. <sup>[17]</sup> . . . . .	38
3.6	ASD ボードの写真. <sup>[20]</sup> . . . . .	39
3.7	Doublet ワイヤー用の SLB のブロック図. <sup>[28]</sup> . . . . .	40
3.8	Doublet SLB のコインシデンスマトリックスのブロック図. . . . .	40
3.9	デクラスタリングアルゴリズムの概要図. <sup>[28]</sup> . . . . .	41
3.10	ワイヤー用 HPT ボードのブロック図. <sup>[28]</sup> . . . . .	42
3.11	TGC のトリガーセクター, NSW のセクター, 1 つの NSW TP が担当する NSW のセクター領域の関係. <sup>[30]</sup> . . . . .	43
3.12	NewSL ボードの写真と主な I/O, IC チップ. <sup>[24]</sup> . . . . .	44

3.13	衝突点由来でない荷電粒子によるフェイクトリガーの概念図. . . . .	45
3.14	Run 3 における Inner coincidence の概要. <sup>[29]</sup> . . . . .	45
3.15	高輝度 LHC における初段ミュオントリガーシステムのブロック図. <sup>[25]</sup> . . . . .	46
3.16	TGC-EI の構造. <sup>[20]</sup> . . . . .	47
3.17	高輝度 LHC における TGC エレクトロニクスのブロック図. . . . .	48
3.18	高輝度 LHC における PS ボードの簡略化した回路図. . . . .	49
4.1	パターンとして保存する飛跡の情報. <sup>[32]</sup> . . . . .	51
4.2	パターンマッチングの概念図. <sup>[32]</sup> . . . . .	52
4.3	TGC Triplet と Doublet のワイヤーの配置. <sup>[32]</sup> . . . . .	53
4.4	ワイヤーのパターンリスト作成手法の概要図. <sup>[32]</sup> . . . . .	54
4.5	ストリップのパターンリスト作成手法の概要図. <sup>[32]</sup> . . . . .	54
4.6	$p_T$ 閾値ごとの CW の検出効率. <sup>[32]</sup> . . . . .	55
4.7	ミュオン検出器の $R-z$ 図. . . . .	56
4.8	磁場内部の検出器でカバーされる $\eta-\phi$ 領域をビーム軸方向から見た図. . . . .	56
4.9	TGC EI と MDT EI の配置の対応関係. . . . .	57
4.10	$R-z$ 平面における TGC EI と MDT EI の配置. . . . .	58
4.11	$d\eta$ の閾値を定義する際の $\eta \cdot \phi$ 方向のグループの分け方. <sup>[32]</sup> . . . . .	59
4.12	TGC BW で再構成した飛跡の位置と EI true segment の位置の差 $d\eta$ とミュオンの $p_T$ の相関と $p_T$ 閾値 20 GeV における $d\eta$ 閾値の例. . . . .	59
4.13	TGC EI Doublet と Triplet における $\eta$ 位置測定の概要. . . . .	61
4.14	$\eta$ ID = 0, $\phi$ ID = 0 の領域における, 各オプションでの $d\eta$ の分布と閾値. . . . .	61
4.15	各オプションの分解能における $p_T$ 閾値 20 GeV での EI coincidence の検出効率. . . . .	62
4.16	NSW における角度情報と位置情報を用いたトリガーアルゴリズムの概要図. . . . .	64
4.17	CW を定義する際のグループの分け方. . . . .	64
4.18	各 $p_T$ 閾値周辺のミュオンが通過した場合の $(\Delta\theta_{NSW} \cdot d\eta)$ の 2 次元分布. . . . .	66
4.19	高 $p_T$ のミュオンが通過した場合の $(\Delta\theta_{NSW} \cdot d\eta)$ の 2 次元分布. . . . .	67
4.20	$p_T$ 閾値 5, 10, 15, 20 GeV での CW. . . . .	67
4.21	CW を滑らかにする処理の前後での CW の変化. . . . .	68
4.22	各 $p_T$ 閾値における NSW の飛跡情報を用いた CW の検出効率. . . . .	68
4.23	RPC BIS78 の位置情報を用いたアルゴリズムの概念図. <sup>[24]</sup> . . . . .	70
4.24	Tile カロリメータを用いたトリガーアルゴリズムの概念図. <sup>[32]</sup> . . . . .	70
5.1	5 - 20 の各 $p_T$ 閾値での $1.05 <  \eta  < 1.3$ での検出効率. . . . .	72
5.2	5 - 20 の各 $p_T$ 閾値での $1.3 <  \eta  < 2.4$ での検出効率. . . . .	73
5.3	Run 3 におけるトリガーアルゴリズムと高輝度 LHC のトリガーアルゴリズムを用いた場合の検出効率. . . . .	74



5.4	実データを用いて作成したサンプルのパイルアップと TGC のヒット数の分布. . .	77
5.5	エンドキャップおよびフォワード領域における $p_T$ 閾値 20 GeV でのルミノシティ とトリガーレートの関係. . . . .	78
5.6	高輝度 LHC で予想される瞬間ルミノシティ $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$ におけるエンド キャップおよびフォワード領域での各 $p_T$ 閾値のトリガーレート. . . . .	78
5.7	チェンバーのミスアライメント. . . . .	79
5.8	M3 Aside におけるミスアライメントの $x-y$ 平面図. . . . .	80
5.9	ミスアライメントにより飛跡再構成が失敗する場合の例. . . . .	81
5.10	データと MC における飛跡再構成されたミュオンへの割合. . . . .	81
5.11	ミスアライメントを考慮した場合のパターンリスト作成の一例. . . . .	82
5.12	M3 における飛跡が再構成されていない 20 GeV 以上のミュオンの $x-y$ 分布. . .	83
5.13	ミスアライメントに従ってパターンリストを修正する前と後のデータにおけるミュ オンの飛跡再構成率と MC におけるミュオンの飛跡再構成率. . . . .	84
6.1	トリガー判定ボードと MDT TP がカバーする領域. . . . .	86
6.2	トリガー判定ボードのブロック図. . . . .	86
6.3	Firefly の XCVU13P への接続. . . . .	92
7.1	SL に実装するトリガー用ファームウェアの概要. . . . .	94
7.2	ストリップのパターン抽出の概念図. . . . .	96
7.3	試行回数 6 回の場合のパターンマッチングにおける閾値 5 GeV のトリガーが発行 されたミュオンの数の分布. . . . .	97
7.4	ストリップパターンマッチングのファームウェアの概要. <sup>[32]</sup> . . . . .	97
7.5	TGC Hit Processor の概念図. <sup>[32]</sup> . . . . .	98
7.6	Address Specifier の概念図. . . . .	100
7.7	各ステーションにおけるヒット数の定義. . . . .	101
7.8	Track Selector のファームウェアの概要. . . . .	102
7.9	TGC EI における 2/2 コインシデンスの代表点の数の分布. . . . .	105
7.10	EI Hit Processor の概要. . . . .	105
7.11	EI Hit Processor の概要. . . . .	106
7.12	EI Hit Selector の概要. . . . .	108
7.13	BW-Inner coincidence 全体の概要. . . . .	110
7.14	EI coincidence の概要. . . . .	110
7.15	コインシデンスロジックで用いる 40 MHz と 240 MHz のクロックで得られる 6 つ のステート. . . . .	110
7.16	$p_T$ calculator (EI coincidence) の概要. . . . .	111
7.17	RPC coincidence の概要. . . . .	112

7.18	$p_T$ calculator (RPC coincidence) の概要.	113
7.19	NSW coincidence の概要.	113
7.20	コインシデンスロジックで用いる 40 MHz と 320 MHz のクロックで得られる 6 つ のステート.	114
7.21	$p_T$ calculator (NSW coincidence) の概要.	115
7.22	Tile coincidence の概要.	117
7.23	“Which-Inner” の概要	117
7.24	2 つの Address Specifier が扱う各代表点の ID の図.	119
7.25	Address Specifier の回路シミュレーション.	120
7.26	今回のシミュレーションで UltraRam に値を保存する飛跡.	121
7.27	UltraRam, LUT の回路シミュレーション.	122
7.28	TrackSelector の回路シミュレーション.	122
7.29	今回のシミュレーションで入力した TGC EI のヒットと代表点情報への変換の概要.	124
7.30	EI station coincidence のシミュレーション.	125
7.31	EI Hit Selector の回路シミュレーション.	126
7.32	EI coincidence の回路シミュレーション.	128
7.33	RPC coincidence の回路シミュレーション.	129
7.34	NSW coincidence の回路シミュレーション.	131
7.35	Tile coincidence の回路シミュレーション.	132
7.36	“Which-Inner” の回路シミュレーション.	133
A.1	$1.05 <  \eta  < 2.4$ における $p_T$ 閾値 15, 10, 5 GeV でのルミノシティとトリガーレー トの関係.	141
A.2	各ステーションにおけるミスアライメントの $x-y$ 平面図.	142
A.3	$Z$ の崩壊事象を用いた Tag & Probe の概要.	143

# 表 目 次

1.1	超対称性から予言されている超対称性粒子. . . . .	6
5.1	5 - 20 の各 $p_T$ 閾値での $1.05 <  \eta  < 1.3$ での検出効率のフィッティングの結果. . .	72
5.2	5 - 20 の各 $p_T$ 閾値での $1.3 <  \eta  < 2.4$ での検出効率のフィッティングの結果. . .	73
5.3	Run 3 におけるトリガーアルゴリズムと高輝度 LHC のトリガーアルゴリズムの検出効率のフィッティングの結果. . . . .	74
5.4	データ取得時と高輝度 LHC でのビームのパラメータ . . . . .	75
5.5	高輝度 LHC で予想される瞬間ルミノシティ $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$ におけるエンドキャップおよびフォワード領域での 5 - 20 の各 $p_T$ 閾値のトリガーレート. . . . .	76
6.1	XCVU13P のリソース. . . . .	86
6.2	36 Kb RAM で設定可能な入力アドレス幅と出力データ幅. <sup>[32]</sup> . . . . .	87
6.3	バンチ衝突ごとに TGC から受け取るデータフォーマット. . . . .	88
6.4	NSW で再構成した飛跡のデータフォーマット. <sup>[32]</sup> . . . . .	89
6.5	RPC BIS78 で再構成した飛跡のデータフォーマット. . . . .	89
6.6	Endcap SL から MDT TP へ送信するデータフォーマット. . . . .	90
6.7	Endcap SL から MUCTPI へ送信するデータフォーマット. . . . .	91
7.1	Address Specifier から入力アドレスを出力する際の優先順位. <sup>[32]</sup> . . . . .	101
7.2	図 7.24 の Address Specifier が正しく動作する場合に予想される出力. . . . .	119
7.3	今回のシミュレーションで使用した UltraRAM に保存する飛跡の角度情報. . . . .	121
7.4	EI Hit Selector のテストにおける, 入力した代表点情報. . . . .	123
7.5	EI coincidence のテストにおける $d\eta$ を表す値 と LUT に保存する $p_T$ の値. . . . .	127
7.6	RPC coincidence のテストにおけるトラックの情報を表す値と LUT に保存する $p_T$ の値. . . . .	129
7.7	NSW coincidence のテストにおけるトラックの情報を表す値と LUT に保存する $p_T$ の値. . . . .	130

# 第1章 序論

## 1.1 標準模型と新物理

標準模型とは、物質を構成する最小単位である素粒子とそれらの間に働く相互作用を記述する理論である。<sup>[1]</sup> 自然界には4つの相互作用(電磁相互作用, 強い相互作用, 弱い相互作用, 重力相互作用)が存在すると考えられており, 標準模型は重力相互作用以外の3つの相互作用を記述する。図 1.1 に示すように標準模型では12種類のフェルミオンと4種類のゲージボソン, ヒッグス粒子の計17種類の粒子で構成されている。

2012年に当時唯一未発見であったヒッグス粒子が ATLAS 実験と CMS 実験により発見され<sup>[3]</sup>, 標準模型が完成した。しかし, 標準模型には質量階層性問題<sup>[4]</sup> やダークマターの起源<sup>[5]</sup> など, 多くの未解決問題が残っている。これらの問題を解決するために, 標準模型を超えた新たな物理が必要であり, 世界中で新物理を探索する実験が行われている。

## 1.2 ATLAS 実験で目指す物理

ATLAS 実験では, 世界最高エネルギーを持つ LHC 加速器を用いて陽子陽子衝突を起こし, そこで期待される物理事象を TeV スケールまで幅広く調べる事を目的としている。ATLAS 実験における重要な目的として, 超対称性 (SUSY) やフレーバー対称性の破れ<sup>[6]</sup>, 余剰次元<sup>[7]</sup> などの標準模型を超える新物理の探索がある。また, 現在ヒッグス粒子を生成できる加速器は LHC 加速器のみであるため, ATLAS 実験で湯川結合定数などのヒッグス粒子の精密な測定を行う事も, 重要な目的の一つである。

2027年には標準模型の精密測定や物理探索を目的としてビーム輝度をこれまでの約3倍に向上させた高輝度 LHC が運転開始予定であり, 高統計を活かした生成断面積の小さい新粒子の検出やヒッグス粒子の精密測定を行う。以下では, ヒッグス粒子の精密測定と SUSY 粒子探索に絞って, 現在の測定状況と高輝度 LHC で期待される結果について説明する。

### ヒッグス粒子の精密測定

ヒッグス粒子は, 自発的対称性の破れを通じて, ゲージ不変性を質量を持つウィークボソンでも保てるように導入された粒子である。<sup>[8]</sup> 標準模型ではヒッグス粒子とフェルミオンの結合定数はフェルミオンの質量に比例するとされている。しかし, ヒッグス場の形が標準模型と異なるものに

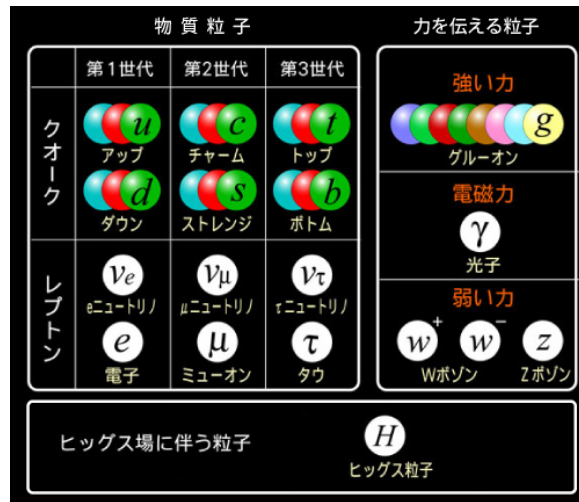


図 1.1 : 標準模型を構成する粒子.[2]

なるような新物理の寄与があれば結合定数にズレが生じる可能性があるため [9], ヒッグス粒子の結合定数を精度よく測ることで新物理の手がかりを得る事ができる.

ヒッグス粒子の主な生成過程は gluon-gluon fusion (ggF) 過程, vector boson fusion (VBF) 過程, vector boson associated (VH) 過程, top quark associated (ttH) 過程の 4 つである. 各生成過程についてのファインマンダイアグラムを図 1.2 に, LHC ATLAS 実験におけるヒッグス粒子の各生成過程の生成断面積を図 1.3 に示す.

また, ヒッグス粒子の主な崩壊過程のファインマンダイアグラムを図 1.4 に, 崩壊分岐比を図 1.5 に示す. 図 1.5 から分かるように, ヒッグス粒子の質量 125 GeV の領域での主な崩壊過程は分岐比の大きいものから順に  $H \rightarrow b\bar{b}$ ,  $WW$ ,  $\tau\tau$ ,  $ZZ$ ,  $\gamma\gamma$  である.

これらの生成過程と崩壊過程を種類ごとに分けて解析する事で, ヒッグス粒子と他の粒子との結合定数を測定している. 図 1.6 に重心系エネルギー  $\sqrt{s} = 13$  TeV のデータを用いて測定したヒッグス粒子の各生成・崩壊モードごとの生成断面積と崩壊幅の積の測定結果を示す. 図 1.7 に重心系エネルギー  $\sqrt{s} = 13$  TeV のデータを用いて測定したヒッグス粒子の結合定数の結果を示す. 今後, より高い統計量のデータを用いてさらに精密な検証を行う. 2027 年から始まる高輝度 LHC ATLAS 実験では, 10 年間の運転で約  $3000 \text{ fb}^{-1}$  のデータを取得予定である. 図 1.8 より,  $3000 \text{ fb}^{-1}$  のデータを用いて結合定数を測定することで高輝度 LHC ATLAS 実験の開始前と比較して誤差が大幅に改善されることが分かる.

## SUSY

標準模型では, 輻射補正によりヒッグス粒子の質量の計算に 2 次発散が現れる. この 2 次発散のカットオフスケールを仮に GUT scale (力の統一が起こるエネルギースケール) の  $O(10^{16})$  GeV でとると, ヒッグスの質量を 125 GeV にするために不自然なパラメータの微調整が必要になる. また標準模型には, 宇宙の物質の質量の大半を占めるダークマターの起源となる粒子が見つかっていないという問題がある. これらの問題を説明する有力な理論として, 超対称性理論がある.[4] 超

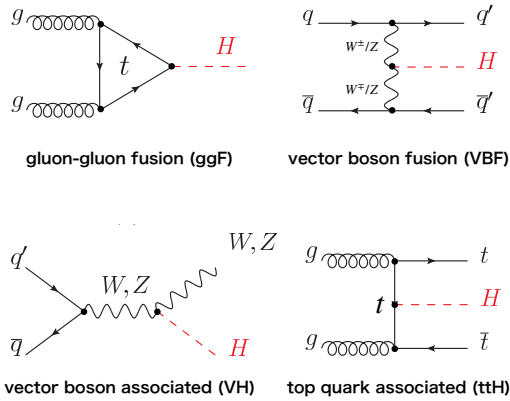


図 1.2 : ヒッグス粒子の生成過程のファインマンダイアグラム。  
主に ggF 過程, VBF 過程, VH 過程, ttH 過程の 4 つがある。

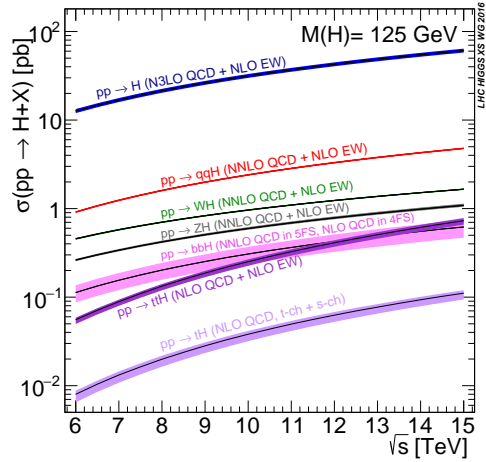


図 1.3 : ヒッグス粒子の質量を 125 GeV とした場合の, 重心系エネルギー  $\sqrt{s}$  に対するヒッグス粒子の生成断面積  $\sigma$ .<sup>[10]</sup>

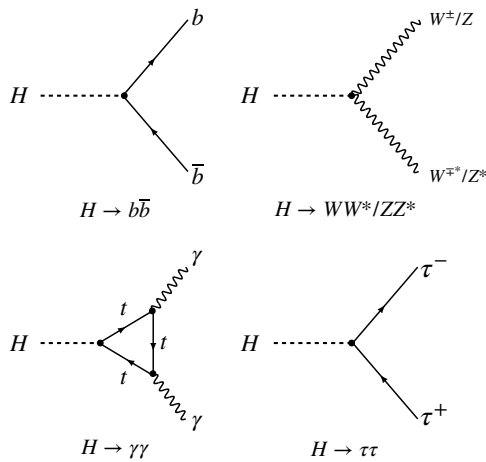


図 1.4 : ヒッグス粒子の主な崩壊過程ファインマンダイアグラム。  
 $H \rightarrow b\bar{b}, WW/ZZ, \tau\tau, \gamma\gamma$  を示す。

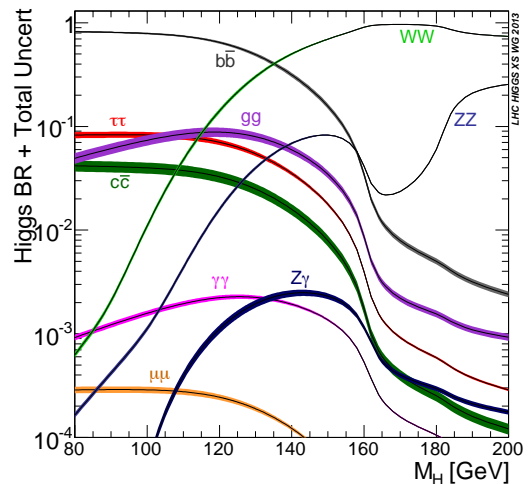


図 1.5 : ヒッグス粒子の質量と各崩壊過程での崩壊分岐比の相関.<sup>[10]</sup>

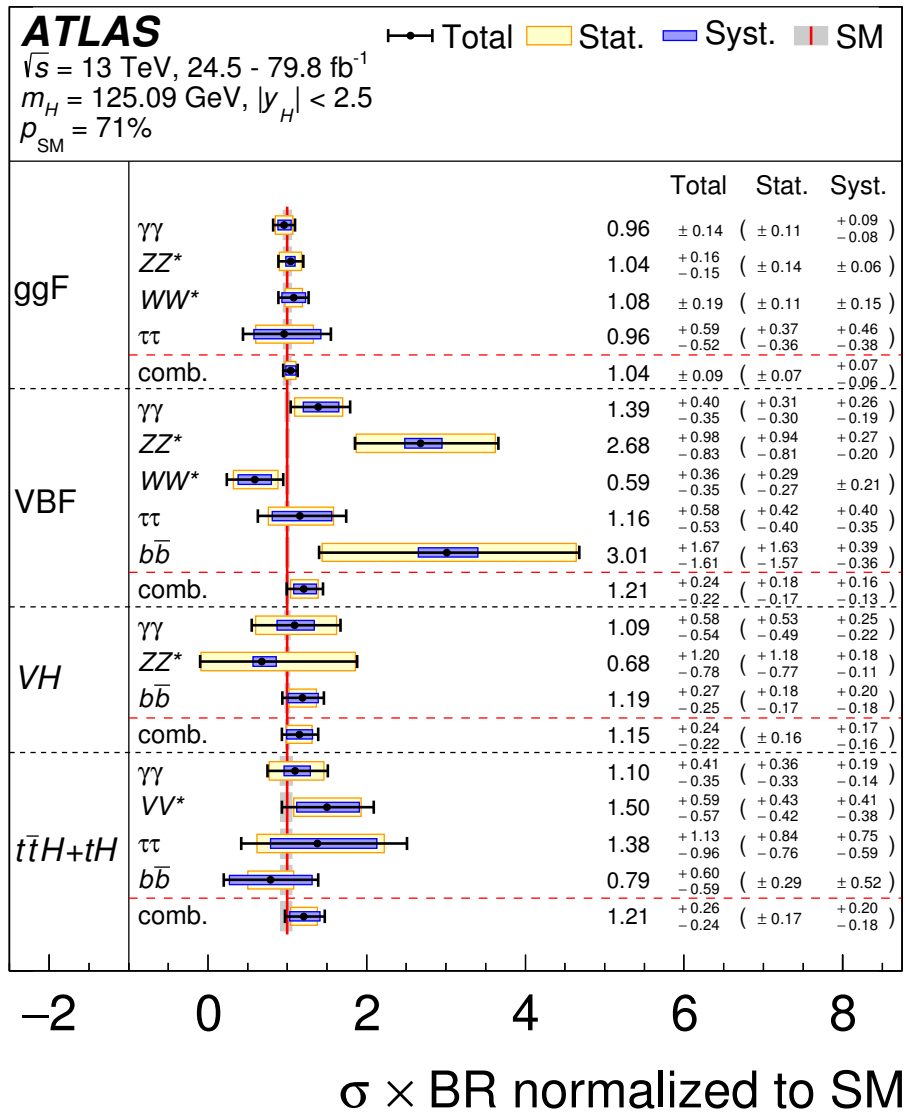


図 1.6 : 重心系エネルギー  $\sqrt{s} = 13 \text{ TeV}$  のデータを用いて測定したヒッグス粒子の各生成・崩壊モードごとの生成断面積と崩壊幅の積.<sup>[11]</sup> 全て標準模型で予想される値で規格化されている。標準模型からの有意なズレは見られない。

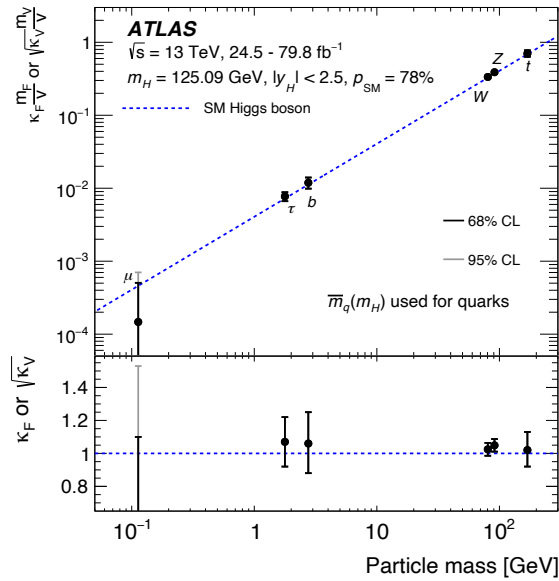


図 1.7 : 重心系エネルギー  $\sqrt{s} = 13$  TeV のデータを用いて測定した各粒子とヒッグス粒子との結合定数の測定結果.<sup>[11]</sup> 結合定数を, 粒子の質量の関数として示す. 青い点線が標準模型で予想される粒子の質量と結合定数の対応関係を示す. 標準模型からの有意なズレは見られない.

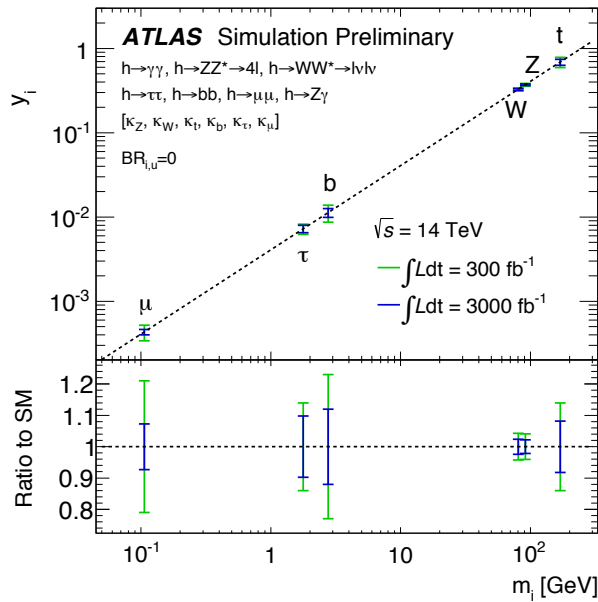


図 1.8 : 重心系エネルギー  $\sqrt{s} = 14$  TeV における各粒子の質量と結合定数の測定精度のシミュレーション結果.<sup>[12]</sup> 黒い点線が標準模型で予想される粒子の質量と結合定数の対応関係を示す. 緑が LHC ATLAS 実験で取得予定の  $300 \text{ fb}^{-1}$  のデータを用いた場合, 青が高輝度 LHC ATLAS 実験で取得予定の  $3000 \text{ fb}^{-1}$  のデータを用いた場合の測定精度を示している.



表 1.1 : 超対称性から予言されている超対称性粒子.  $\tilde{\gamma}$ ,  $\tilde{Z}^0$ ,  $\tilde{H}_1^0, \tilde{H}_2^0$  が混合した質量固有状態の粒子はニュートラリーノ,  $\tilde{W}^\pm$  と  $\tilde{H}^\pm$  が混合した質量固有状態の粒子はチャージーノと呼ばれる.

		記号			スピン
		第1世代	第2世代	第3世代	
スフェルミオン	スクォーク ( $\tilde{q}$ )	$\tilde{u}$	$\tilde{c}$	$\tilde{t}$	0
		$\tilde{d}$	$\tilde{s}$	$\tilde{b}$	0
	スレプトン ( $\tilde{l}$ )	$\tilde{\nu}_e$	$\tilde{\nu}_\mu$	$\tilde{\nu}_\tau$	0
		$\tilde{e}$	$\tilde{\mu}$	$\tilde{\tau}$	0
ボシーノ	フォティーノ	$\tilde{\gamma}$			1/2
	ウィーノ	$\tilde{W}^\pm$			1/2
	ジーノ	$\tilde{Z}^0$			1/2
	ヒグシーノ	$\tilde{H}_1^0, \tilde{H}_2^0, \tilde{H}^\pm$			1/2
	グルイーノ	$\tilde{g}$			1/2
	グラビティーノ	$\tilde{G}$			3/2

対称性理論では、標準模型の粒子とスピンの異なる電荷が等しい超対称性粒子 (SUSY 粒子) が存在すると予想される. 表 1.1 に超対称性から予言されている SUSY 粒子を示す. SUSY 粒子の中で最も軽いもの (Lightest SUSY Partner, LSP) がダークマターの起源である場合、数 TeV までの質量領域に LSP が存在すると期待されるため、LHC で直接生成されるのでこれを発見できる可能性がある. 図 1.9 に重心系エネルギー 13 TeV で取得したデータを用いて測定した各超対称性粒子の質量の棄却領域を示す.

高輝度 LHC ATLAS 実験の開始前までに取得予定の  $350 \text{ fb}^{-1}$  のデータと比較して約 10 倍の統計が得られるため、質量の探索領域を大きく広げることができる. 図 1.10 に、LSP の候補と期待されているニュートラリーノとチャージーノの生成プロセスにおける質量の探索領域を例として示す.  $3000 \text{ fb}^{-1}$  のデータを用いることで、現在までに得られた制限よりも探索領域が数 100 GeV 広がる事が分かる.

### 1.3 ミューオントリガーのアップグレードの重要性

高輝度 LHC では、ビーム輝度の増加に伴い同一バンチ交差中の陽子の同時衝突数 (パイルアップ) が増加し、背景事象によるトリガーレートが増加する. これに対し、トリガーの  $p_T$  閾値を上げる事でトリガーレートを抑えることは可能だが、重要な物理事象に対するアクセプタンスを失ってしまう. 以下では、ミューオントリガーのアップグレードの重要性について  $WH \rightarrow \mu\nu b\bar{b}$  過程の測定を例に説明する.

ミューオンは W/Z ボソンの崩壊により、高い  $p_T$  を持つものが生成される. また、陽子衝突にお

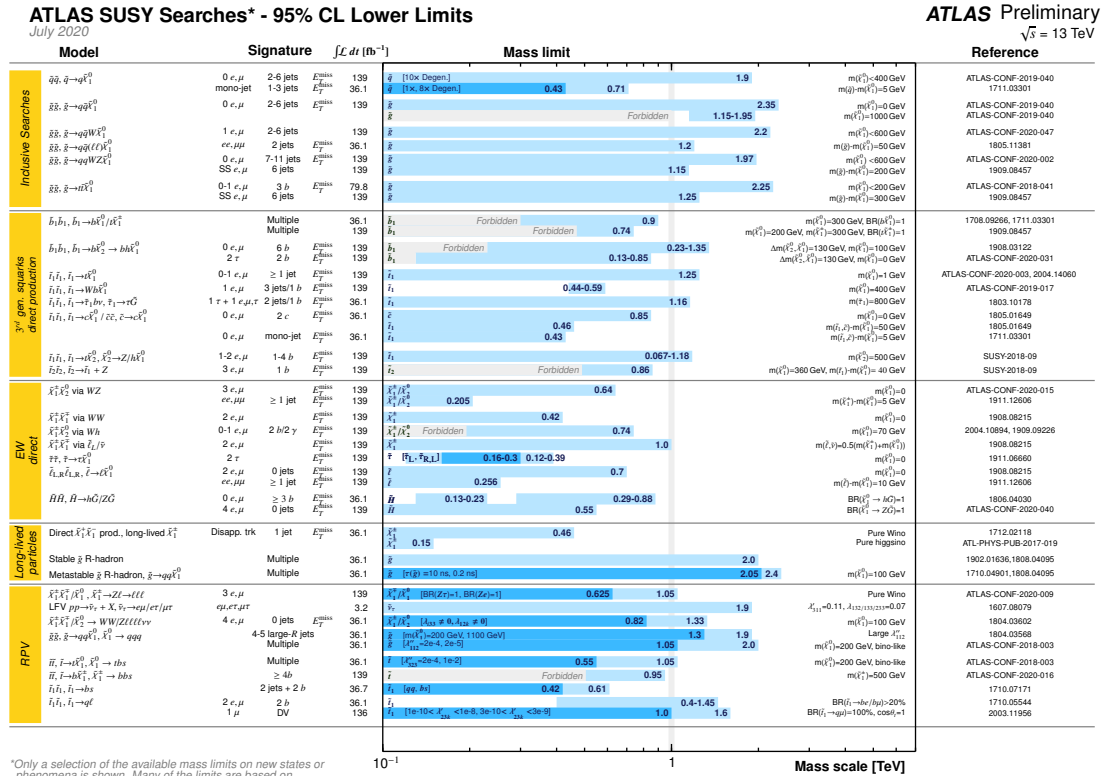


図 1.9 : 重心系エネルギー  $\sqrt{s} = 13$  TeV のデータを用いて ATLAS で測定した各超対称性粒子の質量の棄却領域.[13]

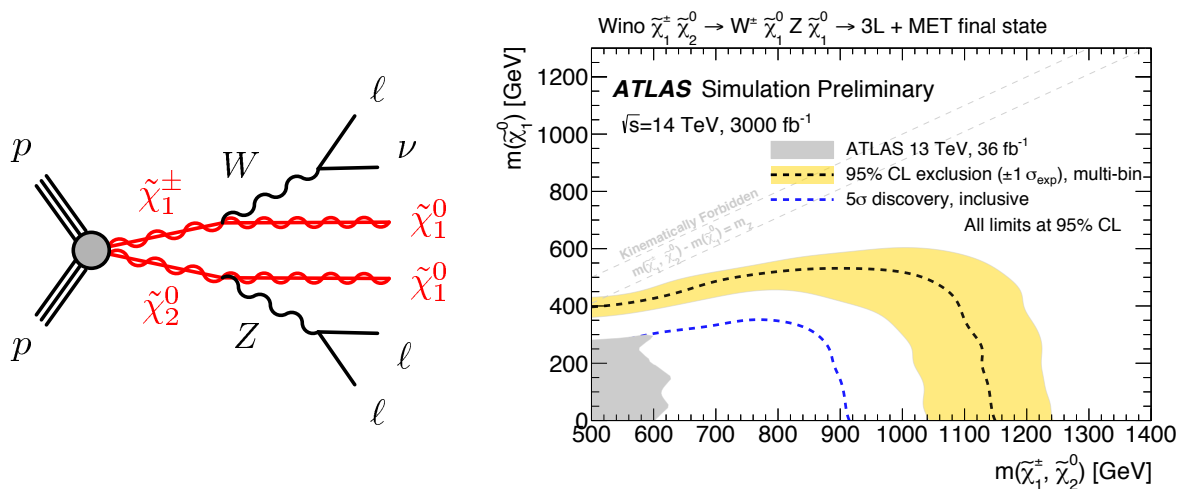


図 1.10 : (左) チャージノーとニュートラリーノの生成プロセスにおけるファインマンダイアグラム。(右) 高輝度 LHC における質量の探索領域.  $\tilde{\chi}_1^{\pm} \rightarrow W\tilde{\chi}_1^0$  と  $\tilde{\chi}_2^0 \rightarrow Z\tilde{\chi}_1^0$  の崩壊分岐比は 100% と仮定している.[14]

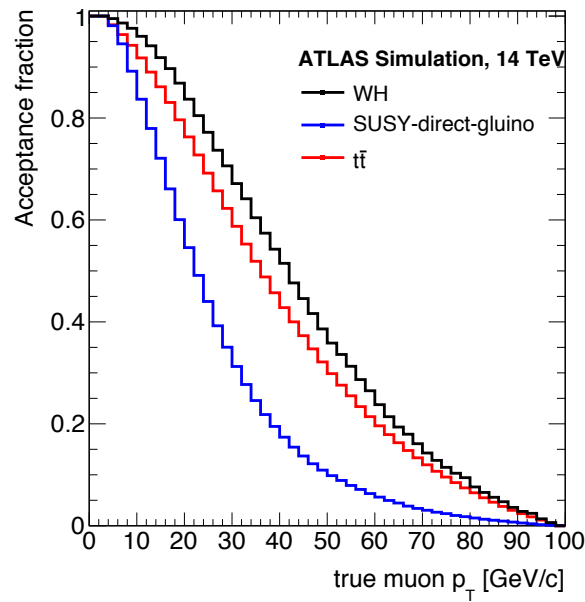


図 1.11 : ミューオントリガーの  $p_T$  閾値とアクセプタンスの相関.<sup>[15]</sup>

ける主な背景事象である QCD 事象でレプトンは発生しない。そのため、W の崩壊で生じたミュオンを要求することで背景事象を抑える事ができる。

ミュオントリガーの  $p_T$  閾値を上げると信号事象のアクセプタンスが小さくなる。図 1.11 にミュオントリガーの  $p_T$  閾値とアクセプタンスの相関を示す。ミュオントリガーのアップグレードを行わない場合、 $p_T$  閾値 20 GeV ではトリガーレートが許容量を超えてしまい、 $p_T$  閾値を 50 GeV まで上げなければならなくなる。これによって、 $WH \rightarrow \mu\nu b\bar{b}$  過程の信号事象を約 50 % も失ってしまう。この問題を解決するためには、高輝度 LHC の環境下においても  $p_T$  閾値を 20 GeV に保つことのできるミュオントリガーの開発が必要である。

この例のように、高輝度 LHC において、ATLAS 実験が目指す物理事象に対して高い感度を実現するためには、ミュオントリガーのアップグレードが重要であると言える。

## 第2章 LHC ATLAS 実験

### 2.1 LHC 加速器

Large Hadron Collider (LHC) はスイス・ジュネーブにある欧州原子核機構 (CERN) の地下に設置された周長 27 km の陽子陽子衝突型円形加速器である。LHC では約  $10^{11}$  個の陽子のかたまり (バンチ) を 7 TeV まで加速し, 25 ns ごとに重心系エネルギー 14 TeV で衝突させる。図 2.1 に, LHC 加速器の全体像を示す。LHC 加速器では陽子の供給源に水素ガスを使用しており, 強い電場をかけることで水素原子から電子を取り除くことで陽子のみを加速システムに送る。取り出された陽子は Linear Accelerator 2 (Linac 2) で 50 MeV まで加速され, BOOSTER に送られる。その後, BOOSTER で 1.4 GeV, Proton Synchrotron (PS) で 26 GeV, Super Proton Synchrotron (SPS) で 450 GeV と段階的に加速されたのち, LHC に入射される。LHC に入射した陽子は 2 つのビームパイプに分けられ, 最大で 7 TeV まで加速されたのちに 4 つの衝突点で衝突する。

LHC は 2010 年から本格的に運転を開始し, 2010 - 2012 年 (Run 1), 2015 - 2018 年 (Run 2) の期間に運転が行われた。Run 2 では, 瞬間ルミノシティ  $1.37 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$ , 重心系エネルギー 13 TeV で稼働した。2021 年現在 LHC は運転休止中であり, 2022 年から開始する Run 3 に向けて加速器のアップグレードが行われている。Run 3 では瞬間ルミノシティを  $2.0 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$ , 重心系エネルギーを Run 3 の途中で 14 TeV に増強する予定である。このアップグレードを Phase-1 Upgrade と呼ぶ。2027 年からは瞬間ルミノシティを  $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  に増強した高輝度 LHC が開始予定である。高輝度 LHC に向けたアップグレード (Phase-2 Upgrade) については 2.5 節で説明する。

### 2.2 ATLAS 検出器

ATLAS 検出器は LHC の衝突点の一つに設置された, 直径 25 m, 長さ 44 m の汎用検出器である。全体図を図 2.2 に示す。ATLAS 検出器は内側から, 内部飛跡検出器, ソレノイド磁石, カロリメータ, トロイド磁石, ミューオン検出器で構成されている。

#### 2.2.1 ATLAS 実験で使用される座標系・変数

ATLAS 実験では検出器や粒子の位置を表現するため, 図 2.3 のように直交座標系と円筒座標系を使用している。衝突点を原点とし, ビーム軸を  $z$  軸, ビーム軸に垂直な平面を  $x-y$  平面として

## CERN's Accelerator Complex

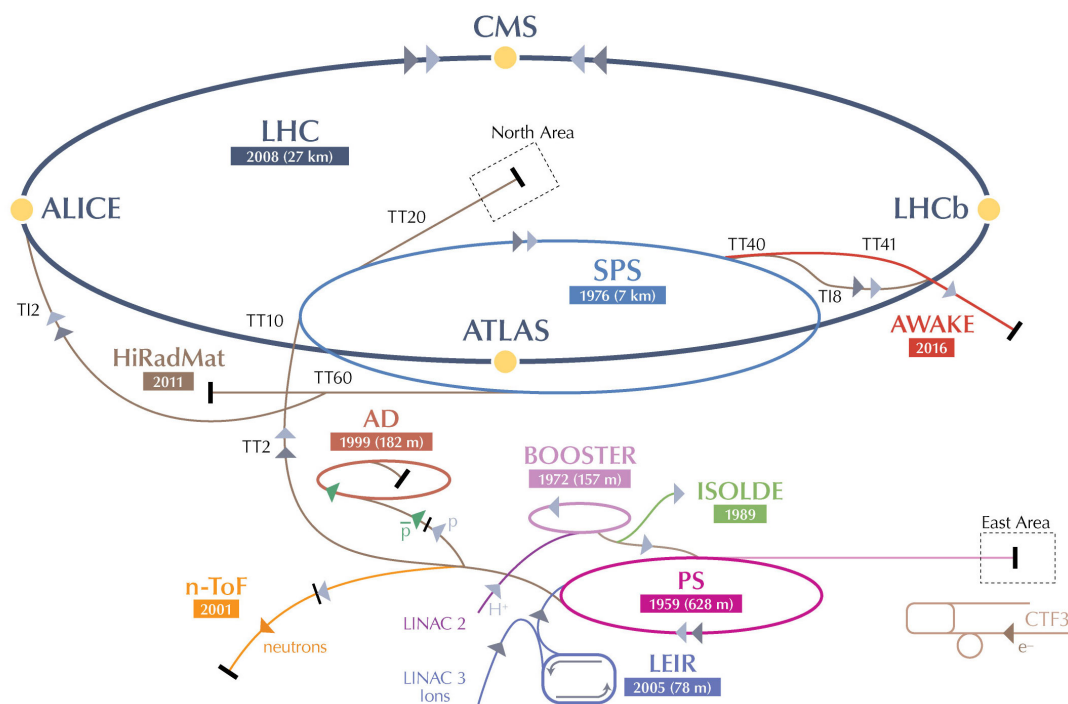


図 2.1 : 陽子加速システムの全体図.<sup>[16]</sup> 最終段の LHC ビームは実験が行われている 4 つの衝突点 (ATLAS, CMS, ALICE, LHCb) で交差する.

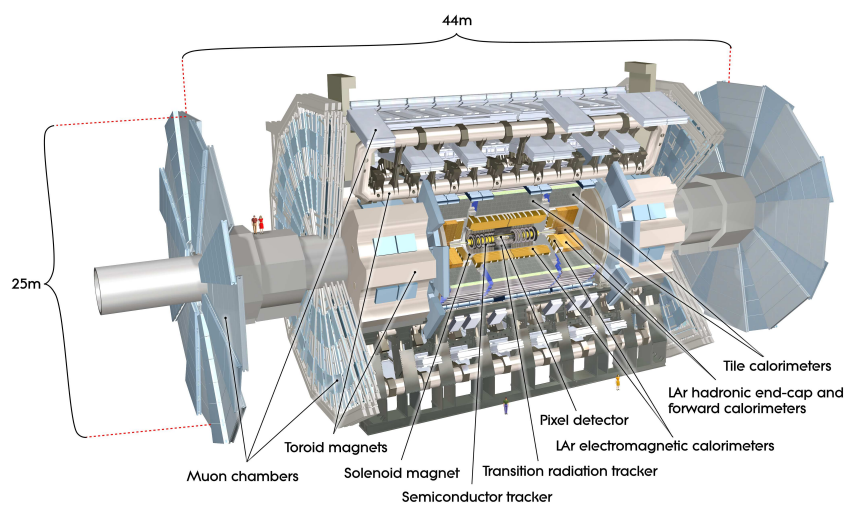


図 2.2 : ATLAS 検出器の側面図.<sup>[17]</sup> 直径 25 m, 長さ 44 m の円筒型をしており, 全体の重量は約 7000 トンである.

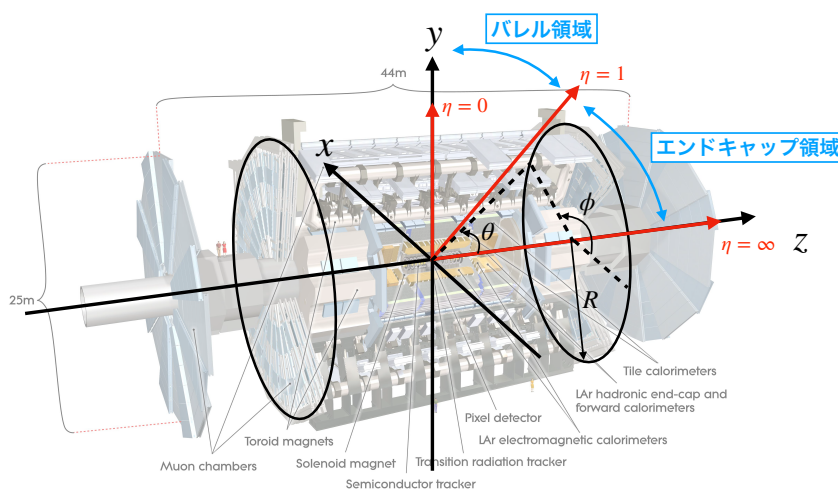


図 2.3 : ATLAS 実験で用いられる座標系.

いる.  $x$  軸は LHC のリング中心に向かう方向を正に,  $y$  軸は鉛直方向に上向きを正としている.  $z$  軸が正の領域を A-side, 負の領域を C-side と呼ぶ. 方位角  $\phi$  はビーム軸周りの角度, 極角  $\theta$  はビーム軸からの角度を表す.

ATLAS 実験で用いられるパラメータとして擬ラピディティ  $\eta$  を導入する.  $\eta$  はラピディティの高エネルギー極限として定義され, 極角  $\theta$  を用いて  $\eta = -\ln \tan(\theta/2)$  で定義される.

ATLAS 検出器は円筒形をしており, 側面部分と底面部分で検出器の配置や種類が大きく異なるため,  $|\eta| < 1.0$  の側面部分をバレル領域,  $|\eta| > 1.0$  の底面部分をエンドキャップ領域と呼ぶ.

粒子のエネルギー・運動量を表す際にはビーム軸に垂直な成分  $E_T$ ,  $p_T$  を利用する. これは, 陽子陽子衝突実験において, 衝突するクォーク・グルーオンのビーム軸方向のエネルギー・運動量は不定であるため, エネルギー・運動量保存則を用いる事ができない一方で, ビーム軸に垂直な成分では保存則がほぼ成り立つためである. また, ビーム軸に垂直な成分の保存則を用いる事で, ATLAS 実験において検出できないニュートリノ等の粒子によって持ち去られたエネルギーの 2 次元的なベクトル和が得られる. これを Missing  $E_T$  ( $E_T^{miss}$ ) と呼ぶ.

### 2.2.2 超伝導磁石

ATLAS 検出器では, 荷電粒子の運動量測定のために内部に磁場がかかっている. 磁場を発生させるための超伝導磁石には, 衝突点付近で発生した荷電粒子の運動量測定のためのソレノイド磁石と, ミューオンの運動量測定のために用いられるトロイド磁石の 2 種類がある. 図 2.4 に各超伝導磁石の配置を示す. トロイド磁石はエンドキャップ部とバレル部に分けられ, それぞれのトロイド磁石はビーム軸を中心に対称的に設置された 8 つのコイルで構成されている. バレル部とエンドキャップ部の境界における磁場の干渉を考慮して, トロイド磁石はバレル部とエンドキャップ部で 22.5 度ずらして設置されている. バレル部とエンドキャップ部のトロイド磁石によって生じる磁場の  $\eta$  分布を図 2.5 に,  $x-y$  分布を図 2.6 に示す. 磁場の強さは一様ではなく, 位置に依存して

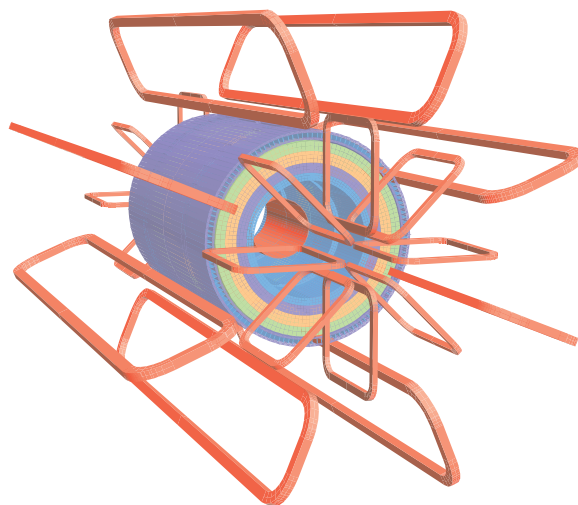


図 2.4 : ATLAS 実験で用いられる超伝導磁石の配置.<sup>[17]</sup> 超伝導磁石は赤で描かれている。

いることが分かる。

### 2.2.3 内部飛跡検出器

内部飛跡検出器は、内側から Insertable B-Layer (IBL), ピクセル検出器, Semiconductor Tracker (SCT), Transition Radiation Tracker (TRT) で構成されており、衝突点で発生した荷電粒子の飛跡を測定する。内部飛跡検出器のある領域にはソレノイド磁石により磁場がかけられており、荷電粒子の飛跡の曲がり具合から、運動量を測定する事ができる。ATLAS 実験では、40 MHz ごとに、 $|\eta| < 2.5$  の領域に衝突点から約 1000 個の粒子が飛来するため、内部飛跡検出器には高い位置・運動量の分解能が必要になる。図 2.7 に内部飛跡検出器の配置を示す。

#### Insertable B-Layer

Insertable B-Layer (IBL) は、2013 年から 2015 年の LHC の長期シャットダウン中に既存のピクセル検出器の内部に設置された、新たなピクセル検出器である。ビーム軸から約 30 mm 離れた場所に設置されており、ピクセルサイズは  $\Delta\phi \times \Delta z = 50 \mu\text{m} \times 250 \mu\text{m}$  である。図 2.8 のように、ビーム軸に対して  $\phi$  方向に約 26 度ずらすことで全  $\phi$  領域をカバーしている。IBL は最内層に設置されており、衝突点から離れた 2 次崩壊の測定に重要な役割を持つ。位置分解能は  $R-\phi$  方向に  $10 \mu\text{m}$ ,  $z$  方向に  $60 \mu\text{m}$  である。

#### ピクセル検出器

ピクセル検出器は、ピクセルサイズが  $\Delta\phi \times \Delta z = 50 \mu\text{m} \times 600 \mu\text{m}$  のものから構成されており、バレル部では同心円状に 3 層、エンドキャップ部ではディスク状のものを 3 層設置している。

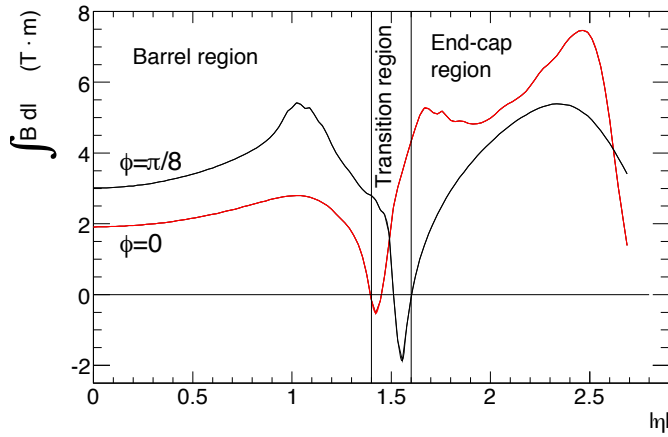


図 2.5 : トロイド磁石による磁場の  $\eta$  に対する依存性.<sup>[17]</sup>  $|\eta| = 1.5$  付近の Transition region はバレル部とエンドキャップ部のトロイド磁石の境界を示している. 赤い線と黒い線はそれぞれ  $\phi = 0$  と  $\phi = \pi/8$  における磁場の  $\eta$  に対する依存性を示している.

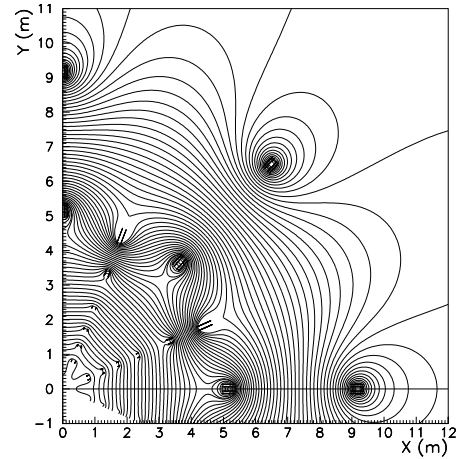


図 2.6 : ビーム軸から見た  $x - y$  平面での磁場の分布.<sup>[18]</sup> トロイド磁石の周りで磁場が強くなっている.

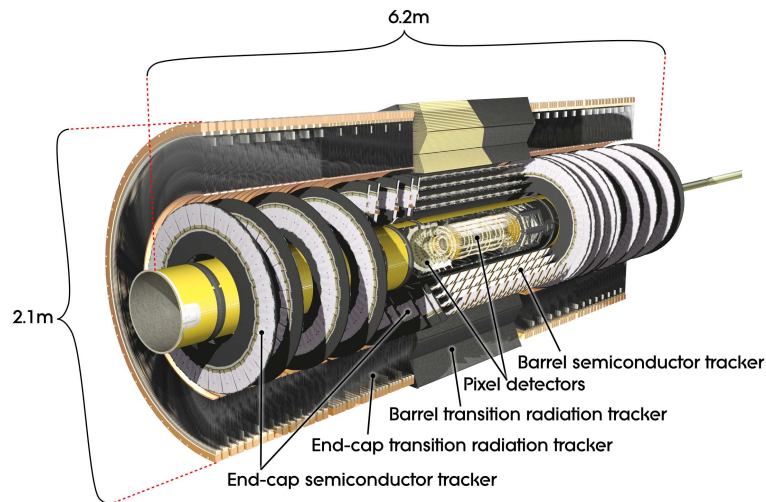


図 2.7 : ATLAS 実験の内部飛跡検出器の配置.<sup>[17]</sup> 各飛跡検出器はエンドキャップ部とバレル部に分けられる. IBL は最内層に設置されており, この図では描かれていない.



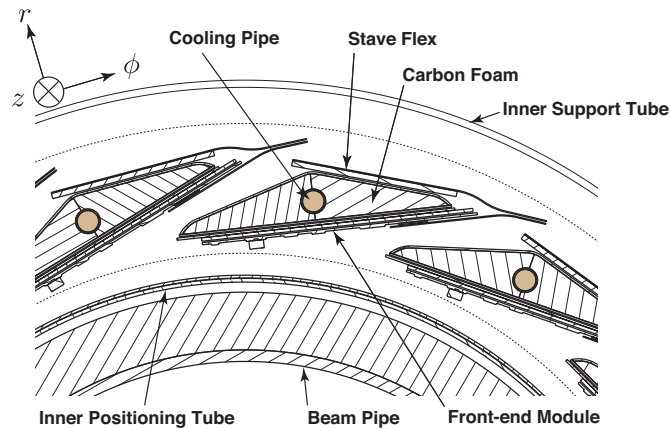


図 2.8 : ビーム軸方向から見た IBL の配置.<sup>[19]</sup> ピクセル検出器はビーム軸に対して  $\phi$  方向に約 26 度ずらされている。

位置分解能は, バレル部では  $R-\phi$  方向に  $10\ \mu\text{m}$ ,  $z$  方向に  $115\ \mu\text{m}$ , エンドキャップ部では  $R-\phi$  方向に  $10\ \mu\text{m}$ ,  $R$  方向に  $115\ \mu\text{m}$  である。

### Semiconductor Tracker

Semiconductor Tracker (SCT) は  $80\ \mu\text{m}$  ピッチのストリップを 2 枚重ねたもので構成されている。2 枚のストリップは  $40\ \text{mrad}$  の角度で張り合わされており, 図 2.9 のように入射粒子の 2 次元的位置を測定する事ができる。バレル部では同心円状に 9 層, エンドキャップ部ではディスク状に 4 層設置している。位置分解能は, バレル部では  $R-\phi$  方向に  $17\ \mu\text{m}$ ,  $z$  方向に  $580\ \mu\text{m}$ , エンドキャップ部では  $R-\phi$  方向に  $17\ \mu\text{m}$ ,  $R$  方向に  $580\ \mu\text{m}$  である。

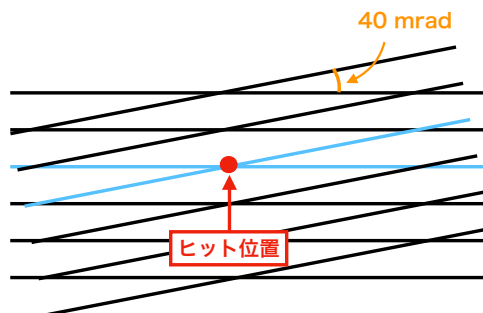


図 2.9 : SCT における入射粒子の位置測定概念図. 読み出したストリップの交点から入射粒子の 2 次元的位置を測定する事ができる。

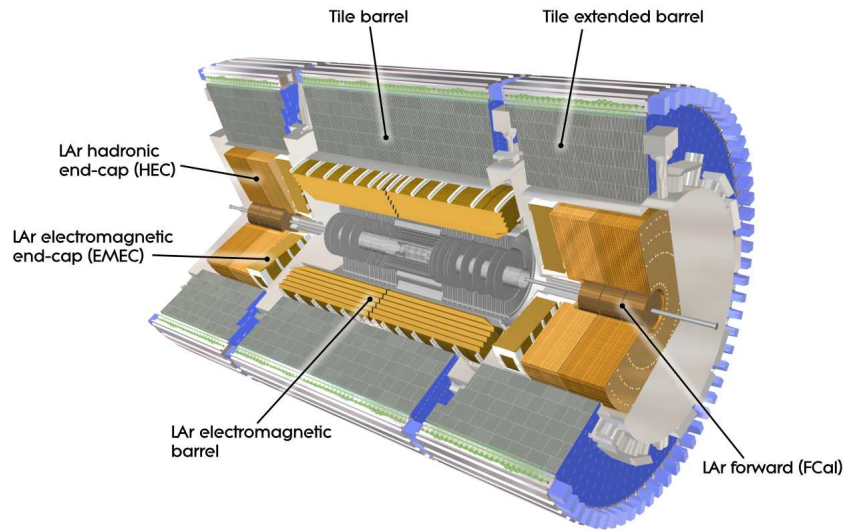


図 2.10 : ATLAS 実験におけるカロリメータの配置.[17]

### Transition Radiation Tracker

Transition Radiation Tracker (TRT) は、直径 4 mm のドリフトチューブを積み重ねることで構成されている。バレル部ではビーム軸方向に、エンドキャップ部では放射状に並べられている。各ドリフトチューブの位置分解能は  $R - \phi$  方向に  $130 \mu\text{m}$  である。長い距離の飛跡を再構成することができるため、運動量の測定に重要な役割を持つ。

#### 2.2.4 カロリメータ

カロリメータは内部飛跡検出器の外側に設置されており、電磁カロリメータ、ハドロンカロリメータの 2 種類からなる。電磁カロリメータでは、電子または光子のエネルギーを測定し、ハドロンカロリメータでは強い相互作用によって生じるシャワーを測定し、エネルギーを測定する。図 2.10 にカロリメータの配置を示す。

#### LAr electromagnetic calorimeter

電磁カロリメータはバレル部 ( $|\eta| < 1.475$ ) に 1 つ、エンドキャップ部 ( $1.475 < |\eta| < 3.2$ ) に 2 つ設置されている。吸収体の鉛と液体アルゴンのシンチレーターで構成されており、電子と光子を電磁シャワーを起こして静止させ、エネルギーを測定する。図 2.11 のように鉛と読み出し用の電極が図のようにアコーディオン型に配置されており、その隙間を液体アルゴンで満たしている。検出器の厚さはバレル部・エンドキャップ部それぞれで放射長の 22 倍・24 倍以上になるように設計されている。

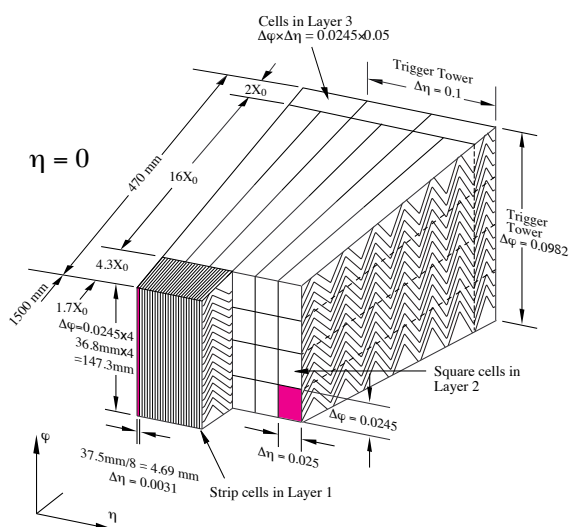


図 2.11 : 電磁カロリメータの構造.[17] 図中にはセルごとの  $\eta \cdot \phi$  方向への分割を示している。

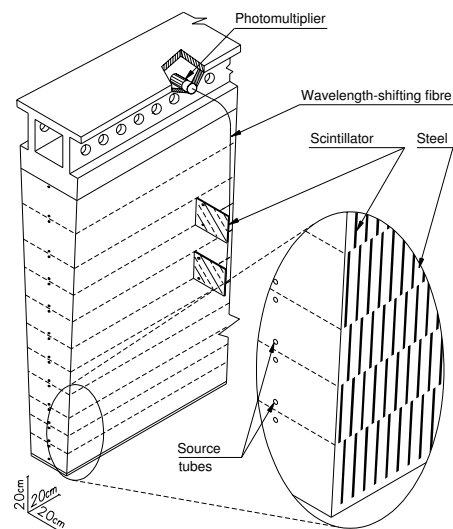


図 2.12 : Tile calorimeter の構造.[17] 吸収体の鉄とシンチレーターがサンドイッチ状に積み重なった構造をしており, 信号は PMT で読み出される。

### Tile calorimeter

Tile calorimeter は図 2.12 のように吸収体の鉄とタイル状のシンチレーターを交互に重ねた構造を持つハドロンカロリメータである。  $|\eta| < 1.0$  のバレル部と  $0.8 < |\eta| < 1.7$  の “Extended Barrel” 部に分かれている。

Tile calorimeter は  $\phi$  方向に 64 個のモジュールに分割されており, 信号の読み出し単位としている。このモジュールは, 図 2.13 のように内側から A, BC, D の 3 層で構成されており, セル単位で信号が読み出される。最外層の D 層は, 到達する粒子のほとんどがミューオンであることから, ミューオンのトリガー判定にも用いられる。

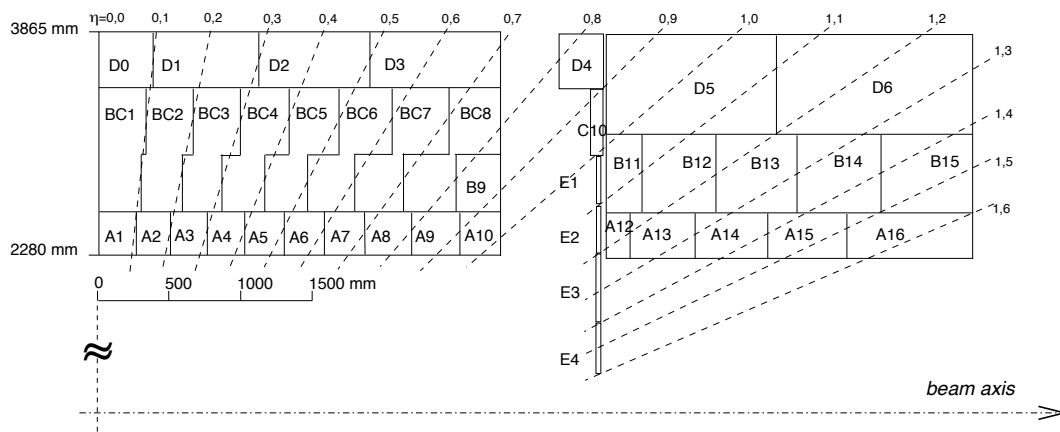


図 2.13 : Tile calorimeter のセルの配置図.[17]

## LAr hadronic end-cap calorimeter • LAr Forward calorimeter

エンドキャップ部におけるカロリメータは  $1.5 < |\eta| < 3.2$  をカバーする LAr hadronic end-cap calorimeter (HEC) と  $3.1 < |\eta| < 4.9$  をカバーする LAr Forward calorimeter (FCal) で構成されている。HEC は吸収体の銅と液体アルゴンで構成されたサンプリングカロリメータである。FCal は3層に分かれており、最内層は銅と液体アルゴンで構成された電磁カロリメータ、2層目と3層目はタングステンと液体アルゴンで構成されたハドロンカロリメータとして用いられている。

### 2.2.5 ミューオン検出器

ミューオン検出器は ATLAS 検出器の最外層に設置されており、カロリメータを通過したミューオンを測定する。ミューオン検出器には Resistive Plate Chamber (RPC), Thin Gap Chamber (TGC), Monitored Drift Tube (MDT), Cathode Strip Chamber (CSC) の4種類の検出器がある。RPC と TGC はトリガーを行うために用いられる検出器であり、MDT と CSC はミューオンの精密な飛跡再構成を行うための検出器である。バレル部には RPC, MDT が、エンドキャップ部には TGC, MDT, CSC が配置されている。図 2.14 にミューオン検出器の断面図を示す。

ミューオン検出器は層状にまとめたステーションと呼ぶ単位を構成する。エンドキャップ部ではビーム軸に垂直なディスク状のステーションを、バレル部では同心円状に並べた円筒状のステーションを構成する。これらのステーションは内側からインナー (“I”), ミドル (“M”), アウター (“O”) の3種類で構成されている。また、トロイド磁石や支持構造と干渉せずに全  $\phi$  領域をカバーするために、Large Sector (“L”) と Small Sector (“S”) という検出器の大きさや配置の異なる2種類のセクターを  $\phi$  方向に交互に配置している。図 2.15, 図 2.16 にミューオン検出器の配置と命名規則を示す。

### Relative Plate Chamber (RPC)

RPC はバレル部におけるミューオントリガー用検出器であり、図 2.15 で示すように1つのセクターに3つ設置されている。図 2.17 に RPC の構造を示す。2 mm のガスギャップに 9.8 kV の高電圧をかけたガスチェンバーであり、ガスギャップの両面に設置された互いに直行する strip で  $\eta$  方向と  $\phi$  方向の2次元読み出しを行う。各検出器は2層構造となっている。

### Thin Gap Chamber (TGC)

TGC は Multi-Wire Proportional Chambers (MWPC) の一種であり、 $1.05 < |\eta| < 2.4$  のエンドキャップ部に設置されているミューオントリガー用検出器である。図 2.18 に示すように、ガスギャップ 2.8 mm, ワイヤ間隔が 1.8 mm と薄いため、電離したイオンのドリフト時間が短く、検出器の時間応答がよい。動作ガスは CO<sub>2</sub> 55%, n-pentane 45% の混合ガスであり、アノードワイ

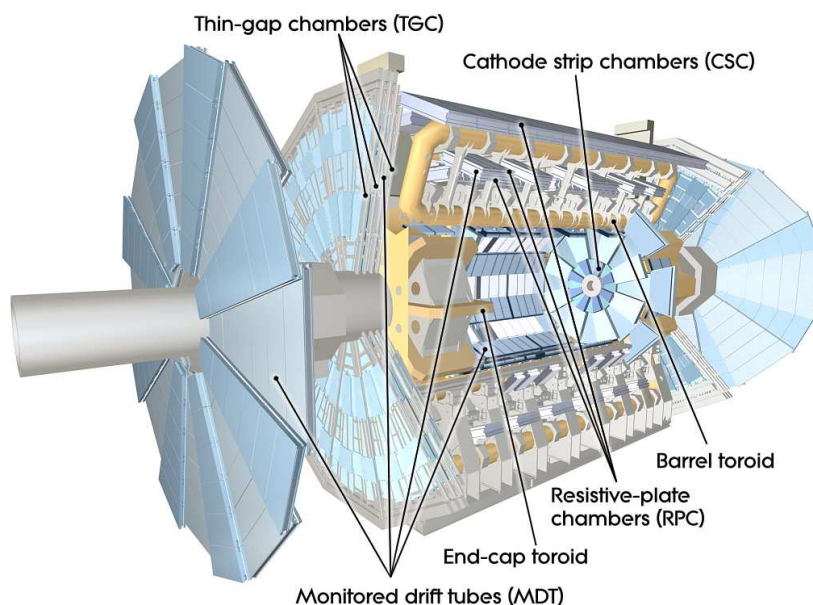


図 2.14 : ミューオン検出器の断面図.<sup>[17]</sup> バレル部には RPC, MDT, エンドキャップ部には TGC, MDT, CSC が配置されている。

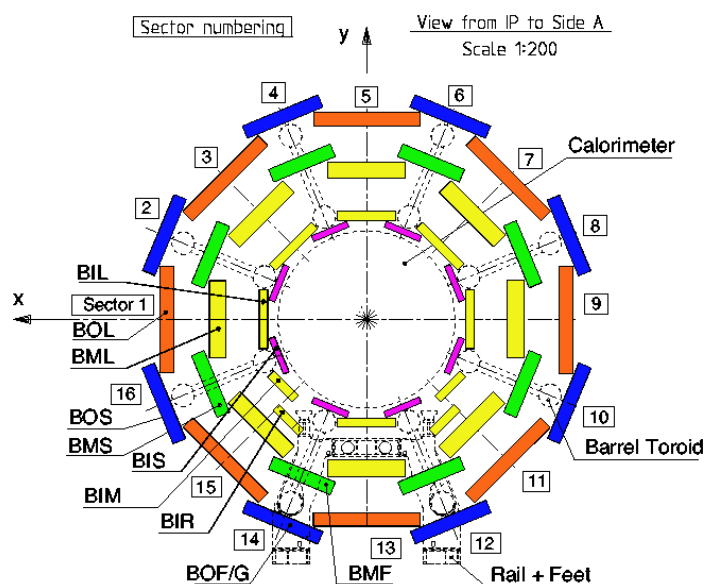
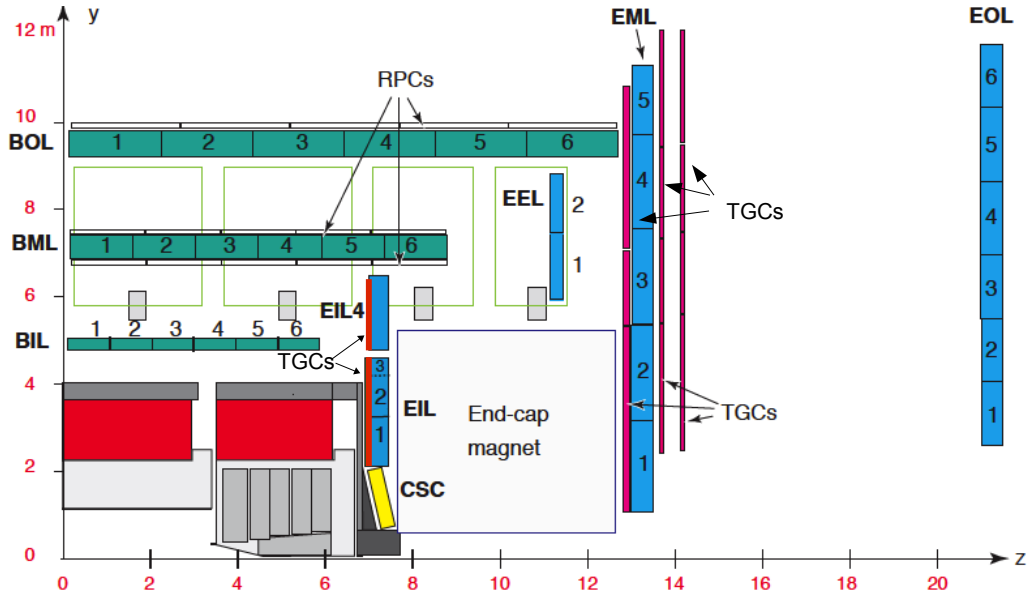
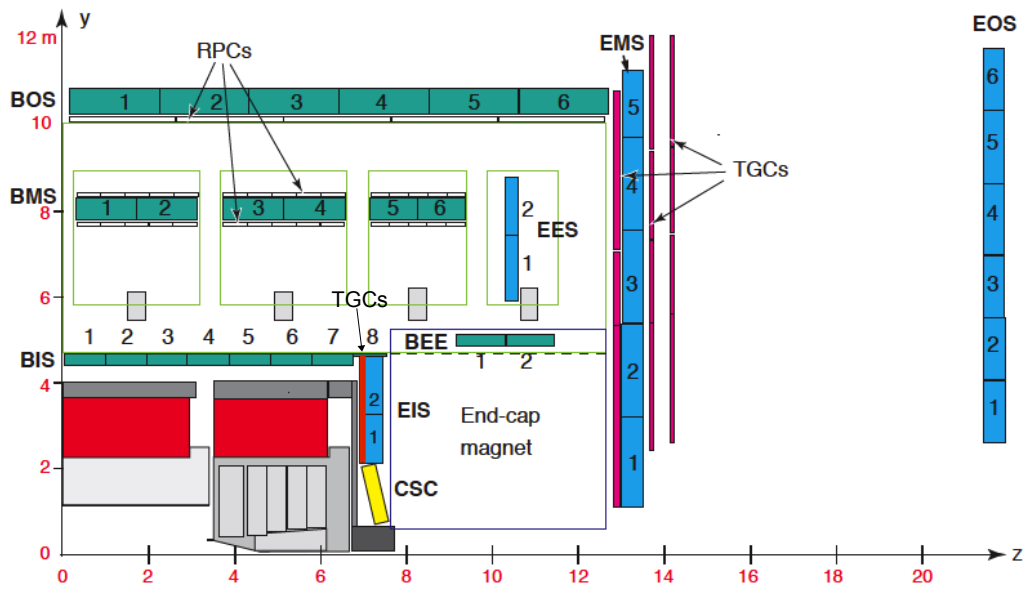


図 2.15 : ビーム軸方向から見たミューオン検出器の配置図.<sup>[17]</sup> ミューオン検出器は、点線で示されているトロイド磁石および支持構造と干渉しないように配置されている。



(a) Large Sector でのミュオン検出器の配置図.



(b) Small Sector でのミュオン検出器の配置図.

図 2.16 : ミュオン検出器の配置図.<sup>[20]</sup> Large Sector と Small Sector では、トロイド磁石の配置により磁場内部の検出器の配置が大きく異なる。

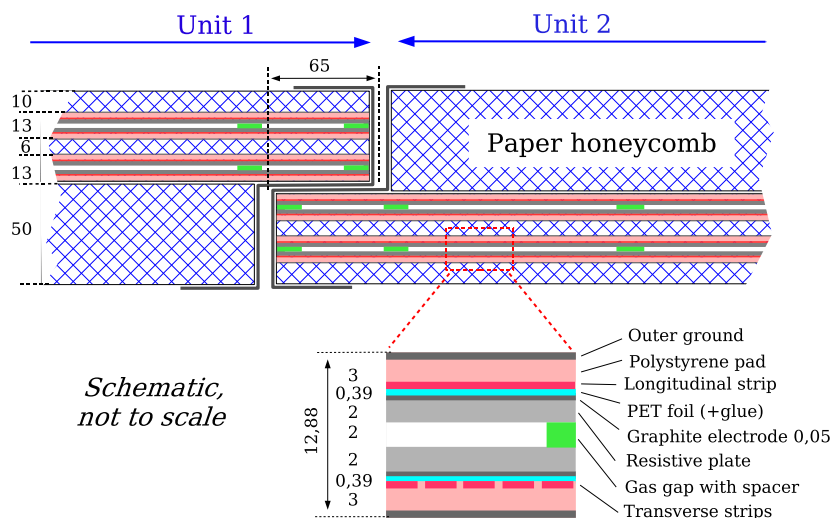


図 2.17 : RPC の構造.<sup>[17]</sup> 高抵抗のプレート間にガスギャップが形成されている。

ワイヤーにかかる電圧は約 2.9 kV, ガスゲインは  $3 \times 10^5$  となっている。アノードワイヤーには直径  $50 \mu\text{m}$  の金メッキタングステンワイヤーが、カソードにはガラスエポキシ板に表面抵抗  $1 \text{ M}\Omega$  のカーボン塗布したものを用いられている。カーボン塗布面の反対側には銅のストリップがワイヤーに直行するように設置されており、ワイヤーで  $\eta$  方向、ストリップで  $\phi$  方向の 2 次元読み出しを行なっている。

TGC には Triplet と Doublet の 2 種類の構造がある。図 2.19 に示すように、Triplet は 3 層のワイヤー面と 2 層のストリップ面、Doublet は 2 層のワイヤー面と 2 層のストリップ面で構成されている。

### Monitored Drift Tube (MDT)

MDT はミューオンの運動量を精密に測定する検出器であり、図 2.20 のようにドリフトチューブを 3 層または 4 層構造にしたものを 2 つ並べて構成されている。図 2.21 に示すように、ドリフトチューブは直径約 30 mm で、中心にアノードワイヤーが張られている。ドリフトチューブには  $\text{Ar}/\text{CO}_2$  の混合ガスが入っており、ミューオンが通過することでガスが電離し、発生した電子はアノードワイヤーで集められる。電子のドリフト時間から飛跡の位置を再構成しており、最大ドリフト時間は 700 ns, 位置分解能は  $80 \mu\text{s}$  である。MDT はバレル部では  $z$  方向、エンドキャップ部では  $\eta$  方向の位置を測定する。

### Cathode Strip Chamber (CSC)

ATLAS の前方領域 ( $2.0 < |\eta| < 2.7$ ) では粒子の入射レートが高く、MDT の上限の  $150 \text{ Hz}/\text{cm}^2$  を超えるため、高い入射レートに耐えられる CSC が用いられる。CSC の断面図を図 2.22 に示す。

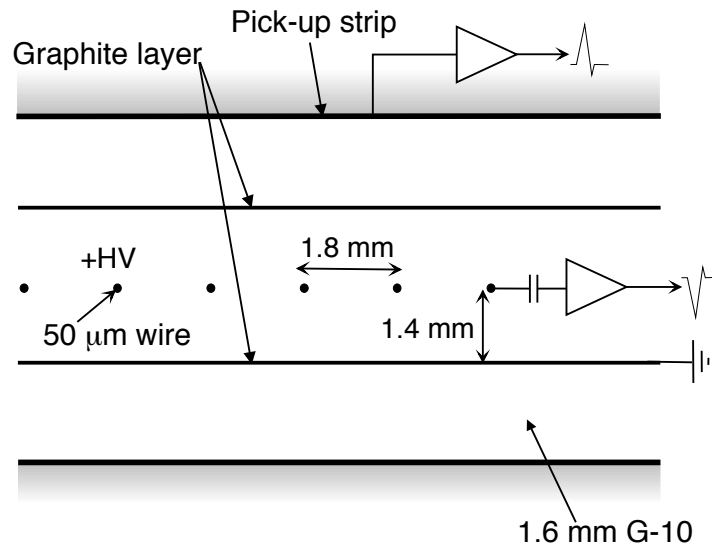


図 2.18 : TGC の断面図.<sup>[17]</sup> アノードワイヤーから  $\eta$  方向, ストリップから  $\phi$  方向の位置情報を読み出す。

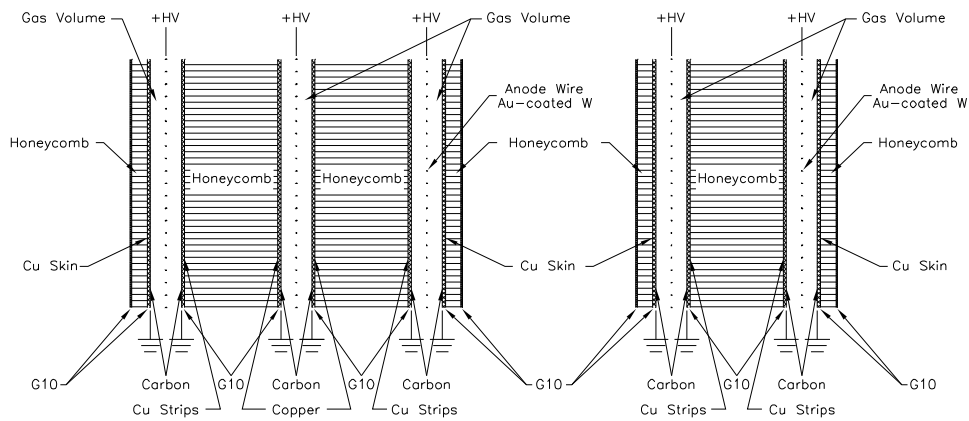


図 2.19 : TGC Triplet (左) と Doublet (右) の構造.<sup>[17]</sup>



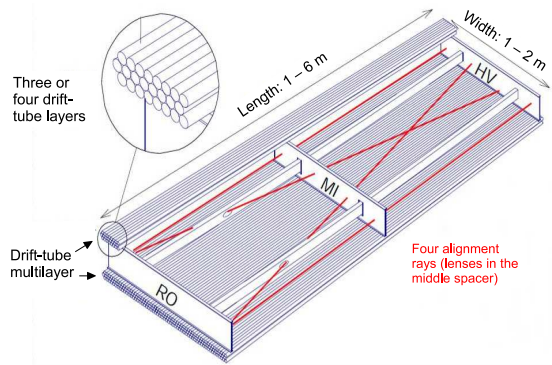


図 2.20 : MDT チェンバーの構造.[17] 赤で描かれた光学レーザーを用いて, チェンバーの歪みを常に監視している.

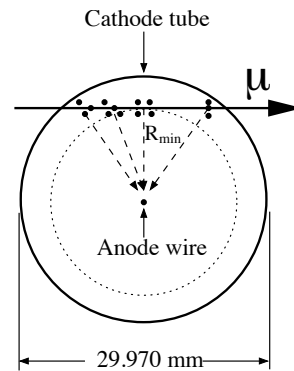


図 2.21 : MDT チューブの断面図.[17] チューブを通過したミュオンがガスを電離し, 発生した電子がアノードワイヤーに集められる.

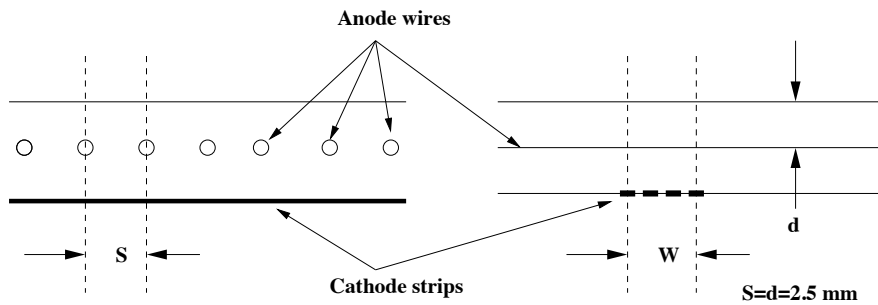
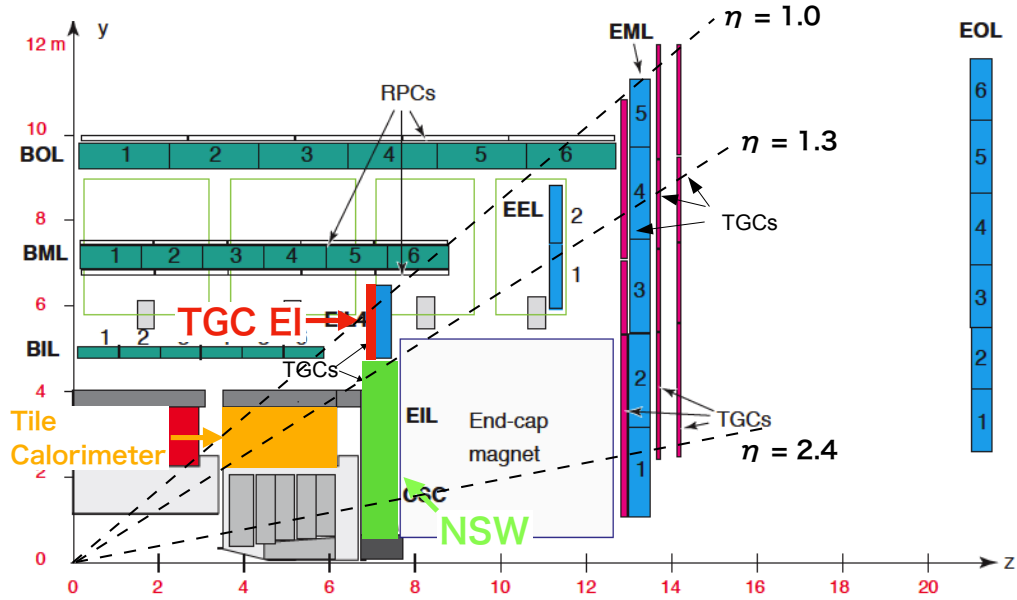


図 2.22 : CSC の断面図.[17] 左はアノードワイヤーに垂直な面, 右は並行な面から見た断面図である.

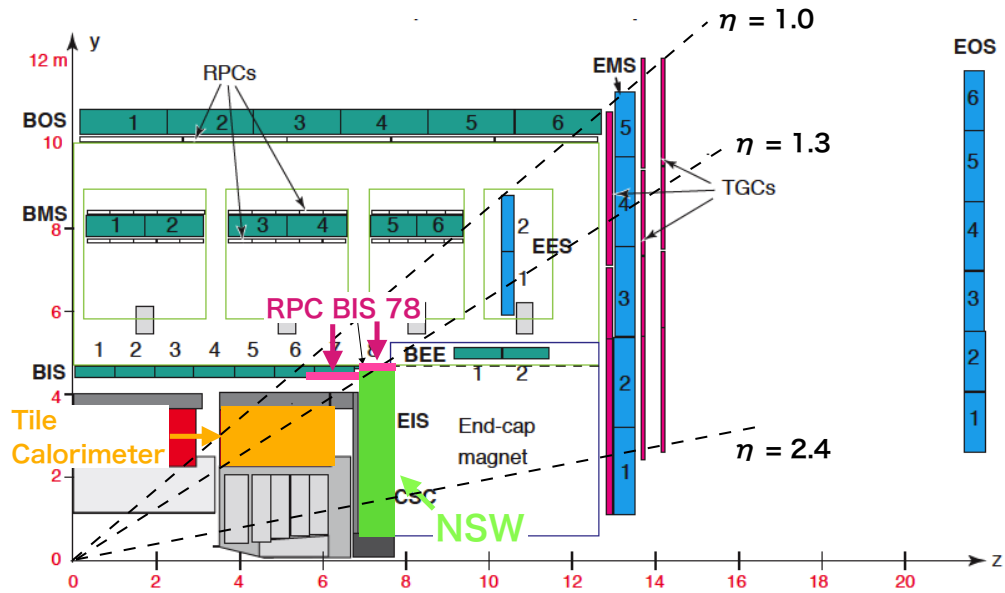
CSC は TGC と同様の MWPC の一種であり, ガスギャップを挟んだ 2 層の互いに直交なカソードストリップを用いて,  $\eta$  方向,  $\phi$  方向の 2 次元読み出しを行う. ストリップの読み出し幅は約 5 mm と広いが, 読み出した電荷の情報から重心を計算することで位置分解能  $60 \mu\text{m}$  を達成する. アノードワイヤー間及びアノード面とカソード面との間隔が 2.5 mm と狭く, 時間応答が良いため, 入射レート  $1 \text{ kHz/cm}^2$  まで耐える事ができる.

### 2.3 Run 3 での検出器の現状

LHC では 2022 年から, 重心系エネルギーを 13-14 TeV に, 瞬間ルミノシティを  $2.0 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  に増強した Run 3 が開始予定である. 以下では, Run 3 においてアップグレードされる検出器について, ミューオントリガーシステムに関するものに絞って説明する. 図 2.23 に Run 3 におけるミューオン検出器の配置を示す.



(a) Large Sector でのミュオン検出器の配置図.



(b) Small Sector でのミュオン検出器の配置図.

図 2.23 : Run 3 におけるミュオン検出器の配置図.  $1.3 < |\eta| < 2.7$  の全  $\phi$  領域に NSW が,  $1.05 < |\eta| < 1.3$  の Small Sector には RPC BIS78 が新たに導入される.

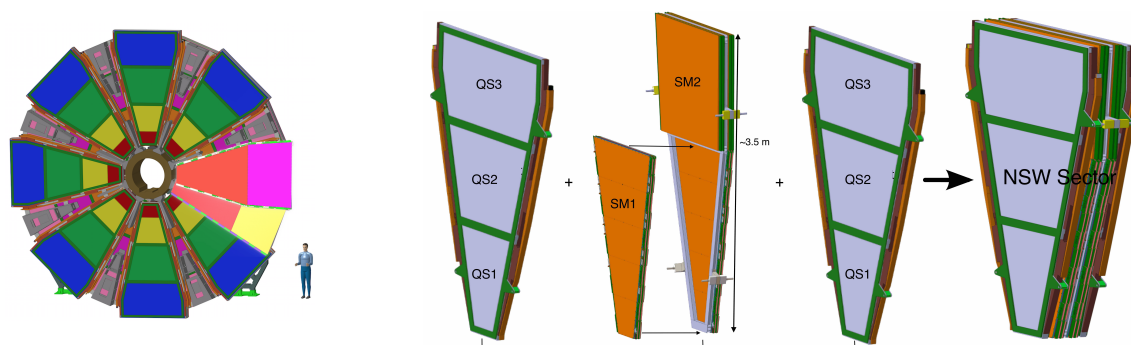


図 2.24 : (左)NSW の構造. Large Sector と Small Sector の 2 種類のチェンバーが 8 回対称で配置されている. (右)Small Sector の 1 チェンバー分の構造. 4 層の MM 2 つを 4 層の sTGC で挟んだ構造をしている. Large Sector もほぼ同じ構造である.[21]

### New Small Wheel

エンドキャップ磁場領域の内側に設置されている Small Wheel と呼ばれる検出器は, Run 3 において New Small Wheel (NSW) に入れ替えられる. これにより高レート環境での飛跡測定精度の向上や NSW と TGC を組み合わせたミュオントリガーシステムが可能となる. 図 2.24 に NSW の構造を示す. NSW は  $1.3 < |\eta| < 2.7$  の全  $\phi$  領域を覆う. small-strip TGC (sTGC) と Micromegas (MM) という 2 種類の検出器で構成されており, それらを 4 層ずつ組み合わせた構造をしている.

### small-strip TGC (sTGC)

sTGC は図 2.25 に示すような MWPC であり, strip で  $\eta$  方向, ワイヤで  $\phi$  方向の位置を測定する. ワイヤには直径  $50 \mu\text{m}$ , 間隔  $1.8 \text{ mm}$  の金メッキのタングステンワイヤが用いられている. strip は TGC よりも短い  $3.2 \text{ mm}$  間隔で張られており, strip から読み出した電荷情報から重心を計算する事で位置分解能  $60 \sim 150 \mu\text{m}$  という高い測定精度を達成している. また sTGC では, まずパッドを使って大まかな位置を測定し, その領域におけるストリップの情報を用いてより精密な位置計算を行うことで高速な飛跡再構成を行う.

### Micromegas (MM)

MM は図 2.26 に示すようにワイヤを用いないガス検出器であり, 厚さ  $5 \text{ mm}$  のドリフト領域と  $128 \mu\text{m}$  の増幅領域がメッシュで隔てられている. 増幅領域では電子のみでなく陽イオンも生成されるが, 陽イオンは移動速度が遅く電場を歪めてしまう. しかし MM の増幅領域は短いため, 陽イオンの吸収が早く, 高レート環境でも陽イオンの影響を抑える事ができる. また, ドリフト領域での電子の速度は増幅領域よりも遅いため, 読み出す信号の時間差を用いてドリフト距離を見積もる事ができる. そのため, 検出器に垂直に入射していないミュオンに対しても位置分解能  $40 \mu\text{m}$  という高い精度の位置分解能を得る事ができる.

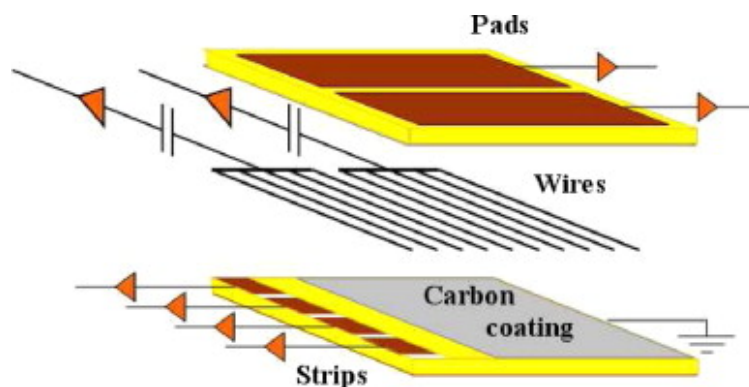


図 2.25 : sTGC の構造.[22]

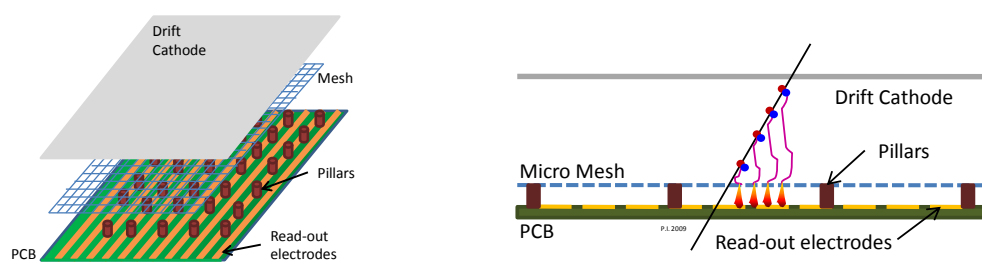


図 2.26 : MM の構造.[22]

## BIS78

BIS78とは図 2.16 における BIS ( “Barrel Inner Small Sector “) において内側から 7,8 番目の位置を指す. この位置には, 精密測定用検出器の MDT が配置されていた. Run 3 では, この領域にトリガー用検出器の RPC を導入し, 設置スペースを考慮して MDT はより薄い small-diameter MDT (sMDT) に置き換えられる. 以下では, BIS78 に導入される検出器をそれぞれ RPC BIS78, sMDT BIS78 と呼ぶ.

## RPC BIS78

RPC BIS78 は RPC と基本的には同じ構造であるが, RPC が 2 層構造であるのに対し, 図 2.27 に示すように RPC BIS78 は 3 層構造であり, バックグラウンドをより抑制することができる. また, RPC BIS78 はカロリメータとバレルトロイド磁石の間の狭い位置に設置されるため, ガスギャップは RPC より小さく, 約 1 mm である.

## sMDT BIS78

sMDT BIS78 は MDT と基本的には同じ構造であるが, ドリフトチューブの半径は MDT の半分の約 15 mm である. それにより, ドリフト時間は MDT の 700 ns から 175 ns になり, 高レート環境に対応できるようになる. 図 2.28 に MDT と sMDT の性能を示す.

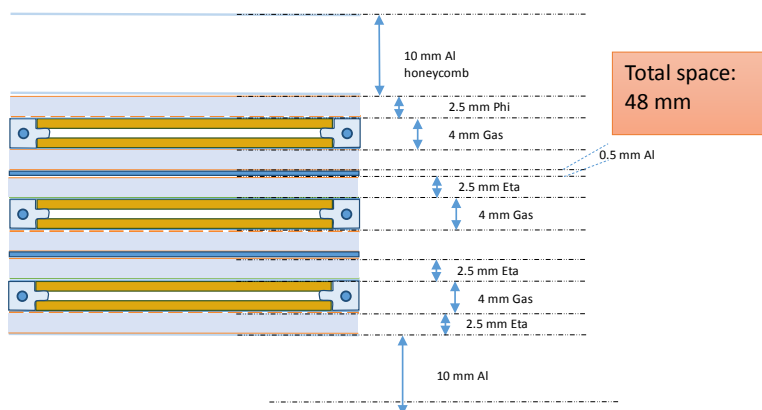


図 2.27 : RPC BIS78 の構造.[23]

Parameter	MDT	sMDT
Tube outer diameter	29.970 mm	15.000 mm
Maximum drift time	720 ns	175 ns
Average tube spatial resolution		
– without background irradiation	83 $\mu\text{m}$	106 $\mu\text{m}$
– at 280 Hz/cm <sup>2</sup> background rate	115 $\mu\text{m}$	108 $\mu\text{m}$
Drift tube muon efficiency		
– without background irradiation	95 %	94 %
– at 65 kHz/tube counting rate	86 %	92 %

図 2.28 : MDT と sMDT のパラメータ.[24]

## 2.4 トリガーシステム

ATLAS 実験における、陽子陽子衝突の頻度は 40 MHz である。一方で、現行のシステムにおいて記録できるイベントレートは 1 kHz 程である。この制限を満たすために、ATLAS 実験では Level-1 Trigger (L1 Trigger) と High-Level Trigger (HLT) の 2 段階のトリガーをかけることで、記録するイベントを選別している。図 2.29 に Run 3 におけるトリガーシステムの概要を示す。以下では、各段階のトリガーについて説明する。

### Level-1 トリガー

Level-1 Trigger (L1 Trigger) では ATLAS 検出器から送られてくる 40 MHz のデータに対してトリガー判定し、 $2.5 \mu\text{s}$  以内に 100 kHz までイベントを選択する。高速なトリガーを実現するために L1 Trigger は FPGA などの論理集積回路で構成されるハードウェアにより実装されている。FPGA とは、Field Programable Gate Array の略称で、使用者が中の論理回路を何度でも自由に書き換える事ができる集積回路である。

L1 Trigger はカロリメータの情報を用いて発行される L1 calo、ミュオン検出器の情報を用いて発行される L1 Muon、それらを組み合わせて発行される L1 Topo の 3 つに分類される。L1 Trigger は発行された Trigger の位置情報を含む Region of Interest (RoI) を後段の HLT に出力し、HLT はそれに基づいてトリガー判定を行う。

L1 Calo は再構成するオブジェクトごとに Feature Extractor (FEX) を導入し、electron Feature Extractor (eFEX), jet Feature Extractor (jFEX), global Feature Extractor (gFEX) で電子、タウレプトン、ジェットの評価と  $E_T^{miss}$  の計算を行い、トリガーを発行する。

L1Muon はタイルカロリメータを含む全てのミュオン検出器の情報を用いてトリガー判定を行う。エンドキャップ部とバレル部でそれぞれ独立にトリガー判定を行うため、それらの情報は MuCTPi (Muon to CTP Interface) で統合される。

L1 Calo と MuCTPi で統合された L1 Muon の情報は、Topological Trigger (L1 Topo) と Central Trigger Processor (CTP) に送られる。L1 Topo では L1 Muon と L1 Calo の位置情報や数の情報を組み合わせてトリガーを発行する。CTP は L1 Calo, L1 Muon, L1 Topo の情報を受け取り、トリガーレートが 100 kHz を超えないようにトリガー条件ごとに決められた pre-scaling ファクターをかけてトリガーを発行する。トリガーを発行した場合、L1 Accept (L1A) 信号を各検出器のフロントエンド回路に送りトリガーを発行したイベントの情報を読み出す。

L1 Trigger では 衝突事象が起きてから一定時間内にトリガーの判定を行う Fixed Latency システムを使用している。これにより、各検出器のフロントエンド回路の Buffer は常に一定の時間データを保持して、L1A 信号を受け取らなければデータを捨てるようなシステムが実装されている。フロントエンド回路の Buffer のサイズから、L1 Trigger がトリガーを発行するまでの時間は  $2.5 \mu\text{s}$  である。

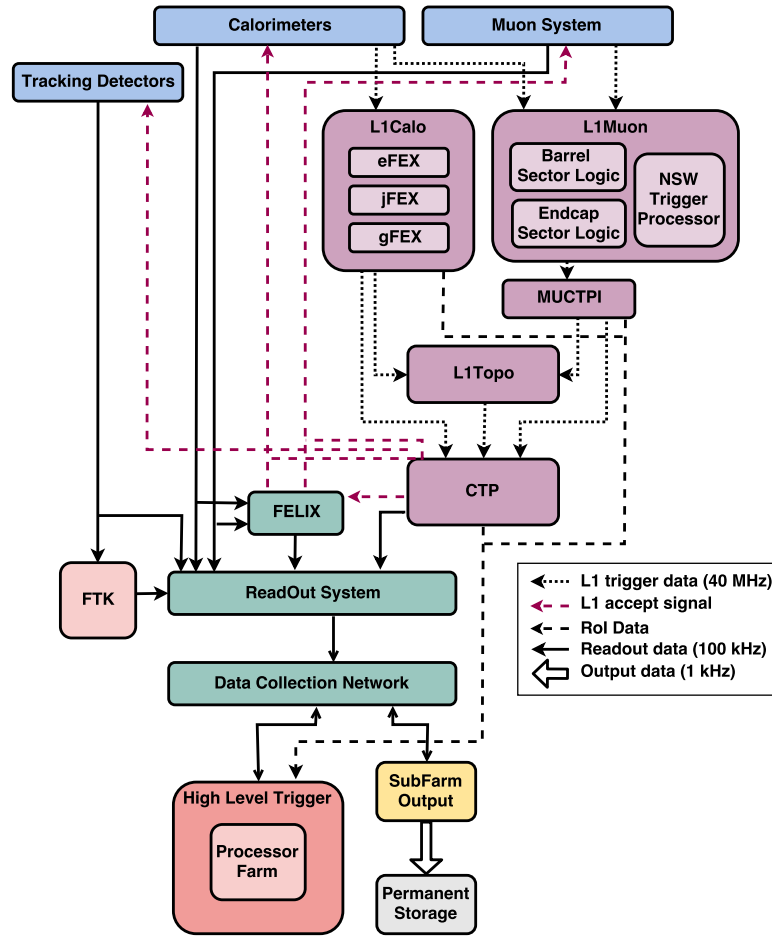


図 2.29 : Run 3 におけるトリガーシステムの概要.<sup>[25]</sup>

### High Level Trigger

HLT では、L1A が発行されたイベントに対してソフトウェアを用いてより精密なトリガー判定を行う。L1 Trigger で使用されない、内部飛跡検出器や MDT, L1 Calo で用いられた分解能より細かいカロリメータの情報などが用いられる。L1 Trigger で出力された RoI の情報をもとに、周辺の検出器の情報を用いて飛跡再構成や  $p_T, E_T$  の計算を行う。HLT でトリガーレートは最終的に 1 kHz まで削減される。

## 2.5 高輝度 LHC に向けたアップグレード

2027 年から, 瞬間ルミノシティを  $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  まで増強させた高輝度 LHC が開始予定である. 高輝度 LHC では, 10 年間で積分ルミノシティ  $3000 \text{ fb}^{-1}$  のデータを取得する予定である. 高輝度 LHC に向けて, 加速器のアップグレードや, 瞬間ルミノシティ  $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  に対応するための ATLAS 検出器やトリガーシステムのアップグレードが行われている. これらのアップグレードを Phase-2 アップグレードと呼ぶ.

### 2.5.1 LHC 加速器のアップグレード

LHC 加速器における瞬間ルミノシティ  $\mathcal{L}$  は以下の式で表される.

$$\mathcal{L} = \gamma \frac{n_b N_b^2 f_{rev}}{4\pi\beta^* \sigma_n} R, \quad (2.1)$$

$$R = 1/\sqrt{1 + \frac{\theta_c \sigma_z}{2\sigma}}. \quad (2.2)$$

各パラメータは以下のようにになっている.

- $\gamma$ : ローレンツ因子
- $n_b$ : バンチ数
- $N_b$ : バンチあたりの陽子数
- $f_{rev}$ : バンチの衝突頻度 (= 11.2 kHz)
- $\beta^*$ : 衝突点での  $\beta$  関数
- $\epsilon_n$ : 横方向規格化エミッタンス
- $R$ : 交差角による幾何的損失係数
- $\theta_c$ : ビーム交差角
- $\sigma_z$ : 縦方向のビームサイズ
- $\sigma$ : 横方向のビームサイズ

この式より, 高輝度 LHC に向けてルミノシティを上げるためには, ビーム電流を増強し ( $n_b, N_b$  を大きく), 衝突点でのビームサイズを絞り ( $\epsilon_n, \beta^*$  を小さく), 交差角による幾何的損失係数  $R$  を大きくする必要がある. そのために, 高輝度 LHC ではルミノシティの増加のために以下の方針で加速器のアップグレードを行う.

- 1) LHC への入射器 (Linac 4, PSB, PS, SPS) のアップグレードを行い,  $n_b, N_b$  を大きくすることでビーム強度を増加する.
- 2) ATLAS 検出器の衝突点周りの挿入部の超伝導磁石を大口径かつ高磁場化することで衝突点でのビームサイズを絞り込み,  $\beta^*$  を 0.55 m から 0.2 m に減少させる.



- 3) 2) のアップグレードにより挿入部でのビームサイズは大きくなるため、ビーム同士の干渉を避けるためにビーム交差角  $\theta_c$  も大きくしなければならない。そのため、交差角による幾何的損失係数  $R$  が減少してしまう。 $R$  の減少を抑えるため、クラブ空洞技術を導入する。

図 2.30 にクラブ空洞技術を用いた陽子バンチ衝突の概念図を示す。交差角が大きくなることで、陽子バンチ同士が重なり合う領域が小さくなり衝突性能が低下してしまう。そこで、衝突点の手前でクラブ空洞による強力な電磁場によりバンチを回転させ、2つのバンチが重なるようにすることで、衝突性能を回復する事ができる。

### 2.5.2 内部飛跡検出器のアップグレード

高輝度 LHC ではパイラアップが 200 まで増加すると予想されている。そのため、内部飛跡検出器での飛跡の数が増加することで、特に TRT では検出器の占有量が 100 % に達してしまい、飛跡再構成の性能が大幅に低下する。また放射線量が増加することで、現在の内部飛跡検出器では高輝度 LHC の 10 年間の運転における放射線損傷に耐える事ができず、性能が劣化してしまう。

そこで、高輝度 LHC では内部飛跡検出器の総入れ替えを行い、より細分化したシリコンピクセル検出器とシリコンストリップ検出器に置き換えられる。図 2.31 に高輝度 LHC における内部飛跡検出器の構造を示す。

### 2.5.3 トリガーシステムのアップグレード

高輝度 LHC では、ルミノシティの増強に伴いパイラアップが増加し、背景事象によるトリガーレートが増加する。1.3 節で示したように、これまでのトリガーシステムのままでは興味のある物理事象のアクセプタンスを維持したままデータ取得を行えない。そのため、物理事象に対する感度を保ったまま、トリガーレートを削減するために、トリガーシステムのアップグレードが行われる。

高輝度 LHC では、初段トリガーレートの許容量を 100 kHz から 1 MHz に増強することで、トリガーの  $p_T$  に対する閾値を維持したまま、増加するトリガーレートに対応する。さらに、初段トリガーの判定時間を  $2.5 \mu\text{s}$  から  $10 \mu\text{s}$  に延ばす事で、より複雑なトリガーアルゴリズムを導入可能になる。これにより、トリガーの性能を向上させ、物理に対するアクセプタンスを向上する。

高輝度 LHC におけるトリガーシステムは、Level-0 Trigger (L0 Trigger) と Event Filter (EF) で構成されている。図 2.32 に高輝度 LHC のトリガーシステムの概要を示す。

#### Level-0 Trigger (L0 Trigger)

L0 Trigger は L0 Calo, L0 Muon, Global Trigger と CTP で構成されている。

L0 Calo では、Run 3 の L1 Calo における Feature Extractor (FEX) の機能を引き継いで、電子、タウレプトン、ジェットの判定と  $E_T^{miss}$  の計算を行う。これに加えて、forward Feature Extractor (fFEX) が導入され、 $3.2 < |\eta| < 4.0$  の領域でカロリメータを用いた電子の識別が可能になる。

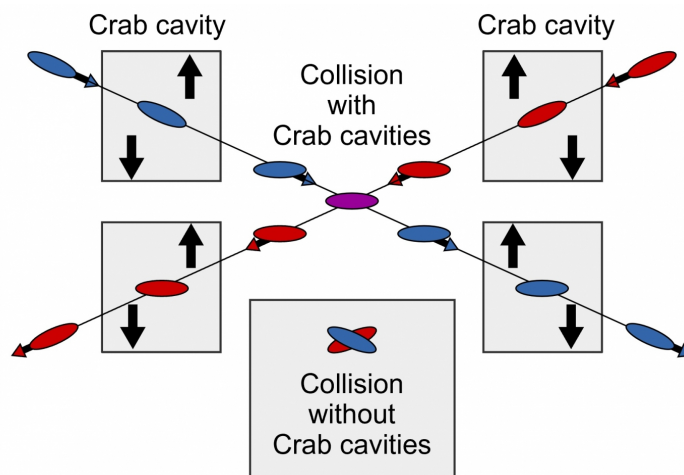


図 2.30 : クラブ空洞を用いた陽子バンチ衝突の概念図.<sup>[26]</sup> クラブ空洞で陽子バンチを回転させることで、クラブ同士が重なる領域を大きくする。

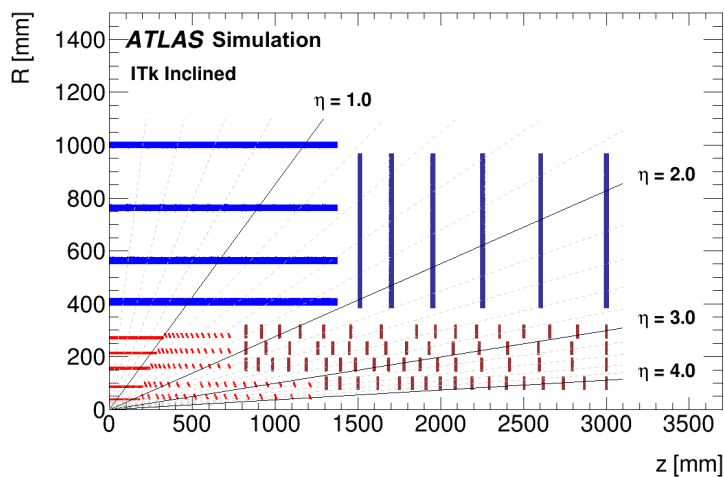


図 2.31 : 高輝度 LHC における内部飛跡検出器の構造.<sup>[27]</sup> ピクセル検出器は赤, ストリップ検出器は青で描かれている。

L0 Muon では全てのミュオン検出器のヒット情報を用いてミュオン候補の判定を行う。L0 Muon から MDT Trigger Processor が新しく導入される。精密測定用の MDT の情報を用いて、より精密にトリガーの判定を行う。

Global Trigger は L1 Calo, MuCTPi で統合された L1 Muon の情報をもとに、カロリメータの最も細分化された情報と組み合わせることで、高い精度で電子/フォトン、タウレプトン、ミュオン、ジェットの判定とエネルギーの測定を行う。

CTP は トリガーレートが 1 MHz を超えないようにトリガー条件ごとに決められた pre-scaling ファクターをかけてトリガーを発行する。トリガーを発行した場合、L0 Accept (LOA) 信号を各検出器のフロントエンド回路に送り、トリガーを発行したイベントの情報を読み出す。

### Event Filter (EF)

Event Filter (EF) では Data Flow から送られてくる 1 MHz のデータに対して、ソフトウェアを用いてオフライン解析に近いアルゴリズムを使用することで、L0 Trigger より精密なトリガー判定を行う。EF を通過したイベントは Data flow から読みだされ、10 kHz のレートで 永久記憶装置に送られる。

### Trigger Menu

Trigger Menu は L0 Trigger と EF の各トリガーにあらかじめ配分するレートを決めるためのものである。図 2.33 に高輝度 LHC における Trigger Menu の一例を示す。

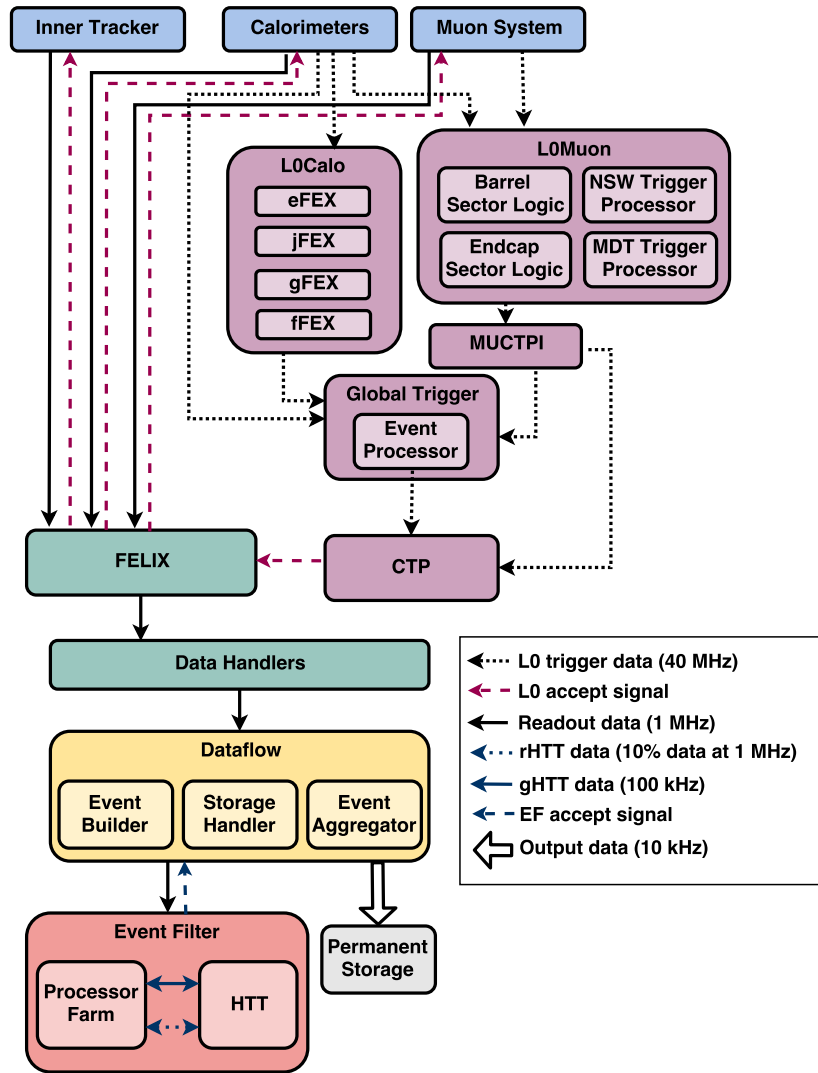


図 2.32 : 高輝度 LHC におけるトリガーシステムの概要.<sup>[25]</sup> L0Calo, L0Muon, Global Trigger と CTP で構成される L0 Trigger と Event Filter でトリガーの判定を行う. CTP がトリガーを発行すると FELIX を通じて各検出器のフロントエンド回路に L0A 信号を送り, 検出器の情報を読み出す. Data Handlers は FELIX から受け取った検出器の情報を各検出器ごとに設定されたフォーマットに変換し, Dataflow に送る. Event Filter では Dataflow から受け取った情報から精密なトリガー判定を行い, 通過したイベントは永久記憶装置 (Parmanent Strage) に送られる.

Trigger Selection	Run 1 Offline $p_T$ Threshold [GeV]	Run 2 (2017) Offline $p_T$ Threshold [GeV]	Planned HL-LHC Offline $p_T$ Threshold [GeV]	L0 Rate [kHz]	After regional tracking cuts [kHz]	Event Filter Rate [kHz]
isolated single $e$	25	27	22	200	40	1.5
isolated single $\mu$	25	27	20	45	45	1.5
single $\gamma$	120	145	120	5	5	0.3
forward $e$			35	40	8	0.2
di- $\gamma$	25	25	25,25		20	0.2
di- $e$	15	18	10,10	60	10	0.2
di- $\mu$	15	15	10,10	10	2	0.2
$e - \mu$	17,6	8,25 / 18,15	10,10	45	10	0.2
single $\tau$	100	170	150	3	3	0.35
di- $\tau$	40,30	40,30	40,30	200	40	0.5 <sup>+++</sup>
single $b$ -jet	200	235	180	25	25	0.35 <sup>+++</sup>
single jet	370	460	400			0.25
large- $R$ jet	470	500	300	40	40	0.5
four-jet (w/ $b$ -tags)		45 <sup>+</sup> (1-tag)	65(2-tags)	100	20	0.1
four-jet	85	125	100			0.2
$H_T$	700	700	375	50	10	0.2 <sup>+++</sup>
$E_T^{\text{miss}}$	150	200	210	60	5	0.4
VBF inclusive			2x75 w/ ( $\Delta\eta > 2.5$ & $\Delta\phi < 2.5$ )	33	5	0.5 <sup>+++</sup>
$B$ -physics <sup>++</sup>				50	10	0.5
Supporting Trigs				100	40	2
Total				1066	338	10.4

図 2.33 : 高輝度 LHC における Trigger Menu の一例.<sup>[25]</sup>

## 第3章 ATLAS エンドキャップ部ミュオントリガー

本章では, Run 3 におけるエンドキャップ部のミュオントリガーについて説明した後に, 高輝度 LHC に向けて行われるミュオントリガーのアップグレードについて説明する.

### 3.1 Run 3 におけるエンドキャップ部初段ミュオントリガー

#### 3.1.1 Thin Gap chamber

TGC は図 3.1 に示すように, 磁場領域の内側に EI (“Endcap Inner”) が, 外側に M1, M2, M3 と呼ばれる 3 つのステーションが配置されている. 磁場領域の外側において, M1 は Triplet, M2 と M3 は Doublet の構造を持った TGC で構成されている. M1, M2, M3 は図 3.2 に示すように円盤状であり, 3 つを合わせて Big Wheel (BW) と呼ばれる. ミュオントリガーの発行位置は M3 での位置情報を基準とする.

磁場領域の内側にある EI は Doublet 構造を持つ TGC で構成されており, NSW よりも R 方向に外側に設置されている. EI の設置されている R 位置の領域にはトロイド磁石があるため, EI は全  $\phi$  領域をカバーしていない.

#### 3.1.2 トリガー単位

TGC のトリガー判定は, 図 3.3 に示されるトリガーセクターごとに行われる. TGC BW の  $1.05 < |\eta| < 1.9$  の領域を  $\phi$  方向に 48 分割したものを Endcap セクター,  $1.9 < |\eta| < 2.4$  の領域を  $\phi$  方向に 24 分割したものを Forward セクターと呼ぶ. 初段ミュオントリガーの判定では同じトリガーセクター内の情報のみが使用される.

初段ミュオントリガーの最小単位として, トリガーセクターをさらに分割した Region of Interest (RoI) がある. RoI は, Endcap セクターにおいては  $\eta$  方向に 37 分割,  $\phi$  方向に 4 分割したものの, Forward セクターにおいては  $\eta$  方向に 16 分割,  $\phi$  方向に 4 分割したものである. また, RoI を  $\eta$  方向に 4 つ,  $\phi$  方向に 2 つまとめたものを Sub Sector Cluster (SSC) と呼ぶ.

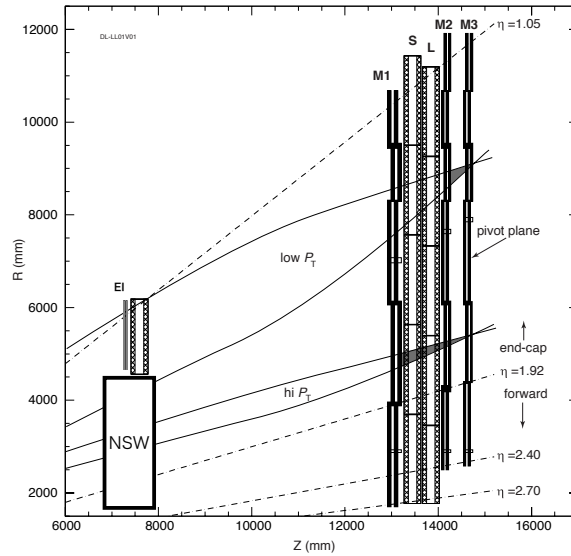


図 3.1 : R-Z 平面における TGC の配置図.[28] 磁場領域の内側に EI, 外側に M1, M2, M3 の 3 つのステーションが配置されている. EI は NSW より R 方向に外側に配置される.

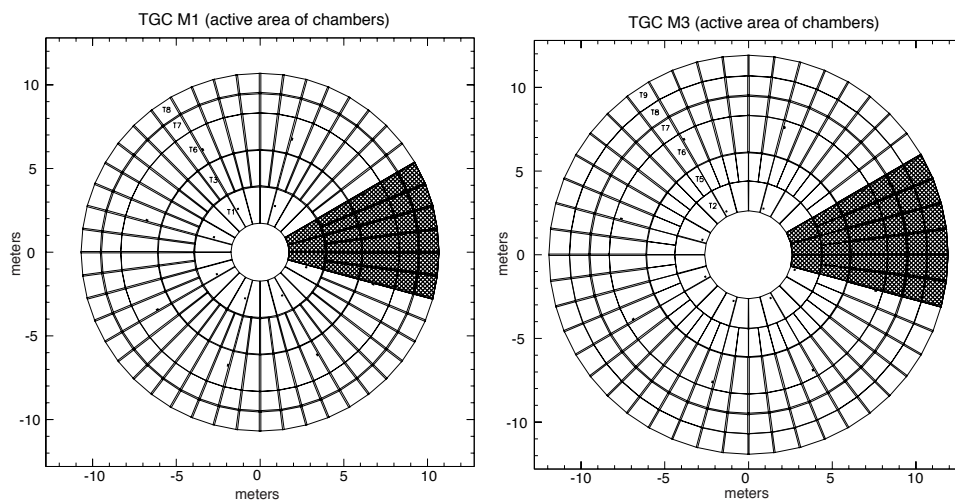


図 3.2 : R- $\phi$  平面における M1, M3 ステーションの配置図.[28] 実線で描かれた 1 つのマスが 1 つのチェンバーである. M2 ステーションも同様に全  $\phi$  領域をカバーしている.

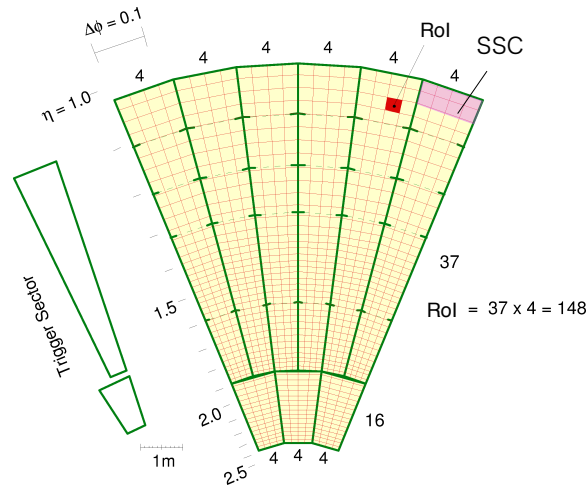


図 3.3 : TGC のトリガー判定に用いられる単位の模式図.<sup>[17]</sup> 赤い線で囲まれた領域が 1 つの RoI, 緑の線で囲まれた領域が 1 つのトリガーセクターを示す.

### 3.1.3 トリガーロジック

衝突点で発生したミューオンは磁場内側の検出器, トロイド磁場領域を通過して TGC BW に入射する. トロイド磁場は  $\phi$  方向に磁場がかかっているため, ミューオンの飛跡は  $\eta$  方向に曲げられる. しかし, トロイド磁石は完全に  $\phi$  方向のみでなく, 磁石付近では  $R$  方向にも磁場成分を持ち, また衝突点付近のソレノイド磁石は  $z$  方向の磁場成分を持つため, ミューオンは  $\phi$  方向にも曲げられる. これらのミューオンの曲がり具合はミューオンの  $p_T$  によって変化する. そのためミューオンの飛跡の情報から  $p_T$  を計算し, 閾値を設ける事でトリガーをかける事ができる. 図 3.4 に Run 3 のエンドキャップ部初段ミューオントリガーにおける TGC BW でのトリガーロジックの概要を示す.

### 3.1.4 エレクトロニクス

Run 3 における初段ミューオントリガーで用いられるエレクトロニクスとデータの流れを図 3.5 に示す. 以下では, トリガー判定に用いられるエレクトロニクスの各部の役割を説明する.

#### Amplifier Shaper Discriminator (ASD) ボード

Amplifier Shaper Discriminator (ASD) ボードは, TGC のワイヤー・ストリップからアナログ信号を受け取り, デジタル信号への変換を行う. ASD 上の ASIC で TGC からの信号を増幅・整形し, 閾値を超えた信号を LVDS 信号として出力する. 図 3.6 に示すように, 1 枚の ASD ボードは 4 つの ASIC を搭載し, 合計 16 チャンネルの信号を同時に処理する.



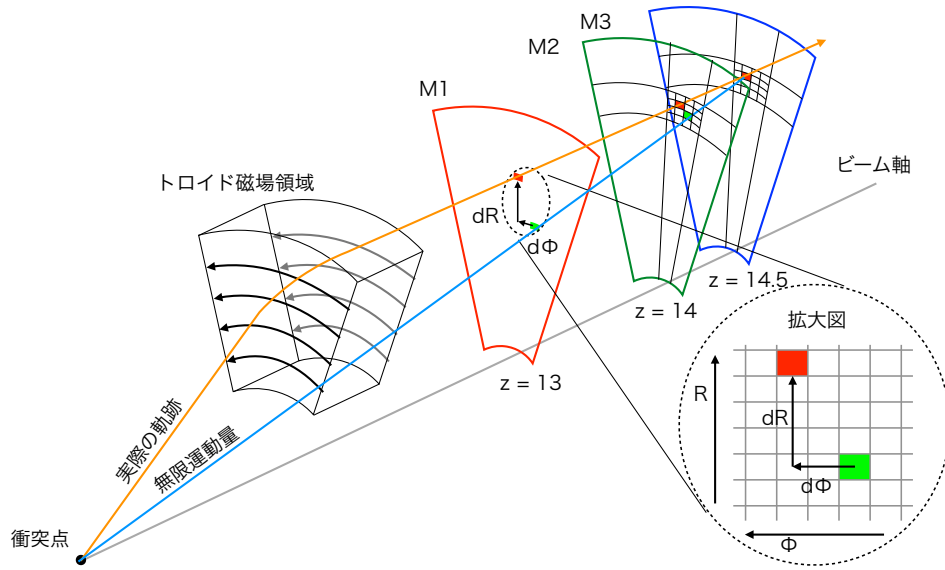


図 3.4 : Run 3 のエンドキャップ部初段ミュオントリガーにおける TGC BW でのトリガーロジックの概要.<sup>[29]</sup> M1,M2,M3 のヒットから得られたミュオンの飛跡と無限運動量で M3 のヒット位置を通過した場合の直線との M1 での位置の差を計算する事で  $p_T$  を測定する.

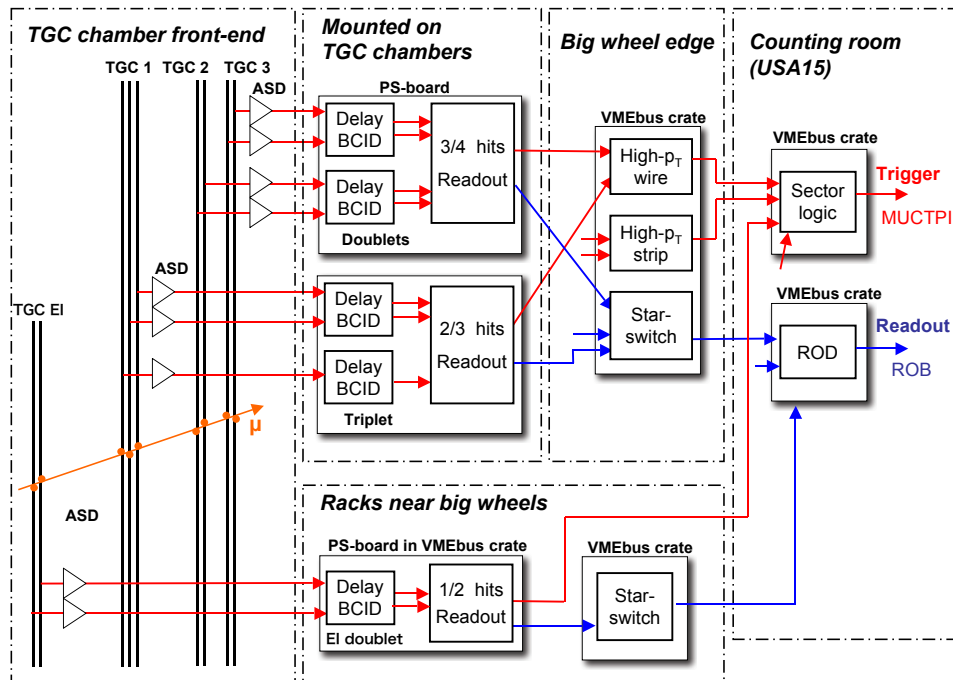
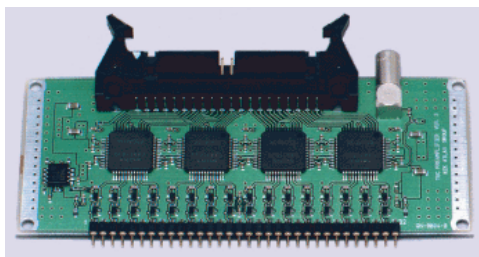


図 3.5 : TGC のエレクトロニクスとデータの流れ.<sup>[17]</sup> 赤線はトリガー信号, 青線は読み出しデータの流れを示す. ここでは描かれていないが, Tile Calorimeter, NSW, RPC BIS78 における情報も Sector Logic に送られ, トリガー判定に使用される.

図 3.6 : ASD ボードの写真.<sup>[20]</sup>

### Patch Panel and Slave Board ASIC (PS) ボード

Patch Panel and Slave Board ASIC (PS) ボードは Patch-Panel ASIC と Slave Board ASIC を搭載したボードである。以下では、Patch Panel (PP) と Slave Board (SB) について説明する。

#### Patch-Panel (PP)

Patch-Panel (PP) では、ASD から送られてくる LVDS 信号のタイミング調整を行う。陽子衝突が起きてからミュオンが検出機に到着するまでの時間やケーブルの長さなどによる信号の遅延が各チャンネルで違うため、PP ASIC でタイミング調整を行い、同じ衝突由来の信号が後段の SLB に送られるようにする。

#### Slave Board (SLB)

Slave Board (SLB) では、読み出し用とトリガー判定用の 2 種類の処理が行われる。図 3.7 に Doublet のワイヤー用の SLB で行われる処理のブロック図を示す。ここではトリガー判定用の処理を説明する。

Doublet 用の SLB では、M2, M3 の信号を用いて、ワイヤー・ストリップそれぞれで 4 層中 3 層にヒットがあること (3 out of 4) を要求し、コインシデンスをとる。コインシデンスでは図 3.8 に示すようなコインシデンスマトリックスを用いて行われる。M2 の 2 層のチャンネル情報、M3 の 2 層のチャンネル情報を入力とし、コインシデンスが取れたもので位置の差が小さいものを、つまり図 3.8 における対角線上のものを出力する。コインシデンスの出力は図 3.9 のようにデクラスタリングを行い、候補を絞ってから、後段の High PT ボードに送られる。

Triplet 用の SLB では、M1 の信号を用いて、ワイヤーでは 3 層中 2 層 (2 out of 3)、ストリップでは 2 層中 1 層 (1 out of 2) のヒットを要求する。Doublet 用の SLB と同様にコインシデンスマトリックスを用いてコインシデンスを行い、出力は High PT ボードに送られる。

TGC EI における SLB では 2 層中 1 層のヒットを要求し (1 out of 2) コインシデンスをとり、出力は New Sector Logic へ直接送られる。

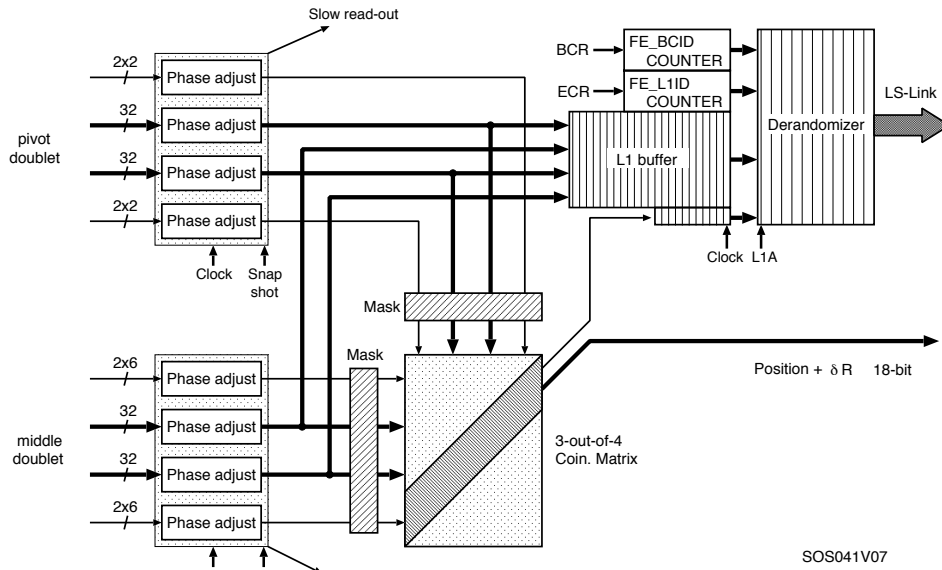


図 3.7 : Doublet ワイヤー用の SLB のブロック図.[28] 上側が読み出し用の処理, 下側がトリガー用の処理を表す。

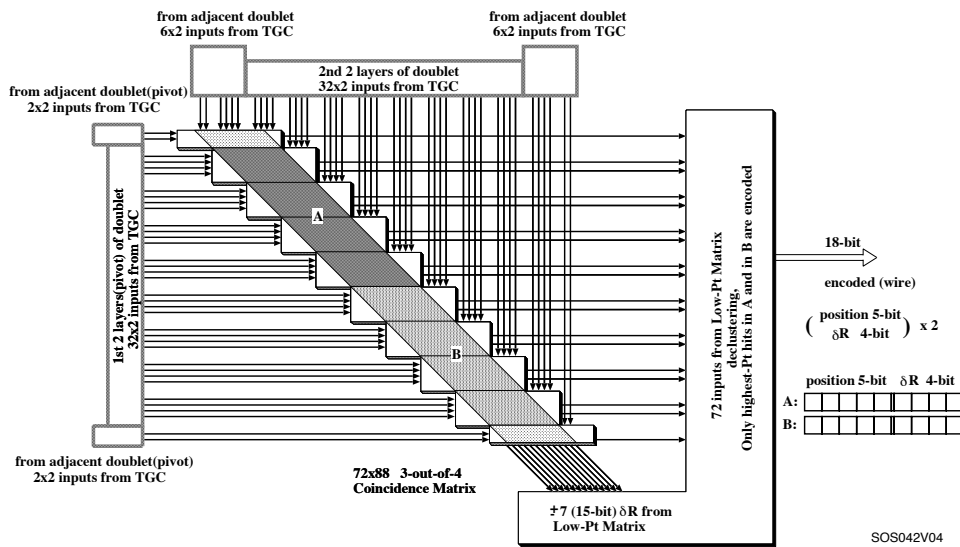


図 3.8 : Doublet SLB のコインシデンスマトリックスのブロック図.[28] 横軸が M2 の 2 層分のチャンネル, 縦軸が M3 の 2 層分のチャンネルを表しており, 対角線上でコインシデンスが取れたものを後段の High PT ボードに送る。

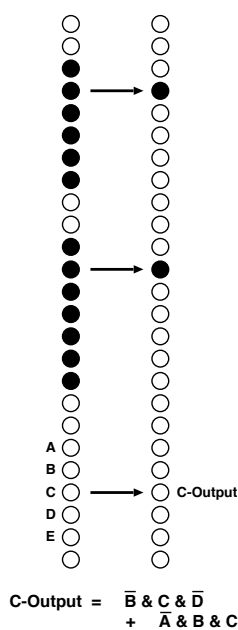


図 3.9 : デクラスタリングアルゴリズムの概要図.<sup>[28]</sup> 2 個以上の候補が連続している場合, 上から 2 つ目の候補を選ぶ.

### High PT (HPT) ボード

High PT (HPT) ボードは, M1 の SLB と M2-M3 の SLB におけるコインシデンス結果から, 図 3.10 のようなコインシデンスマトリックスを用いて M1-M3 間のコインシデンスをとる. M1 と M3 のチャンネル情報から両者の位置の差 ( $\Delta R$  または  $\Delta\phi$ ) を計算し, 小さいものから New Sector Logic に送る.

### Tile Muon Digitizer Board (TMDB)

Tile Muon Digitizer Board (TMDB) は Tile Calorimeter と TGC BW でコインシデンスを取るために, Tile Calorimeter の情報を New Sector Logic に送る. 1 つの TMDB は Tile calorimeter のモジュール 8 つ分の情報を処理し, 3 つの New Sector Logic に送る.

### NSW Trigger Processor (NSW TP)

NSW Trigger Processor (NSW TP) では, NSW で再構成した飛跡の位置情報 ( $\eta, \phi$ ) や角度情報 ( $\Delta\theta$ ) を New Sector Logic に送る. 図 3.11 に示すように, 磁場によるミュオンの曲がり具

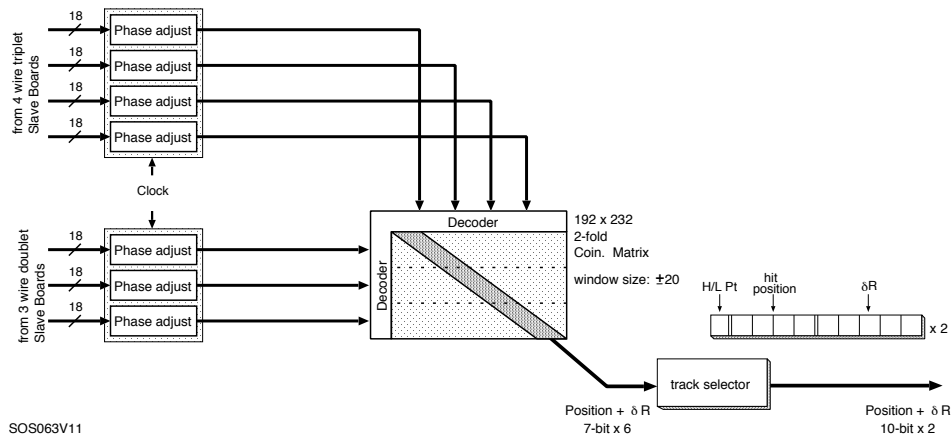


図 3.10 : ワイヤ用 HPT ボードのブロック図.[28] コインシデンスマトリックスを使って, M1-M3 間の位置の差を計算する.

合を考慮して, 1 つの TGC トリガーセクターはエンドキャップでは 3 つの NSW TP から, フォワードでは 4 つの NSW TP から信号を受け取る.

### RPC BIS78 Pad Trigger Logic Board

RPC BIS78 Pad Trigger Logic Board は RPC BIS78 の 3 層のヒット情報から飛跡を再構成し, 飛跡の位置情報 ( $\eta, \phi$ ) や角度情報 ( $\Delta\eta, \Delta\phi$ ) を New Sector Logic に送る. 1 つの RPC BIS78 Pad Trigger Logic Board は 1 つのチェンバーを担当しており, 磁場によるミュオンの曲がり具合を考慮して 3 つの New Sector Logic に信号が送られる.

### New Sector Logic (New SL)

New Sector Logic (New SL) は Run 3 において導入されるトリガー判定回路である. Endcap 用と Forward 用の 2 種類があり, どちらも 1 枚のボードが 2 つのトリガーセクターから情報を受け取り, トリガー判定を行う. 図 3.12 に New SL ボードの写真を示す. New SL ボードには, Xilinx 社の Kintex-7 Series FPGA が搭載されている.

New SL では, まず HPT ボードから送られてくる TGC BW のワイヤー ( $R, \Delta R$ ) とストリップ ( $\phi, \Delta\phi$ ) の情報を用いて  $p_T$  の測定を行う.  $\Delta R, \Delta\phi$  から, Coincidence Window (CW) と呼ばれるマップを使って  $p_T$  を計算する. CW は 磁場の非一様性や検出器の位置の理想的な場所からのズレを考慮して 各 RoI ごとに定義している. RoI は HPT ボードから受け取った位置情報 ( $R, \phi$ ) を用いて決定される. CW は New SL の FPGA 上で Look Up Table (LUT) として実装される. LUT には入力データに対応した出力データを出力するメモリを用いている. このような TGC BW の情報のみを用いた  $p_T$  の計算を BW coincidence と呼ぶ.

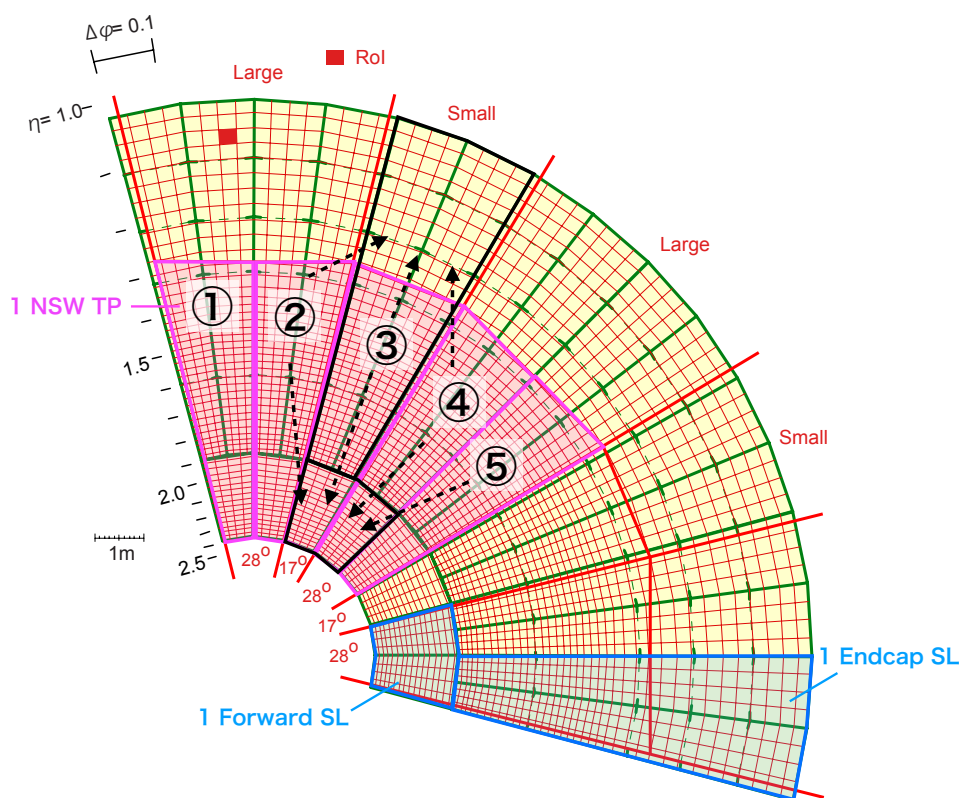


図 3.11 : TGC のトリガーセクター, NSW のセクター, 1つの NSW TP が担当する NSW のセクター領域の関係.<sup>[30]</sup> NSW の Large Sector は 2つの NSW TP, Small Sector は 1つの NSW TP が担当する. 黒線で囲まれたエンドキャップ部のトリガーセクターは ②~④の NSW TP から, 黒線で囲まれたフォワード部のトリガーセクターは ②~⑤の NSW TP からの信号を受け取る.

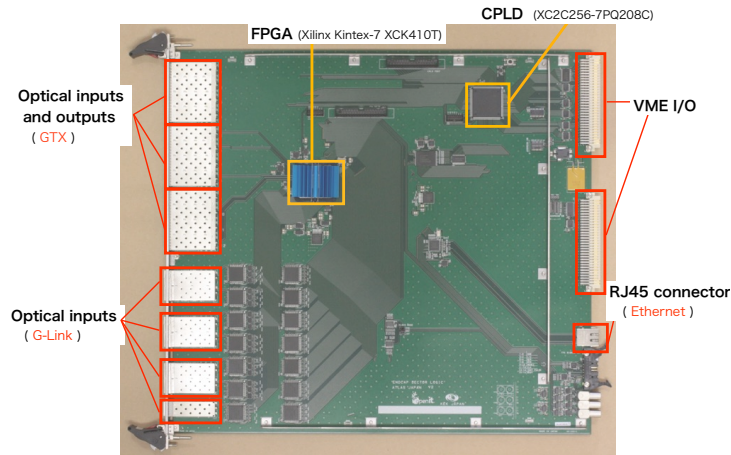


図 3.12 : NewSL ボードの写真と主な I/O, IC チップ.[24]

BW coincidence で得られたミュオンの候補は、磁場内側の検出器 (NSW, RPC BIS78, Tile calorimeter, TGC EI) における飛跡情報とマッチングをとる。これを Inner Coincidence と呼ぶ。Inner Coincidence の目的の一つは、図 3.13 に示すような衝突点由来でない荷電粒子によるトリガー (フェイクトリガー) を削減することである。フェイクトリガーは陽子陽子衝突で生じた粒子がビームパイプと衝突する事で荷電粒子が生成し、TGC BW にヒットを残す事で、それが衝突点由来のものとして判定されることによって引き起こされる。磁場内側の検出器におけるヒットを要求する事で、このフェイクトリガーを削減する事ができる。もう一つの目的として、図 3.14 のように位置・角度分解能の良い NSW や RPC BIS 78 における飛跡の情報と TGC BW における飛跡の情報を組み合わせて  $p_T$  を計算することで、 $p_T$  計算の精度を上げる事ができる。これにより、 $p_T$  閾値以下のミュオンによるトリガー発行数を減らす事ができる。[24][29]

New Sector Logic でトリガー判定されたミュオン候補の情報は  $p_T$  閾値の高いものから、トリガーセクターごとに 4 つ MuCTPi に送られる。

## 3.2 高輝度 LHC に向けた初段ミュオントリガーのアップグレード

2027 年から開始予定の高輝度 LHC では、ルミノシティが Run 3 の約 3 倍である  $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  に増強される。ルミノシティの増加に伴い背景事象によるトリガーレートが増加するため、トリガーシステムのアップグレードが必要となる。以下では、初段ミュオントリガーに関連したアップグレードについて説明する。

### 3.2.1 初段ミュオントリガーのアップグレードの概要

図 3.15 に高輝度 LHC における初段ミュオントリガーシステムのブロック図を示す。初段ミュオントリガーシステムは Barrel Sector Logic (Barrel SL), Endcap Sector Logic (Endcap

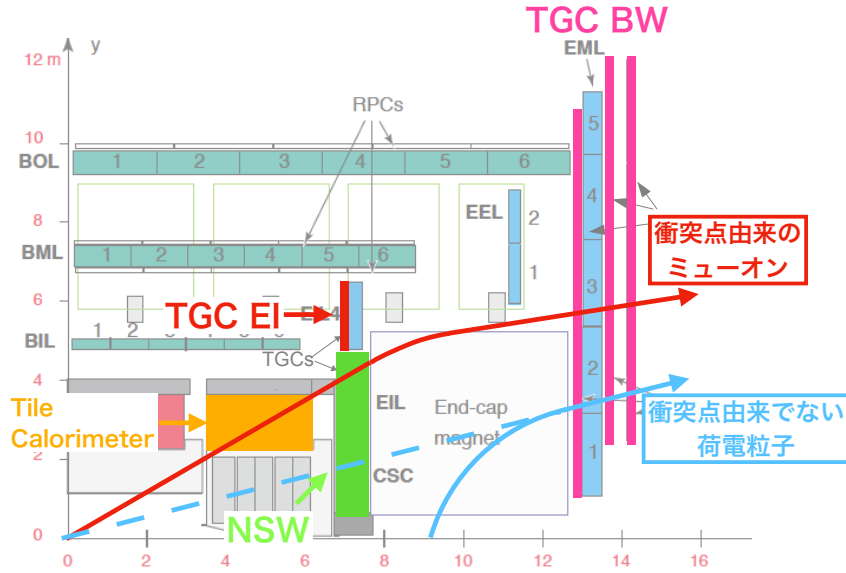


図 3.13 : 衝突点由来でない荷電粒子によるフェイクトリガーの概念図.

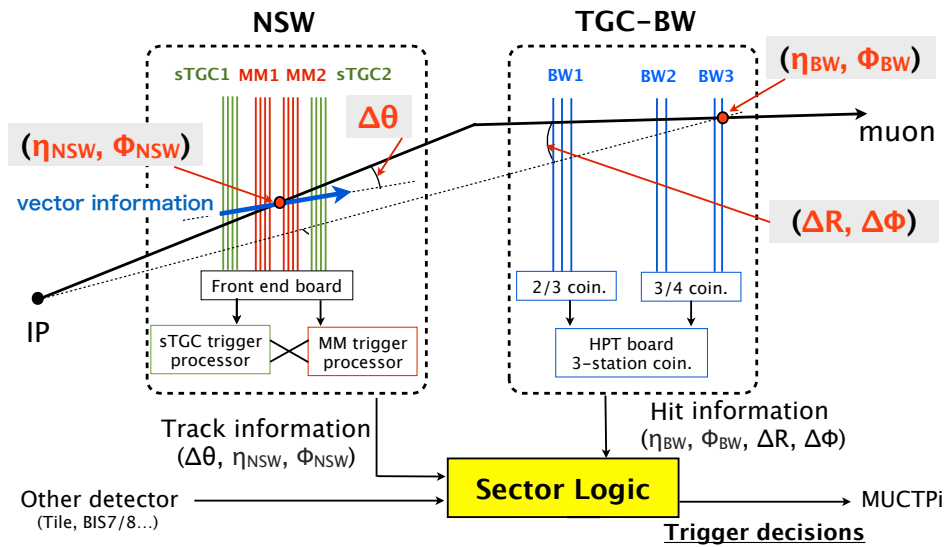


図 3.14 : Run 3 における Inner coincidence の概要.<sup>[29]</sup> 磁場内側の検出器における飛跡情報と TGC BW における飛跡情報を組み合わせて  $p_T$  を計算する.



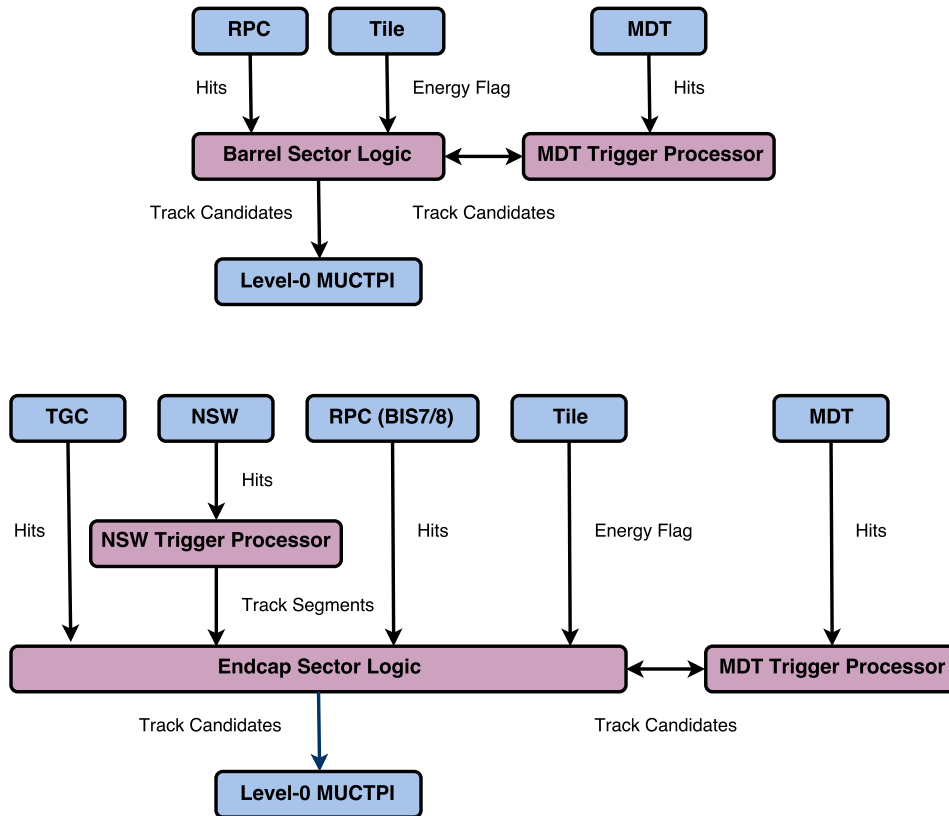


図 3.15 : 高輝度 LHC における初段ミュオントリガーシステムのブロック図.<sup>[25]</sup>

SL), NSW Trigger Processor (NSW TP), MDT Trigger Processor (MDT TP) で構成される. Run 3 における SL と NSW TP は取り替えられ, 新たに MDT TP が追加される. Barrel SL は RPC と Tile calorimeter からそれぞれヒット情報とエネルギー情報を受け取り, トリガー判定を行う. NSW TP は NSW のヒット情報から飛跡の再構成を行う. Endcap SL は TGC と RPC BIS78 のヒット情報, NSW TP で再構成された飛跡情報, Tile calorimeter のエネルギー情報を受け取り, トリガー判定を行う. SL で選ばれたミュオンの飛跡の候補は MDT TP に送られる. MDT TP では, MDT の情報を使用して, より精密にミュオンの候補を選別し SL のその結果を戻す. Barrel SL と Endcap SL で独立に判定されたミュオンの候補は, 最終的に MUCTPI に送られ, 統合される.

### 3.2.2 TGC EI チェンバーのアップグレード

磁場領域の内側において  $1.0 < |\eta| < 1.3$  の領域に設置されている TGC EI は, バレル部のトロイドマグネットやカロリメータ, Small Wheel の支持構造と干渉しないように, 図 3.16 のような複雑な構造をしている. TGC EI は doublet 構造をしており, Run 3 までのトリガーシステムでは 2 層中 1 層のヒットがあることを要求している. 高輝度 LHC のルミノシティにおいて TGC EI のヒットレートは  $450 \text{ Hz/cm}^2$  と予想されている. トリガーシステムを変えなければ, 分解能の

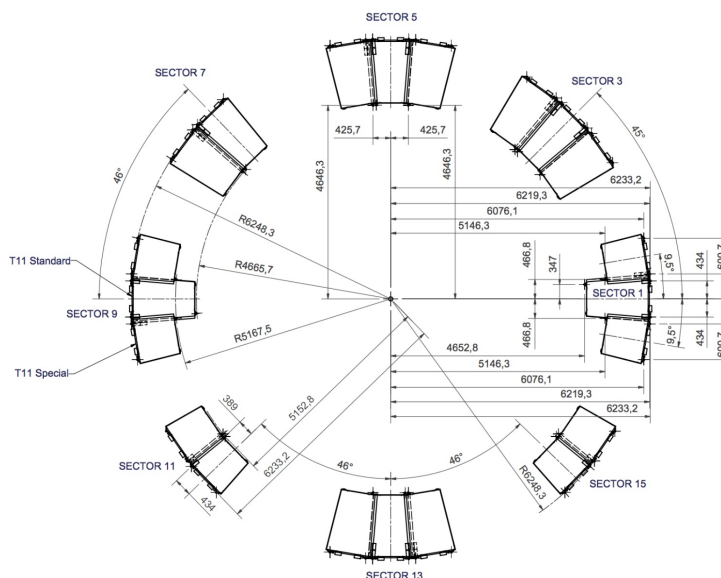


図 3.16 : TGC-EI の配置.<sup>[20]</sup> バレル部のトロイドマグネットやカロリメータ, Small Wheel の支持構造と干渉しないように配置されている。

悪さによる高輝度環境下におけるフェイクトリガー削減率の低さから、トリガーレートは最大 9.2 MHz (バンチ交差 40 MHz の約 22 %) となってしまふ。また、もし 2 層のうち 1 層が動作しなくなった場合、TGC EI はトリガー用の検出器として使用できなくなり、局所的にフェイクトリガーによるトリガーレートが増加してしまう。

そのため、高輝度 LHC において TGC EI は高い分解能を持つ Triplet 構造のものに取り替えられる。Triplet を導入することで、トリガー判定において 3 層中 2 層のヒットを要求する (2 out of 3 コインシデンス) ことができ、測定精度やノイズによるヒットに対する削減性能を上げることができる。3 層のうち 1 層が動作しなくなった場合にも、残りの 2 層でこれまでと同じトリガーシステムを使用できるため、トリガーレートの大幅な増加を防ぐことができる。

### 3.2.3 エレクトロニクスアップグレード

高輝度 LHC では、トリガーレートの増加や新しいトリガーアルゴリズムの導入に対応するために、ASD 以外のトリガー・読み出し用の回路を全て取り替える。高輝度 LHC では、Run 3 までのトリガーシステムと違い、TGC の全ヒット情報を前段回路でコインシデンスをとらずに後段回路に送り、後段回路で一度にトリガー判定を行う。TGC の全ヒット情報を後段回路に送るため、より複雑なトリガーアルゴリズムが実装可能になる。図 3.17 に高輝度 LHC における TGC エレクトロニクスのブロック図を示す。ASD ボードは高輝度 LHC におけるトリガーシステムに適応するため、Run 3 までのものと同じものを使用する。TGC 検出器からの信号は、ASD を通過後、新しく開発される PS ボードに送られる。PS ボードで信号のタイミングを調整し、光トランシーバーと FPGA を用いて後段の Sector Logic に送られる。

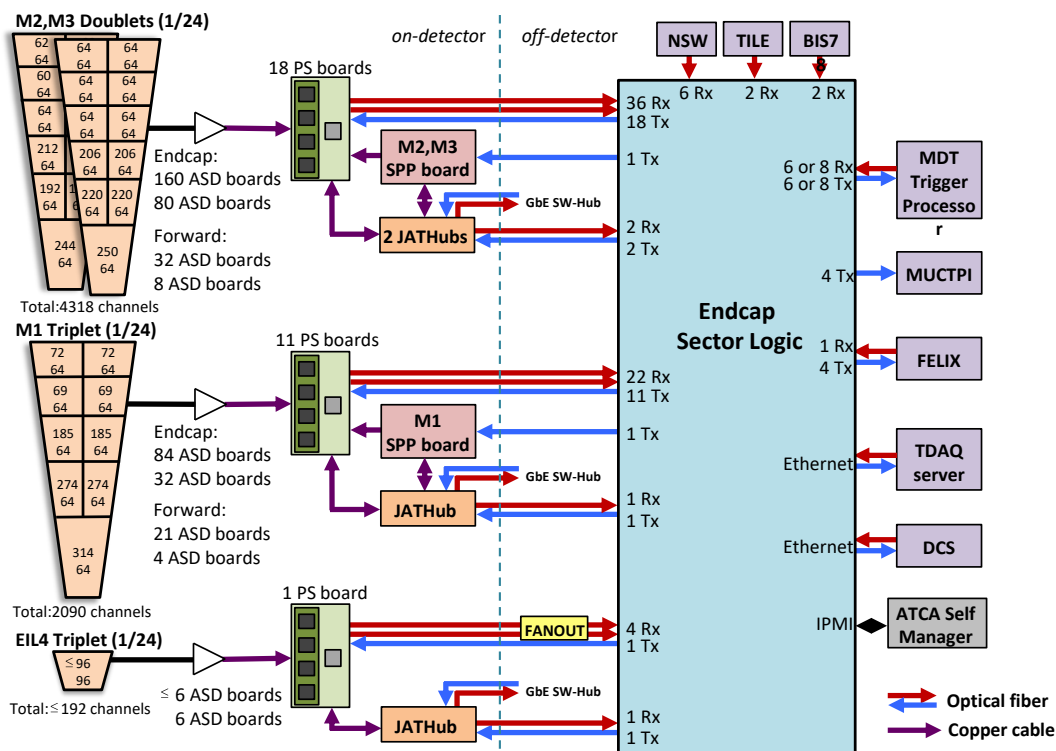


図 3.17 : 高輝度 LHC における TGC エレクトロニクスのブロック図. TGC チェンバーの中の数字は上がワイヤーのチャンネル数, 下がストリップのチャンネル数を示している.

図 3.18 に高輝度 LHC でアップグレードされる新しい PS ボードの回路図を示す. 1 つの PS ボードには 8 つの PP ASIC と 1 つの Xilinx Kintex-7 (XC7K325) FPGA が搭載されている. PP ASIC は 2 枚の PS ボードから 32 チャンネルの信号を受け取り, タイミング調整とバンチ識別を行う. FPGA は 8 つの PP ASIC からの信号を受け取り, 2 本の光トランシーバーを用いて後段の Sector Logic に転送する. 1 枚の PS ボードはバンチ交差あたり合計 256 bit のヒット情報に加えて 64 bit の回路情報を Sector Logic に送る. データの転送には 8 bit のデータを 10 bit のデータに変換する高速シリアル転送方式を用いるため, 1 枚の PS ボードの転送レートは  $(256 + 64) \text{ bits} \times 40 \text{ MHz} \times 10 \text{ bit}/8 \text{ bit} = 16 \text{ Gb/s}$  となる. そのため, 8 Gb/s に対応する光トランシーバーを使用してデータの転送を行う.

Trigger Timing Control (TTC) 信号は LHC のクロック信号や回路リセット信号のことであり, LHC のクロック信号は PS ボードの光トランシーバーにおける基準クロックとして用いられる. そのため PS ボードでは, 安定的にシステムを動作をさせるために, 光トランシーバーからのみでなく Service Patch Panel (SPP) ボードからも TTC 信号を受け取るようにしている.

PS ボード上における FPGA のファームウェアは JTAG Assistance Hub (JATHub)<sup>[31]</sup> からコンフィギュレーションされる. また, JATHub は ATLAS 実験室内における放射線によって引き起こされる FPGA のエラーの監視・回復も行う. ATLAS 実験室外部から, 光 Ethernet 通信を用いて JATHub に接続し, FPGA の制御を行う.

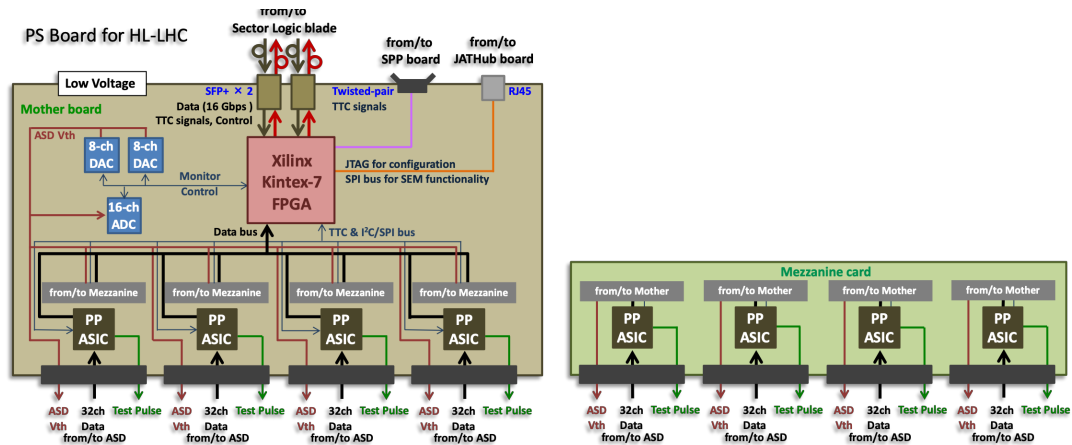


図 3.18 : 高輝度 LHC における PS ボードの簡略化した回路図.

### 3.2.4 トリガーロジックの概要

高輝度 LHC に向けたアップグレードでは、初段トリガーの判定時間を  $2.5 \mu\text{s}$  から  $10 \mu\text{s}$  に延ばすことで、複雑なトリガーアルゴリズムが導入可能になる。高輝度 LHC では TGC のトリガー・読み出し回路のアップグレードにより、TGC BW の全ヒット情報を用いた飛跡の再構成が可能になる。さらに、TGC EI, Tile calorimeter, RPC BIS78, NSW を用いた Inner coincidence によってフェイクトリガーを削減する。NSW, RPC BIS78, TGC EI はミュオンの飛跡を再構成することができるため、飛跡の角度や TGC BW で求めた飛跡との位置差を求めることで、ミュオンの  $p_T$  を高い精度で測定する。また、Inner coincidence を通過したトリガーに対して、これまで初段ミュオントリガーでは使用されていなかった精密測定用の MDT の情報を使用してさらにトリガーレートを削減する。

## 第4章 高輝度 LHC に向けた初段エンドキャップミュオントリガーの概要

本章では、高輝度 LHC のために開発した初段エンドキャップ部ミュオントリガーについて説明する。

### 4.1 トリガーアルゴリズムの概要

高輝度 LHC のための初段ミュオントリガーアルゴリズムは以下の3段階に分かれている。

- 1) 高輝度 LHC ではトリガーシステムのアップグレードにより、TGC BW の全ヒット情報が後段回路に転送される。TGC BW の全7層のヒット情報からパターンマッチングというアルゴリズムを用いて飛跡再構成を行うことで、高い位置・角度分解能で飛跡を再構成する。再構成した飛跡の角度情報から  $p_T$  の測定を行う。
- 2) TGC BW での飛跡再構成によって得た位置・角度情報と磁場の内側の領域にある複数の検出器で測定した精密な位置・角度情報を組み合わせることで、より詳細な  $p_T$  の測定を行う。さらに、磁場内部の検出器に対してヒットを要求することで、衝突点由来ではない荷電粒子により発行されたフェイクトリガーを削減する。
- 3) これまで初段ミュオントリガーで使用されていなかった精密測定用の MDT の情報を使用し、より高い  $p_T$  分解能でミュオン候補の判定を行うことでレートを削減する。

本研究では 1), 2) に対応するトリガーロジックの開発および性能評価を行った。以下では 4.2 節で 1) に、4.3 節で 2) に対応するトリガーアルゴリズムの詳細を順に説明していく。

3) のアルゴリズムについては本論文では研究対象外であるが、開発したシステムとのデータのやり取りがあるため、それについては 6 章で説明する。

ミュオントリガーの  $p_T$  閾値は将来的に 16 段階で設定する予定だが、本研究では  $p_T$  閾値 5, 10, 15, 20 GeV を基準に研究を行った。

### 4.2 TGC BW を用いたパターンマッチングアルゴリズム

パターンマッチングアルゴリズムでは TGC BW のヒット情報と飛跡情報を対応させたパターンリストを作成することで、複雑な計算を必要とせずに高速な飛跡再構成を行うことができる。図 4.1

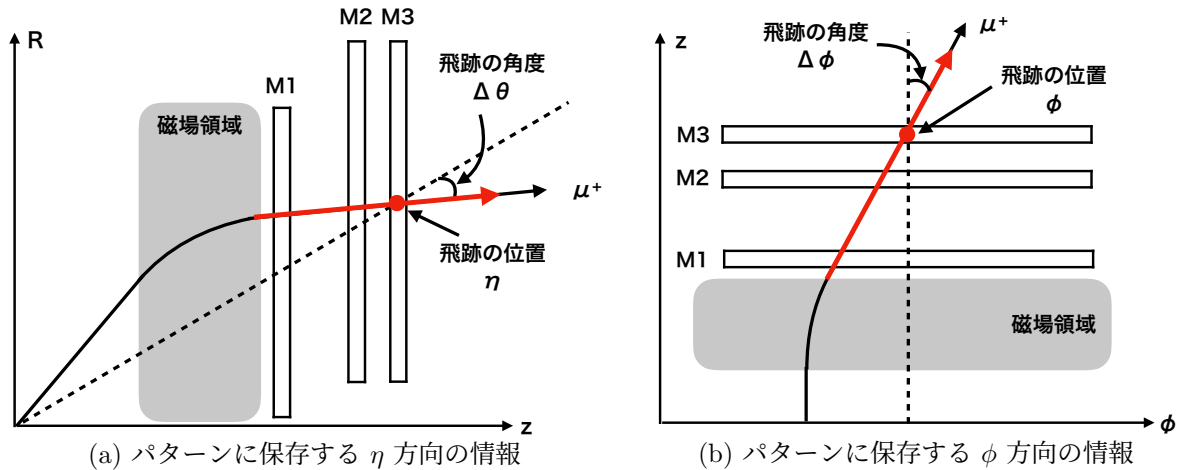


図 4.1: パターンとして保存する飛跡の情報.<sup>[32]</sup> 赤い線はパターンマッチングアルゴリズムによって再構成される飛跡を表している. 黒い点線は, 衝突点と M3 ステーションにおける飛跡の位置を結ぶ直線を表している. 位置情報として再構成した飛跡と M3 の交点, 角度情報として再構成した飛跡の黒い点線からの角度を保存する.

にパターンリストに保存する飛跡の位置・角度情報を示す. パターンとして保存する飛跡の角度情報 ( $\Delta\theta \cdot \Delta\phi$ ) は, 再構成した飛跡と, 衝突点と M3 ステーションにおける飛跡の位置を結ぶ直線との角度の差である. 飛跡の位置情報 ( $\eta \cdot \phi$ ) は, 再構成した飛跡の M3 ステーションにおける位置である. トロイド磁場の非一様性により,  $\eta$  と  $\phi$  方向のいずれにも飛跡は曲がるため, ワイヤーストリップでそれぞれ独立に  $\eta$  方向と  $\phi$  方向のパターンマッチングを行う. 飛跡再構成を行った後, 飛跡の角度と  $p_T$  閾値の対応関係を用いて Coincidence Window (CW) で  $p_T$  の測定を行う. 図 4.2 にパターンマッチングアルゴリズムの概念図を示す.

#### 4.2.1 ワイヤーのパターンリスト

TGC BW は全 7 層のワイヤー層で構成されており, 図 4.3 に示したように, M1 はワイヤー 3 層, M2 と M3 はそれぞれワイヤー 2 層であり, それぞれのステーションで各層を互いに  $\eta$  方向に位置をずらして配置している. そのため, ワイヤーのチャンネルが重複している部分を代表点として定義することで, パターンリストにおけるデータ量を減らしつつ位置分解能を向上することができる.

図 4.4 にワイヤーのパターンリスト作成手法の概要図を示す. 各ステーションごとの代表点の組み合わせに対応した飛跡の角度や位置の計算は以下の手順で行なわれる.

- 1) 衝突点と TGC を結ぶ直線 (\*) と M3 の交点を固定し, 直線の角度  $\theta$  の周りで  $\Delta$  を  $\Delta_+$  から  $\Delta_-$  までスキャンする.  $\Delta_{+(-)}$  は  $p_T$  が 5 GeV で電荷が正 (負) のミュオンが TGC BW で (\*) の直線となす角度を示している. (\*) は無限大運動量を持つミュオンの飛跡に対応する.

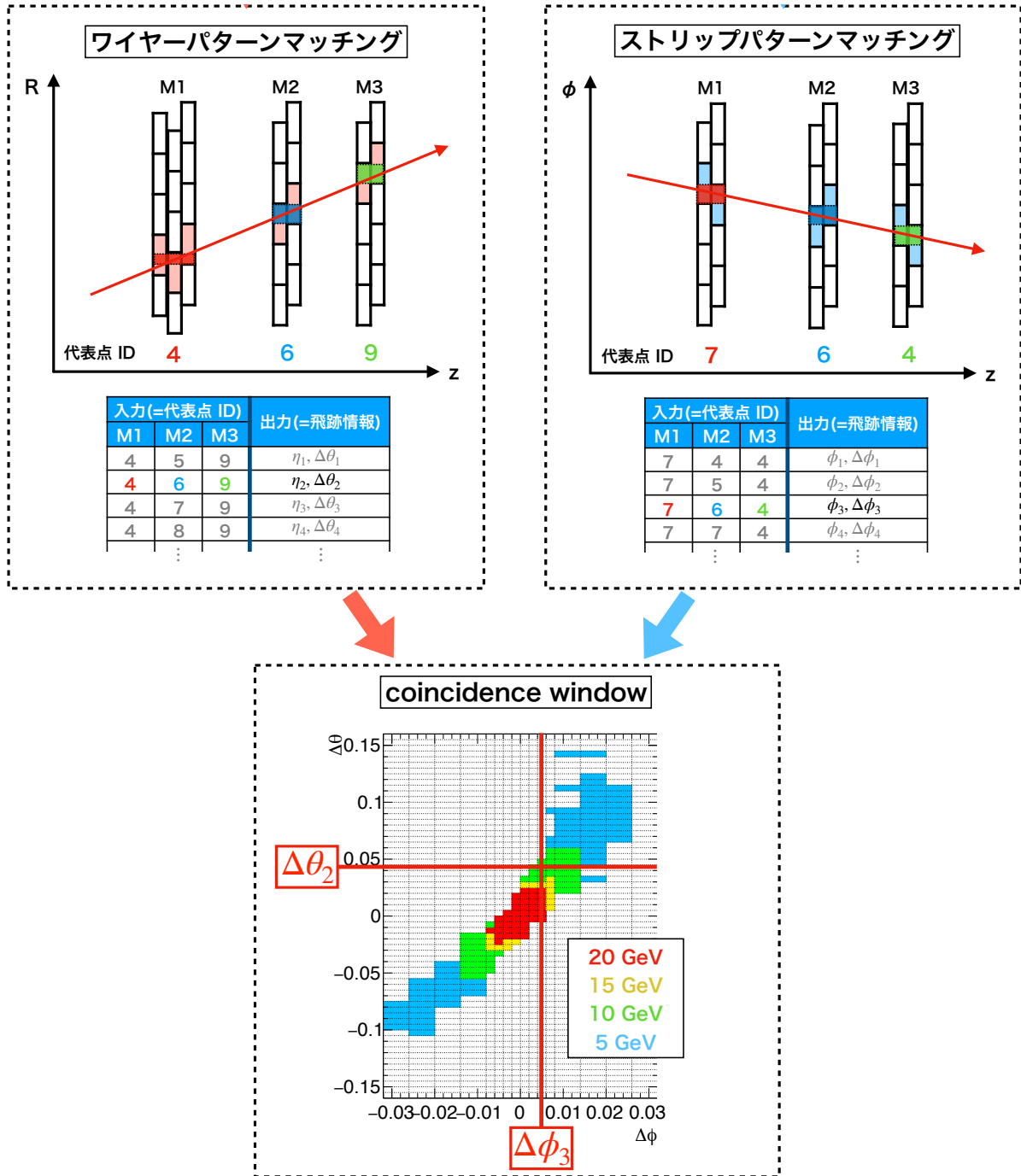


図 4.2 : パターンマッチングの概念図.[32] ワイヤーとストリップで独立にパターンマッチングを行い、飛跡の位置情報と角度情報を抽出する。ワイヤーとストリップで求めた飛跡の角度情報から、CW を用いて  $p_T$  閾値を求める。

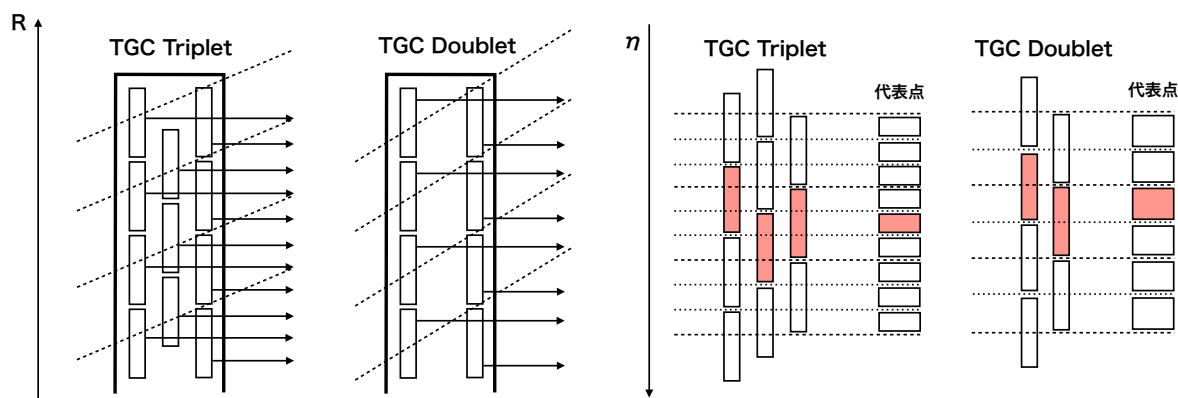


図 4.3 : (左) 縦軸を  $R$  とした時の TGC Triplet と Doublet のワイヤーの配置. 点線は  $\eta$  が同じとなる直線を示している. (右) 縦軸を  $\eta$  とした時の TGC Triplet と Doublet のワイヤーの配置.  $\eta$  方向に対して位置をずらして配置しているため, 重複する部分を各ステーションの代表点として定義することでデータ量を減らしつつ, 位置分解能を向上できる.[32]

- 2) (\*) の直線となす角度が  $\Delta$  の直線が通過する M1, M2, M3 の代表点の中心位置に対して最小二乗法を用いて直線でフィッティングを行い, 得られた直線の傾きをパターンとして保存する.

$p_T$  が 5 GeV のミュオンが通過する場合の無限大運動量の飛跡に対する角度  $\Delta_{+(-)}$  は, M1 と M2 の間に設置されている MDT で再構成した飛跡の角度情報を用いて求めることができる. 先行研究により, 各トリガーセクターの各  $R$  位置ごとに  $\Delta_{+(-)}$  が求められている.[33] この  $\Delta_{+(-)}$  の幅と SL ボードのスペックから, ワイヤーのパターンマッチングを行う領域は M1 の代表点 128 チャンネル, M2 の代表点 32 チャンネル, M3 の代表点 4 チャンネルで定義されている. この領域を wire block と呼ぶ.

#### 4.2.2 ストリップのパターンリスト

ストリップのパターンリストもワイヤーのパターンリストと基本的に同じ方法で作成されている. TGC BW は 6 層のストリップ層で構成されており, M1, M2, M3 でストリップ 2 層を  $\phi$  方向に対して位置をずらして配置している. そのため, ストリップのチャンネルが重複している部分を代表点として定義することで, ワイヤーの場合と同様にデータ量を減らしつつ位置分解能を向上することができる. 図 4.5 にストリップのパターンリスト作成手法の概要を示す.

ワイヤーのパターンマッチングと同様に, 図 4.5 の  $\Delta_{+(-)}$  の幅と SL ボードのスペックから, ストリップのパターンマッチングを行う領域は M1 の代表点 32 チャンネル, M2 の代表点 16 チャンネル, M3 の代表点 8 チャンネルで定義されている. この領域を strip block と呼ぶ.



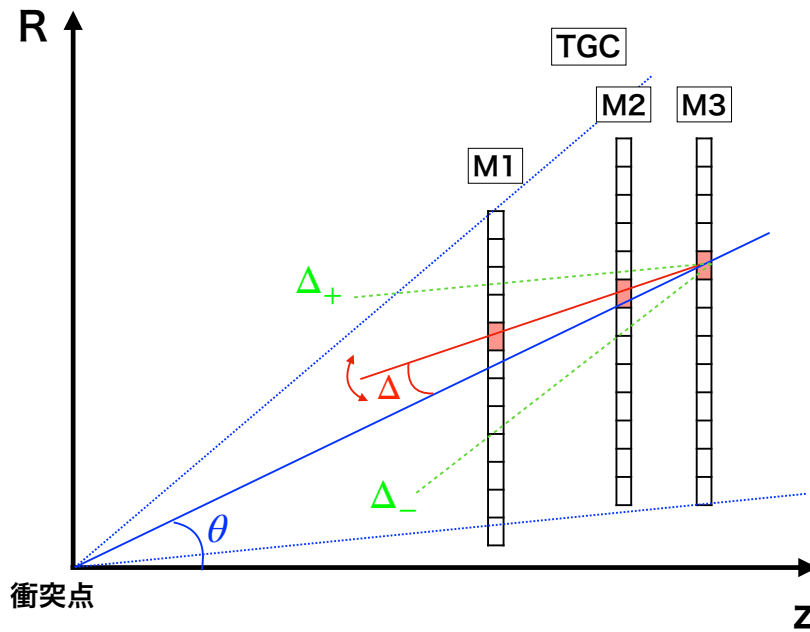


図 4.4 : ワイヤのパターンリスト作成手法の概要図.<sup>[32]</sup> 衝突点と TGC を結ぶ直線の角度  $\theta$  のまわりで  $\Delta$  を  $\Delta_+$  から  $\Delta_-$  までスキャンする. 直線が通過する TGC の代表点の組み合わせを記録することでワイヤのパターンリストが得られる.

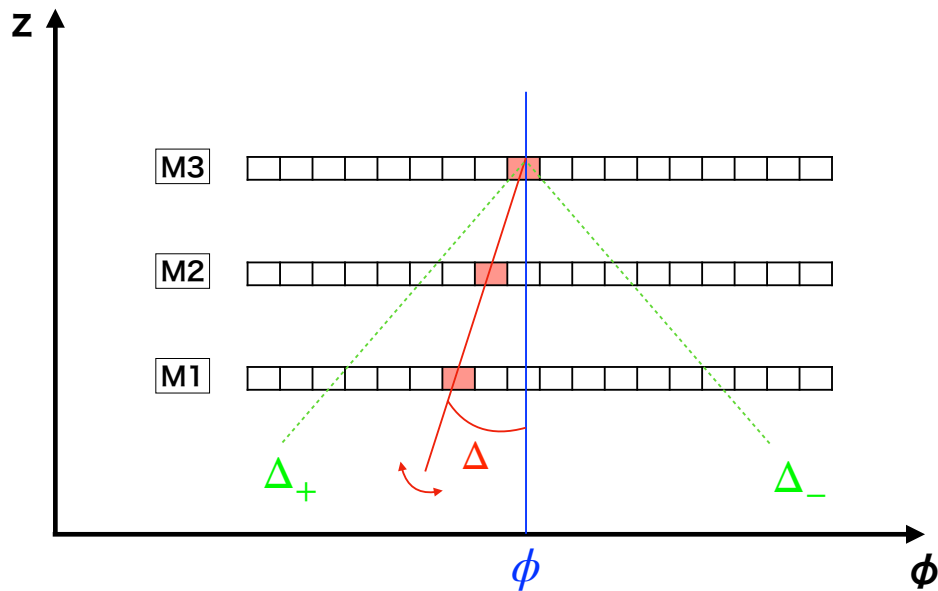


図 4.5 : ストリップのパターンリスト作成手法の概要図.<sup>[32]</sup> 衝突点と TGC を結ぶ直線の角度  $\phi$  の周りで  $\Delta$  を  $\Delta_+$  (5 GeV で正電荷のミュオンがなす角度) から  $\Delta_-$  (5 GeV で負電荷のミュオンがなす角度) までスキャンする. 直線が通過する TGC の代表点の組み合わせを記録することでストリップのパターンリストが得られる.

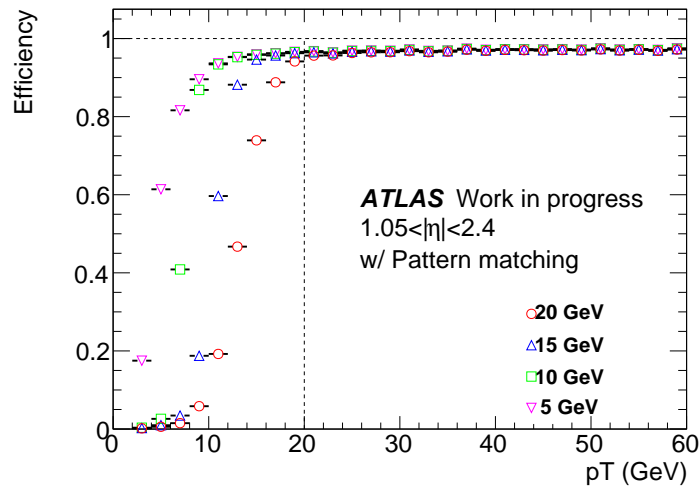


図 4.6 :  $p_T$  閾値ごとの CW の検出効率. [32]

#### 4.2.3 角度情報を用いた Coincidence Window

TGC BW ではワイヤーとストリップのパターンマッチングにより、 $\eta$  と  $\phi$  方向の飛跡をそれぞれ独立に再構成しトリガー情報を発行する。飛跡の角度情報 ( $\Delta\theta$ ,  $\Delta\phi$ ) には図 4.2 のように相関があるため、block ごとに CW を定義し  $p_T$  の計算を行う。

CW の作成手順について 4.3.2 節で詳しく述べるが、各  $p_T$  閾値周辺の  $p_T$  を持つミュオンの 99 % を含むように、 $\Delta\theta \cdot \Delta\phi$  の 2 次元分布の window を作成する。図 4.6 に、先行研究 [32] において、一様な  $p_T$  分布を持つシングルミュオンを発生させるモンテカルロシミュレーション (MC) を用いて測定された CW の検出効率を示す。高い  $p_T$  に対する検出効率を保ちつつ、低い  $p_T$  のミュオンを削減できていることが分かる。

### 4.3 磁場内側の検出器を用いたトリガーアルゴリズム

高輝度 LHC における初段ミュオントリガーでは、衝突点由来ではない荷電粒子によるトリガー (フェイクトリガー) や低運動量のミュオンによるトリガーを削減するため、TGC BW で再構成された飛跡の位置・角度情報と、磁場領域の内側の検出器で測定された情報を組み合わせてコインシデンスをとる。磁場領域の内側には、図 4.7, 図 4.8 に示すように、RPC BIS78, Tile カロリーメータ, TGC EI, New Small Wheel (NSW) の 4 種類の検出器が設置されている。各検出器のカバーする領域は違うため、TGC BW で再構成された飛跡の位置に対応して、コインシデンスをとる検出器を決める。[32]

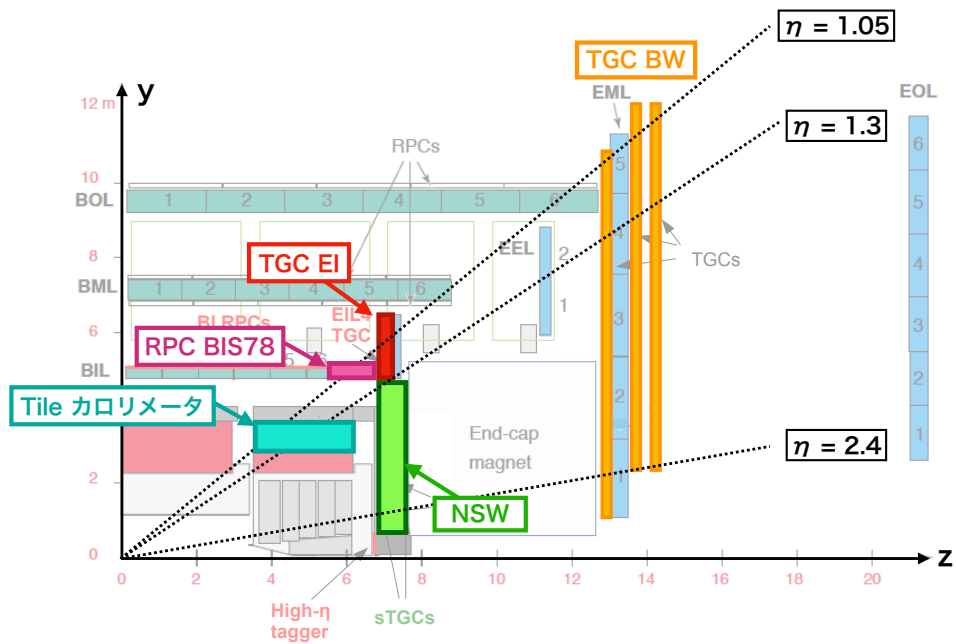


図 4.7: ミューオン検出器の  $R-z$  図.<sup>[32]</sup> TGC EI と RPC BIS78 は図 4.8 に示すように異なる  $\phi$  領域に設置されている.

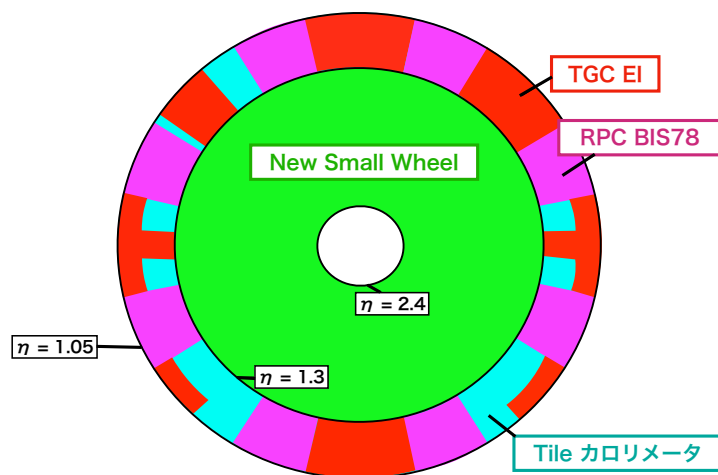


図 4.8: 磁場内部の検出器でカバーされる  $\eta-\phi$  領域をビーム軸方向から見た図.<sup>[32]</sup> TGC EI と RPC BIS78 はバレル部のトロイドマグネットやカロリメータ, Small Wheel の支持構造と干渉しないように,  $\phi$  領域の一部しかカバーしていない. Tile カロリメータは  $1.0 < |\eta| < 1.3$  の全  $\phi$  領域をカバーしているが, 性能の差があるため TGC EI と RPC BIS78 を優先して使用する.

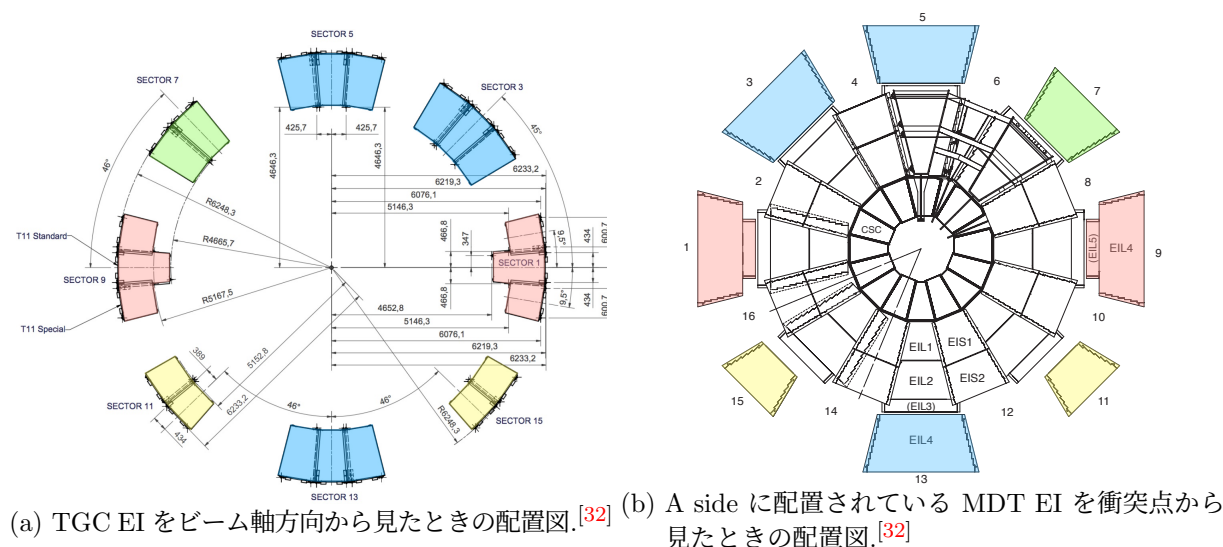


図 4.9 : TGC EI と MDT EI の配置の対応関係. 同じ形状のチェンバーごとに色分けをしている. (a) と (b) はそれぞれ逆の方向から見たときの配置を表している. MDT のチェンバーは TGC のチェンバーと同じ形状をしている.

### 4.3.1 TGC EI を用いたトリガーアルゴリズム

1.05 <  $|\eta|$  < 1.3 の領域では, TGC BW で再構成された飛跡の位置と TGC EI のヒット位置の差を用いたトリガーをかけることで, TGC BW の分解能では削減できない低い  $p_T$  のミュオンや衝突点由来でない荷電粒子によるトリガーを削減する. TGC BW で再構成された飛跡の  $\eta$  位置 ( $\eta_{BW}$ ) と TGC EI における  $\eta$  位置 ( $\eta_{EI}$ ) の差  $d\eta$  を下のように定義する.

$$d\eta = |\eta_{BW} - \eta_{EI}| \tag{4.1}$$

TGC EI は高輝度 LHC において TGC EI Doublet より高い  $\eta$  位置分解能を持つ TGC EI Triplet にアップグレードされる. 現在使用している MC (シングルミュオン) には TGC EI Doublet で測定された位置の情報しか含まれていない. そのため, TGC EI を用いたトリガーアルゴリズムの評価には, シミュレーションにおける MDT EI でのミュオンの真の位置情報 (EI true segment) を用いた. 図 4.9 と図 4.10 に MDT EI と TGC EI の位置関係を示す. EI true segment における  $\eta$  位置をガウス関数を用いて smearing し, TGC EI の  $\eta$  分解能に落とすことで, TGC EI において測定される  $\eta$  位置の分布を再現することができる.

図 4.12a に TGC BW と TGC EI (EI true segment) の  $\eta$  位置の差  $d\eta$  と  $p_T$  の相関と,  $p_T$  閾値 20 GeV における  $d\eta$  閾値の例を示す. このように,  $p_T$  の低いミュオンは磁場により大きく  $\eta$  方向に曲げられるため,  $d\eta$  に閾値を設けることで低い  $p_T$  のミュオンによるトリガーを削減することができる.  $d\eta$  の閾値は,  $p_T$  閾値周辺のミュオンが通過したときの  $d\eta$  の分布に対して,  $d\eta$  が閾値以下のものが 98 % になるよう設定する. 磁場の強さは  $\eta, \phi$  位置によって変わるため,  $d\eta$  の閾値を設定する際には図 4.11 のように,  $\eta$  方向を 2 グループ,  $\phi$  方向を 1/8 の領域で 2 グルー

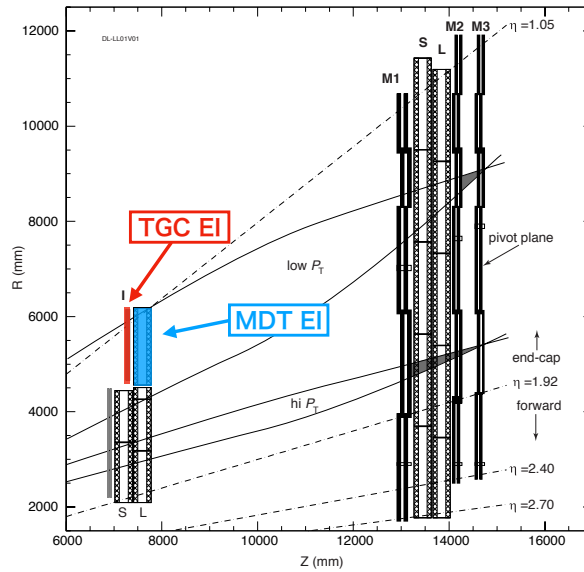


図 4.10 :  $R - z$  平面における TGC EI と MDT EI の配置.[32]

プに分けることで、磁場の位置依存性を考慮する。

### TGC EI の位置分解能によるトリガー性能の変化

TGC EI の  $\eta$  位置を用いたトリガーアルゴリズムにおいて考慮すべきこととして、TGC EI の  $\eta$  位置の分解能により、低い  $p_T$  のミュオンの削減率が変化することがある。図 4.12b に  $\eta$  位置分解能を 0.02 で EI true segment を smearing した場合の、 $d\eta$  と  $p_T$  の相関と、 $p_T$  閾値 20 GeV における  $d\eta$  閾値の例を示す。  $p_T$  に対する  $d\eta$  の値の広がりが大きくなることによって、 $p_T$  閾値以下 ( $p_T < 20$  GeV) において削減される  $d\eta$  が閾値以上のミュオンの数が、図 4.12a の場合よりも減っていることが分かる。

TGC EI の  $\eta$  位置分解能は  $\eta$  方向のチャンネル数、つまり TGC EI のワイヤーを何本まとめて 1 チャンネルとするかによって決まる。高輝度 LHC における、TGC EI の暫定的に決められたチャンネル数は 32 チャンネルである。しかし、トリガー性能のチャンネル数に対する依存性の研究は今まで行われていなかった。そこで、十分なトリガー性能を得るためには TGC EI にどのくらいの位置分解能が必要かを調べるため、以下の 4 種類の  $\eta$  位置分解能のオプションでそれぞれのトリガー性能を確認した。

#### 1) Run 3 における TGC EI の場合

Run 3 における TGC EI は Doublet 構造であり、図 4.13 のように 32 チャンネルを 8 チャンネルずつ 4 分割した領域で、2 層中 1 層のヒットを要求しトリガー情報を出力する。この

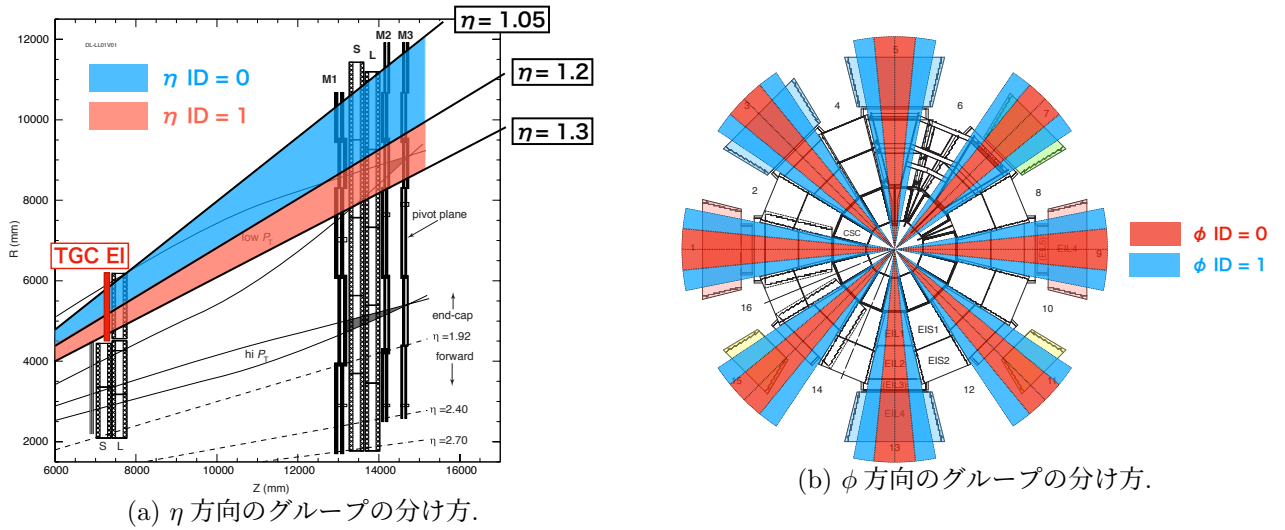


図 4.11 :  $d\eta$  の閾値を定義する際の  $\eta \cdot \phi$  方向のグループの分け方.[32]  $\eta$  を 2 グループ,  $\phi$  を 2 グループに分けている.  $\phi$  については, 磁場の強さが  $\phi$  方向に 8 回対称になっていることを考慮して 1/8 の領域で 2 グループに分けている.

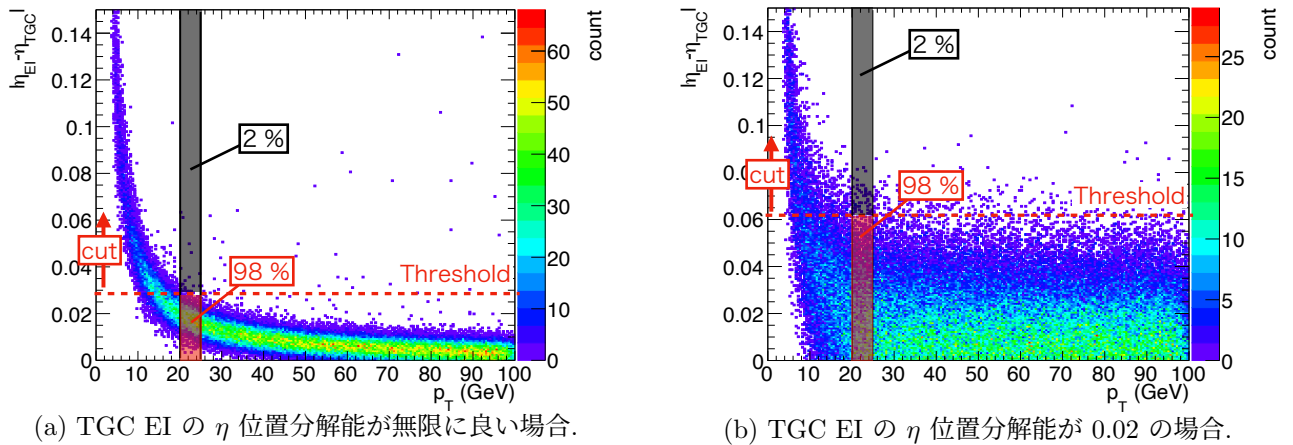


図 4.12 : TGC BW で再構成した飛跡の位置と EI true segment の位置の差  $d\eta$  とミュオンの  $p_T$  の相関と  $p_T$  閾値 20 GeV における  $d\eta$  閾値の例. 図 4.11 における  $\eta$  ID = 0,  $\phi$  ID = 0 のミュオンについて示している.  $d\eta$  閾値は  $p_T$  閾値周辺 ( $20 < p_T < 25$  GeV) のミュオンが 98% 取得できるように設定し,  $d\eta$  が閾値以上のミュオンを削減する. TGC EI の  $\eta$  位置分解能が無限に良い場合 (左) に比べて,  $\eta$  位置分解能が 0.02 の場合 (右) の方が,  $p_T < 20$  GeV において削減されるミュオンの数が減っているのが分かる.

場合の TGC EI の  $\eta$  分解能 ( $\sigma(\eta_{EI})$ ) は以下のように計算される.

$$\begin{aligned}\sigma(\eta_{EI}) &= 0.3 \text{ (TGC EI の } \eta \text{ 方向の幅)} \times 1/4 \times 1/\sqrt{12} \text{ (一様分布の標準偏差)} \\ &\sim 0.02\end{aligned}\tag{4.2}$$

2) TGC EI Triplet で 32 チャンネルの場合

高輝度 LHC において暫定的に決まっている TGC EI のチャンネル数は 32 チャンネルである. TGC EI Triplet では 3 層中 2 層のヒットを要求し, チャンネル単位でトリガー情報を出力する. 図 4.13 に示すように各層を  $\eta$  方向にずらすことで, 位置測定の分解能を 3 倍にしている. この場合の  $\sigma(\eta_{EI})$  は以下のように計算される.

$$\begin{aligned}\sigma(\eta_{EI}) &= 0.3 \times 1/32 \times 1/3 \times 1/\sqrt{12} \\ &\sim 0.0009\end{aligned}\tag{4.3}$$

3) TGC EI Triplet で 64 チャンネルの場合

2) のチャンネル数を 2 倍にした 64 チャンネルの場合,  $\sigma(\eta_{EI})$  は 2) の 1/2 となることから,  $\sigma(\eta_{EI}) \sim 0.00045$  と計算される.

4) TGC EI の分解能が無限に良い場合

$$\sigma(\eta_{EI}) = 0 \text{ (EI true segment)}$$

各オプションを再現するために, EI true segment の  $\eta$  に対して, 各オプションの  $\sigma(\eta_{EI})$  で smearing を行い TGC EI のヒットとした.  $d\eta$  に対する閾値は  $p_T$  閾値周辺のミュオンが通過したときの  $d\eta$  の分布に対して, ガウス関数をフィットし, 98 % の位置を閾値として設定した. 図 4.14 に  $\eta \text{ ID} = 0, \phi \text{ ID} = 0$  の領域での, 各オプションにおける  $d\eta$  の分布と閾値を示す. 2), 3), 4) のオプションでは, 分布と閾値がほとんど変わらないことが分かる.

以上で決定した閾値を用いた場合の, 各オプションにおける  $p_T$  閾値 20 GeV での検出効率を図 4.15 に示す. 特に 2), 3), 4) のオプションでは, 高い  $p_T$  のミュオンに対する検出効率は落とさずに, 低い  $p_T$  のミュオンによるトリガーを削減できている. 2), 3), 4) のオプションでほとんど変わらないトリガー性能が出ていることから, TGC EI の  $\eta$  方向のチャンネル数は 32 チャンネルで十分なトリガー性能を出すことができ, これ以上チャンネル数を増やしてもトリガー性能はほとんど変わらないということが分かる. よって, 高輝度 LHC において TGC EI のチャンネル数は 32 チャンネルで十分であるということが言え, 実際にこのデザインで新しい TGC EI チェンバーの開発が進んでいる.

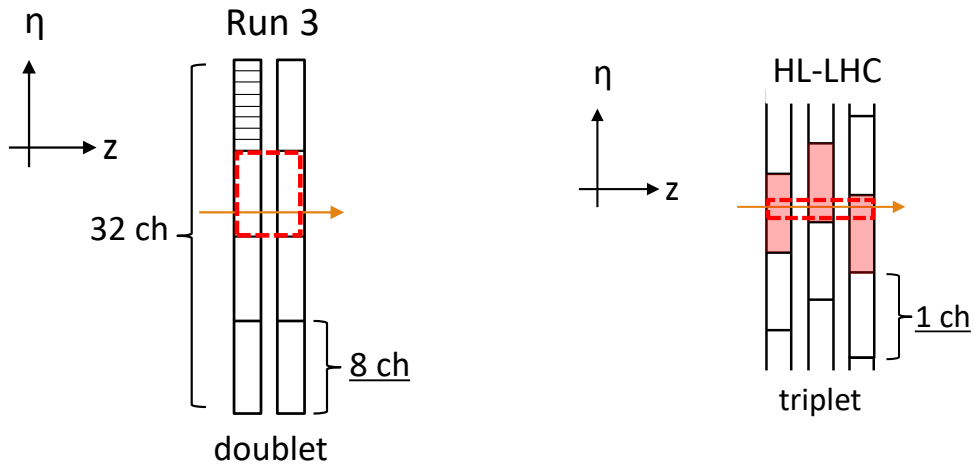
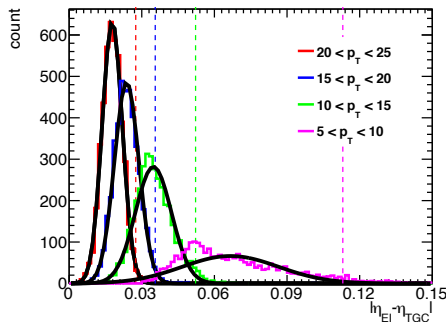
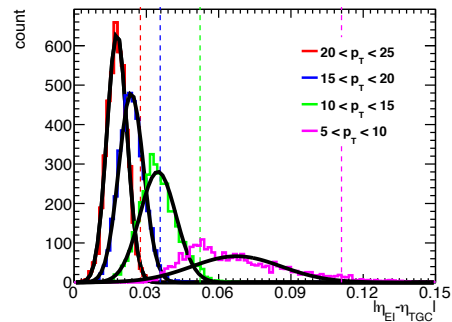


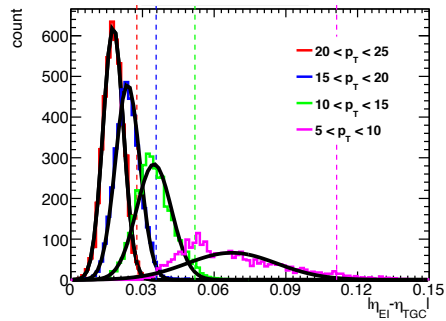
図 4.13 : TGC EI Doublet (左) と Triplet (右) における  $\eta$  位置測定の概要. Doublet についてはチェンバーの全体, Triplet については数チャンネル分の領域を示している. それぞれミュオンが通過した際, 赤い波線で囲った領域でトリガー情報を出力する.



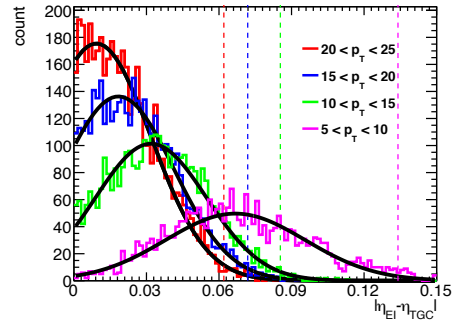
(a)  $\sigma(\eta_{EI}) = 0$  の場合の  $d\eta$  の分布.



(b)  $\sigma(\eta_{EI}) = 0.00045$  の場合の  $d\eta$  の分布.



(c)  $\sigma(\eta_{EI}) = 0.0009$  の場合の  $d\eta$  の分布.



(d)  $\sigma(\eta_{EI}) = 0.02$  の場合の  $d\eta$  の分布.

図 4.14 :  $\eta$  ID = 0,  $\phi$  ID = 0 の領域における, 各オプションでの  $d\eta$  の分布と閾値.  $\sigma(\eta_{EI}) = 0, 0.00045, 0.0009$  のオプションでは, 分布と閾値がほとんど変わらない.



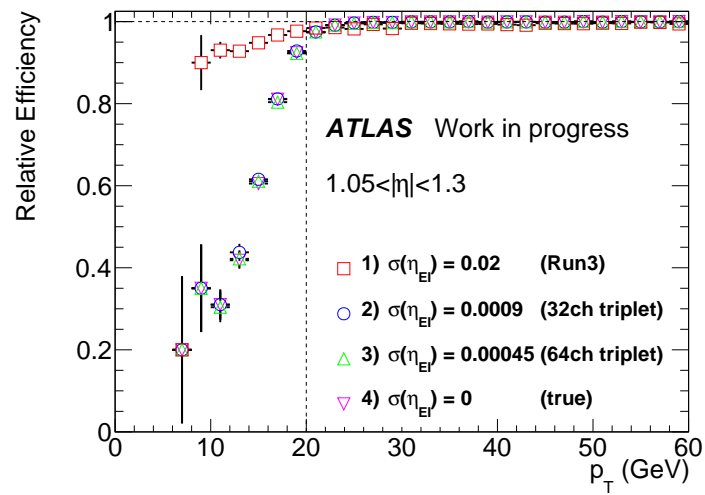


図 4.15 : 各オプションの分解能における  $p_T$  閾値 20 GeV での EI coincidence の検出効率. 低い  $p_T$  のミュオンの削減率は 2), 3), 4) のオプションでほとんど変わらない.

### 4.3.2 NSW を用いたトリガーアルゴリズム

1.3 <  $|\eta|$  < 2.4 の領域では, TGC BW で再構成された飛跡の位置と New Small Wheel (NSW) で再構成された高い分解能を持つ飛跡の位置・角度の情報をを用いたトリガーをかけることで, TGC BW の分解能では削減できない低い  $p_T$  のミュオンや衝突点由来でない荷電粒子によるトリガーを削減する. 高輝度 LHC におけるトリガーアルゴリズムでは, Run 3 での手法をもとにして, TGC によって再構成された飛跡の  $\eta$  位置情報 ( $\eta_{\text{TGC}}$ ) と, NSW からトリガー判定用ボードに送られてくる飛跡の  $\eta$  方向の位置・角度情報 ( $\eta_{\text{NSW}}, \Delta\theta_{\text{NSW}}$ ) を使い, 下のように定義される  $d\eta$  と  $\Delta\theta_{\text{NSW}}$  の相関を用いた CW で  $p_T$  を測定する.

$$d\eta = \eta_{\text{TGC}} - \eta_{\text{NSW}} \quad (4.4)$$

図 4.16 に NSW を用いたトリガーアルゴリズムの概要図を示す. 全てのミュオンが衝突点の一点において発生し, 磁場領域にまっすぐ入射するわけではなく, 実際には衝突点はわずかに広がりを持ち, さらに発生したミュオンは内部の物質 (主にカロリメータ) と多重散乱をするため磁場領域にまっすぐ入射しない. そのため, TGC と NSW の  $\eta$  位置の差のみでは, 高い  $p_T$  のミュオンと低い  $p_T$  のミュオンがこれらの影響を受けた場合の判別ができない. そこで, 磁場領域に入射する際の角度 ( $\Delta\theta_{\text{NSW}}$ ) と  $d\eta$  の相関をみることで, 衝突点・多重散乱を考慮して,  $p_T$  を判定することができる.

トリガーアルゴリズムで用いられる NSW の  $\eta$  位置分解能は, Run 3 時の  $5 \times 10^{-3}$ <sup>[24]</sup> から, 高輝度 LHC において  $1 \times 10^{-4}$  に向上する. そのため, トリガー性能を向上させるためには CW を新たに作り直す必要がある. 以下では, NSW の角度情報と位置情報を用いた CW の作成について述べる.

#### 角度情報と位置情報を用いた Coincidence Window の定義

MC (シングルミュオン) を用いて, CW の作成と検出効率の評価を行った. 使用した MC には NSW はまだ導入されていないため, NSW が設置される予定の領域に存在する MDT と CSC における飛跡の情報を代わりに用いた. MDT においては, 使用したサンプルにおける真の飛跡情報 (true segment) を NSW における位置・角度分解能で smearing することで, NSW の飛跡情報を再現した. CSC は NSW と似た分解能を持ち, 使用したサンプルに true segment の情報がなかったため, 再構成された飛跡の情報をそのまま用いた.

磁場の非一様性を考慮して, 図 4.17 のように  $\eta$  を 9 グループ,  $\phi$  を 5 グループに分けた各領域において CW を定義した. CW は  $p_T > 5$  GeV のミュオンを含むように,  $d\eta$  を  $-0.175 \sim 0.175$  の範囲,  $\Delta\theta_{\text{NSW}}$  を  $-0.015 \sim 0.015$  (rad) の範囲で作成した.

CW の作成は先行研究における BW での CW の作成手法を参考にした<sup>[32]</sup>. 手順を以下に示す.

- 1) 図 4.18 のように, 各  $p_T$  閾値周辺の  $p_T$  を持つミュオンが通過した場合の  $\Delta\theta_{\text{NSW}} \cdot d\eta$  の

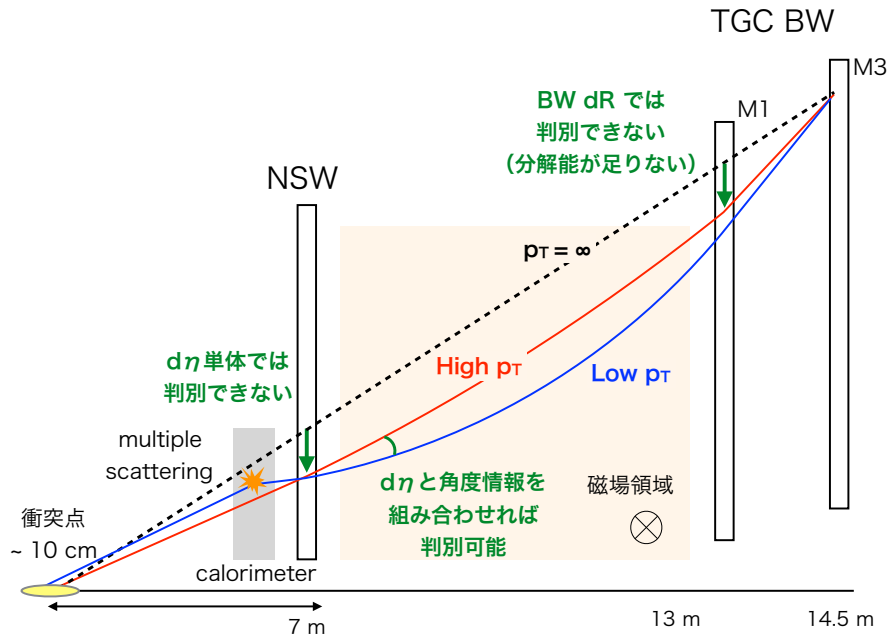


図 4.16 : NSW における角度情報と位置情報を用いたトリガーアルゴリズムの概要図.[29]

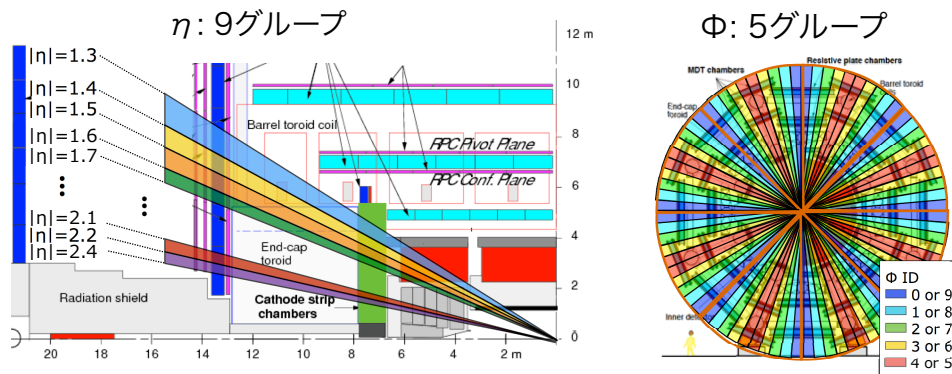


図 4.17 : CW を定義する際のグループの分け方.[32]  $\eta$  を 9 グループ,  $\phi$  を 5 グループに分けている.  $\phi$  は磁場の 8 回対称性を考慮している.

2次元分布を作成する. この2次元分布においてエントリー数が多いマスから順に, 全体のエントリー数の99%以上となるまでマス目を集め, それを Window とする. ただし, 磁場が強い場合には  $p_T$  が 20 GeV の Window の中心に穴が空く場合がある. 高い  $p_T$  を持つミュオンは Window の中心付近を通過するため,  $p_T$  が 20 GeV の Window のみでは高い  $p_T$  を持つミュオンの検出効率が低下する. そこで, 図 4.19 のように  $p_T$  が 40, 60, 80 GeV 付近のミュオンが通過した場合の  $\Delta\theta_{\text{NSW}} \cdot d\eta$  の2次元分布から作成した Window を  $p_T$  が 20 GeV の Window に加える. ここで作成した各  $p_T$  閾値の Window を図 4.20 に示す.

- 2)  $p_T$  閾値の小さい Window から順に重ね合わせることで, その領域での CW を作成する. ここで作成した CW を図 4.21a に示す.
- 3) MC の統計が少ないことにより CW には穴が空いてしまっている領域が存在していたり, 非常に稀なイベントによって CW のマス同士の場所が開きすぎている場合がある. そこで CW を滑らかにするために2つの処理を行う. まず, 2つのエントリーがあるマスに挟まれているマスを開くようにする. 次に, あるマスについて周りの全てのマスの  $p_T$  閾値が低い場合には  $p_T$  閾値を1段階下げる. 処理を行った後の最終的な CW を図 4.21b に示す.

以上の手順で作成した CW を用いて, 測定された飛跡の  $d\eta$  と  $\Delta\theta_{\text{NSW}}$  から  $p_T$  を判定する.

CW の1マスの幅は各変数 ( $\Delta\theta_{\text{NSW}} \cdot d\eta$ ) の分解能と同じ程度のものが, 飛跡に対して最も細かく  $p_T$  を判定できると考えられる. TGC と NSW の  $\eta$  位置分解能はそれぞれ  $1 \times 10^{-3}$  と  $1 \times 10^{-4}$  であることから  $d\eta$  の分解能は約  $1 \times 10^{-3}$  であり,  $\Delta\theta_{\text{NSW}}$  の分解能は 0.001(rad) である. そのため, CW の分割数は  $d\eta$  が 8 bit (256 分割),  $\Delta\theta_{\text{NSW}}$  が 5 bit (32 分割) が最も理想的である. しかし, 今回は統計数が少ないことから, この分割数では CW に穴が生じ検出効率が低下してしまう. そのため, 1マスの統計数を増やすために分割数を少なくし,  $d\eta$  を 6 bit (64 分割),  $\Delta\theta_{\text{NSW}}$  を 3 bit (8 分割) で CW の1マスを設定した.

CW を用いたトリガーの検出効率を図 4.22 に示す.  $p_T$  閾値以上で高い検出効率を保ちつつ  $p_T$  閾値以下のミュオンによるトリガーを削減できていることが分かる.

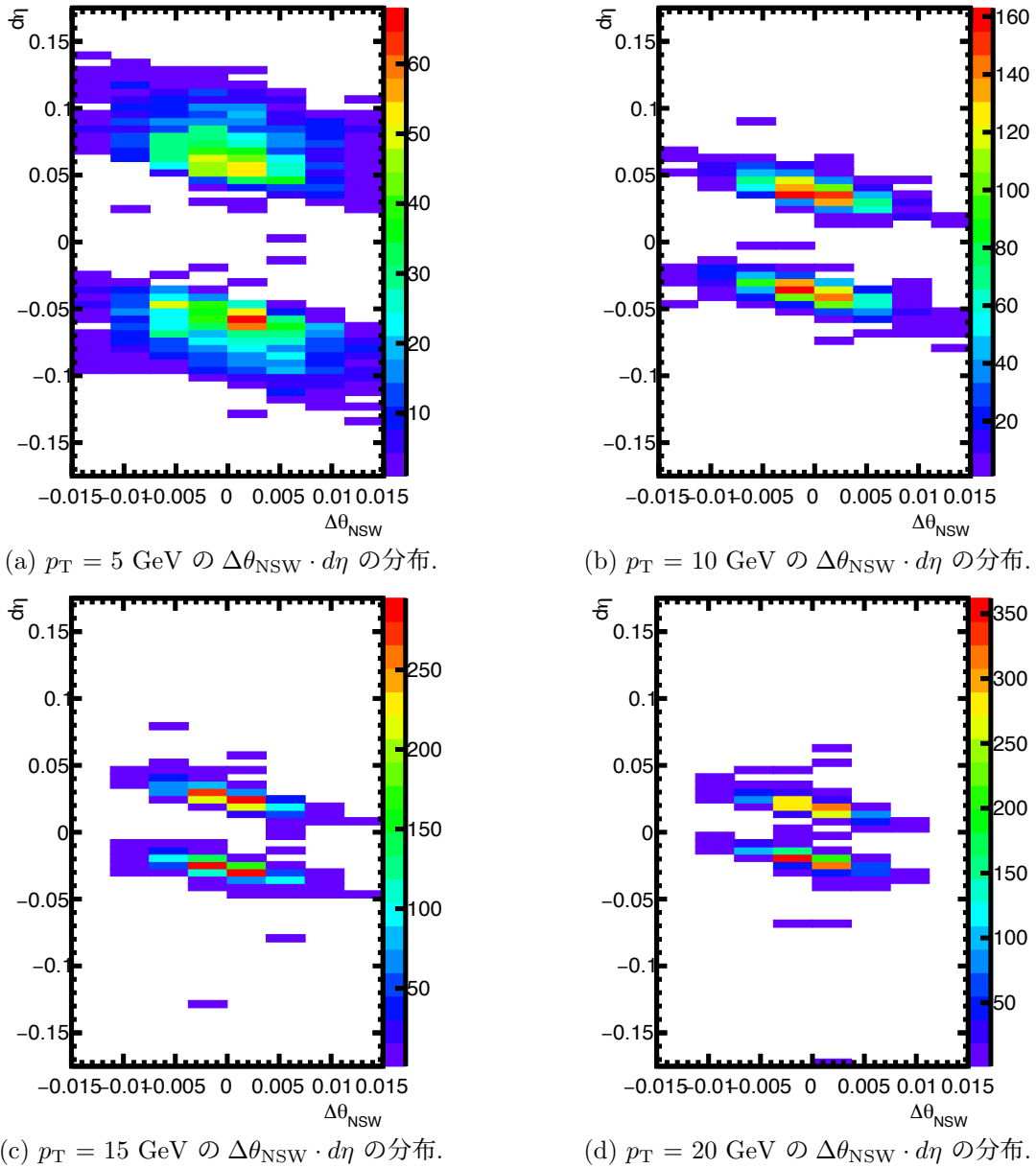


図 4.18 : 各  $p_T$  閾値周辺の ミューオンが通過した場合の  $(\Delta\theta_{\text{NSW}} \cdot d\eta)$  の 2 次元分布. 低い  $p_T$  の ミューオンほど  $\Delta\theta_{\text{NSW}}, d\eta$  の曲がり具合が大きい.  $p_T$  が 20 GeV の Window の中心には穴が空いており,  $p_T$  が 20 GeV の Window のみでは中心を通過する高い  $p_T$  を持つ ミューオンの検出効率が低下する.

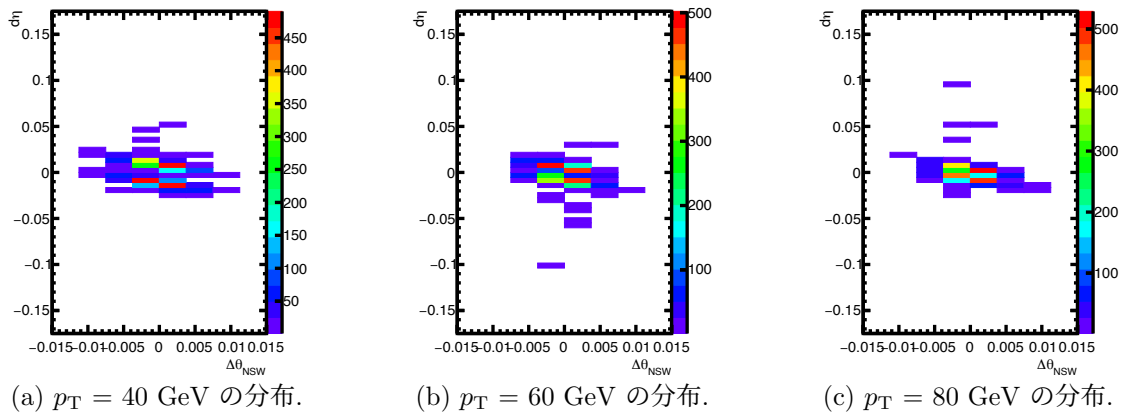


図 4.19 : 高  $p_T$  のミュオンが通過した場合の  $(\Delta\theta_{NSW} \cdot d\eta)$  の 2 次元分布.  $p_T$  が 20 GeV の Window のみでは高い  $p_T$  を持つミュオンの検出効率が低下するため,  $p_T$  が 40, 60, 80 GeV の Window を加える.

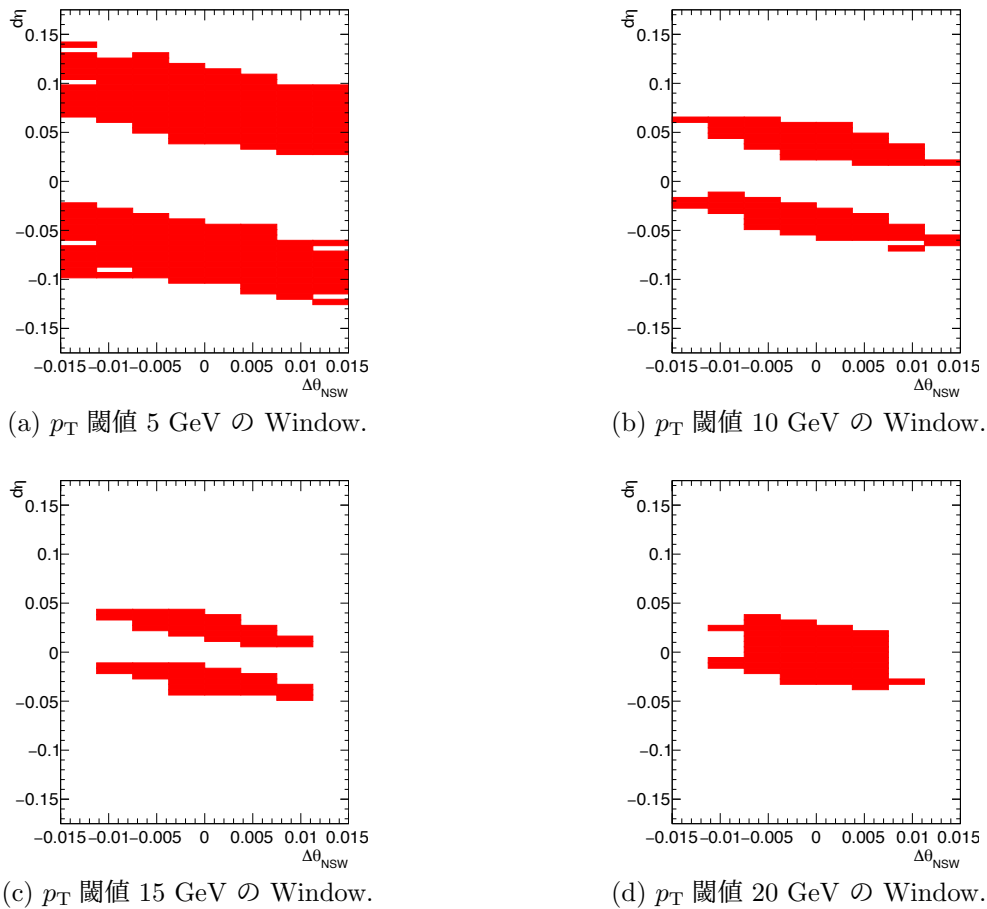


図 4.20 :  $p_T$  閾値 5, 10, 15, 20 GeV での CW.

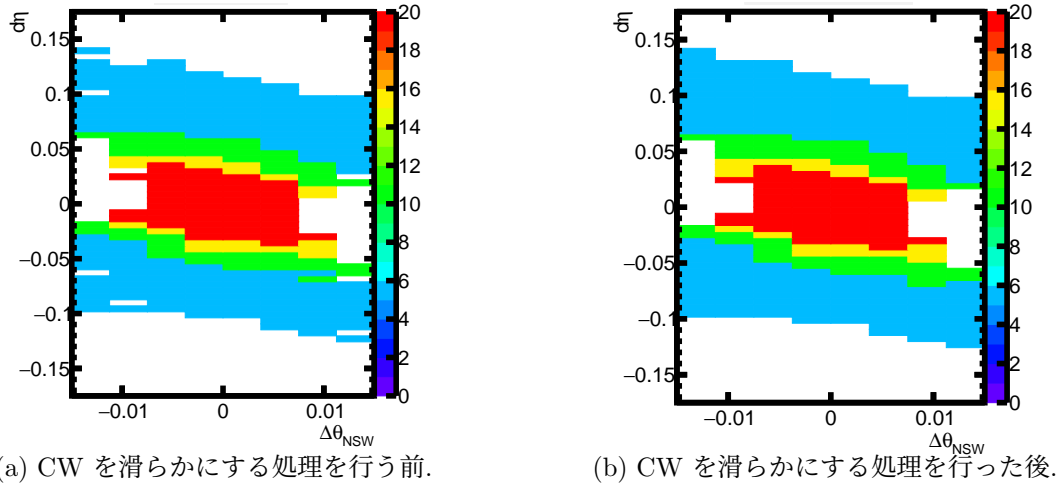


図 4.21 : CW を滑らかにする処理の前後での CW の変化. 統計が少ないことで生じた穴を開くことができている. また, 非常に稀なイベントによって開きすぎているマスを閉じることができている.

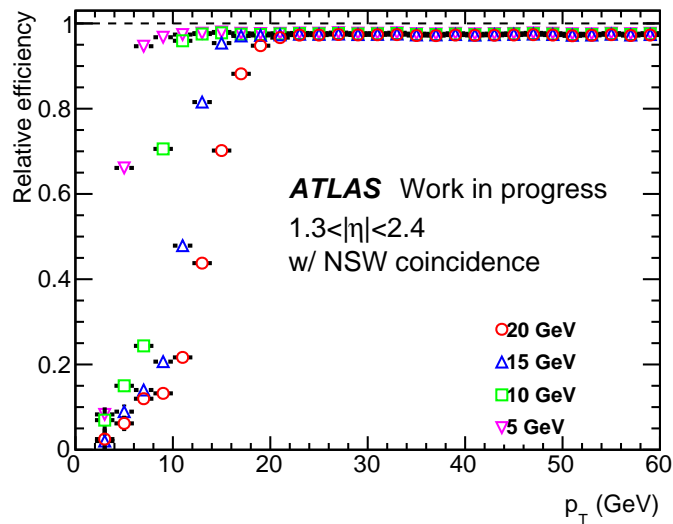


図 4.22 : 各  $p_T$  閾値における NSW の飛跡情報を用いた CW の検出効率. 高い  $p_T$  の検出効率を保ちつつ, 低い  $p_T$  のミュオンを削減している.

### 4.3.3 RPC BIS78 を用いたトリガーアルゴリズム

RPC BIS78 を用いたトリガーアルゴリズムは, Run 3 で予定されているトリガーアルゴリズムと同じ手法を用いる.<sup>[24]</sup> RPC BIS78 で測定された分解能の良い位置情報を用いて, TGC BW の分解能では削減できない低い  $p_T$  のミュオンや衝突点由来でない荷電粒子を削減する.

TGC BW で得られた位置情報 ( $\eta_{TGC}, \phi_{TGC}$ ) と, RPC BIS78 で得られた位置情報 ( $\eta_{RPC}, \phi_{RPC}$ ) を使い, 下のように定義される位置差 ( $d\eta, d\phi$ ) の相関を用いた CW で  $p_T$  の判定を行う.

$$d\eta = \eta_{BW} - \eta_{RPC} \quad (4.5)$$

$$d\phi = \phi_{BW} - \phi_{RPC} \quad (4.6)$$

$p_T$  が低いミュオンは大きく曲がるため,  $d\eta \cdot d\phi$  に閾値を定めることで低い  $p_T$  のミュオンを削減することができる. 図 4.23 に RPC BIS78 の位置情報を用いたアルゴリズムの概要を示す.

また, RPC BIS78 では, 最大 3 層のヒットの位置情報を組み合わせることで, 飛跡の角度情報 ( $\Delta\eta, \Delta\phi$ ) を荒くであるが再現することができる. 4.3.2 節で述べたように, 衝突点はわずかに広がりを持ち, さらに発生したミュオンは内部の物質と多重散乱をするため, 2 つの検出器の位置差のみでは, 低い  $p_T$  を高い  $p_T$  を持つミュオンと誤って判定してしまう恐れがある. そのため, 位置情報を用いた CW に加えて, 角度情報を用いた CW ( $\Delta\eta \cdot d\eta, \Delta\phi \cdot d\phi$ ) を使い  $p_T$  を判定することで, このようなミュオンを削減する.

### 4.3.4 Tile カロリーメータ を用いたトリガーアルゴリズム

Tile カロリーメータを用いたトリガーアルゴリズムでは, Tile カロリーメータの D セルを通過する粒子の 99 % はミュオンであることを利用して, D セルに落としたエネルギーに閾値を決め, ミュオンの通過を要求することで, 衝突点由来でないミュオンによるトリガーを削減する.

図 4.24 に Tile カロリーメータのセルの配置を示す. TGC BW においてトリガーが  $1.2 < |\eta| < 1.3$  で発行された場合, ミュオンは D6 セルを通過するため, D6 セルに落としたエネルギーを使用してトリガーを判定する. TGC BW においてトリガーが  $1.05 < |\eta| < 1.2$  で発行された場合, ミュオンは D5・D6 セルの 2 つを通過する可能性があるため, D5・D6 セルに落としたエネルギーの合計を使用してトリガーを判定する. ミュオンの  $\phi$  方向の曲がり具合を考慮して, TGC BW で  $p_T$  閾値 20, 15 (10, 5) GeV のトリガーが発行された場合, TGC BW で発行されたトリガーの  $\phi$  位置に対して最も近い 2 つ (3 つ) のモジュールの D セルのエネルギーを確認し, いずれかのエネルギーが閾値を超えていればトリガーを発行する.<sup>[32]</sup>



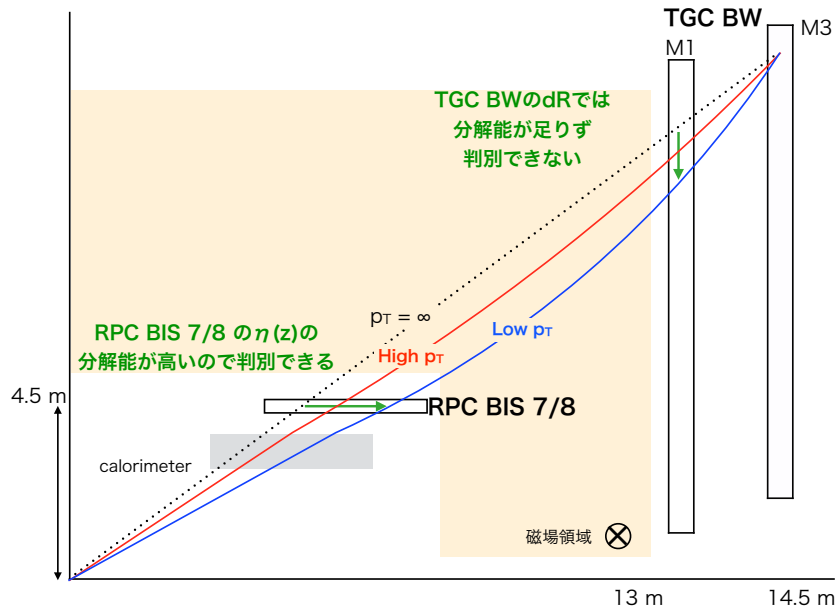


図 4.23 : RPC BIS 7/8 の位置情報を用いたアルゴリズムの概念図.[24] 赤と青の線はそれぞれ  $p_T$  の高いミュオンの飛跡,  $p_T$  の低いミュオンの飛跡を表す.

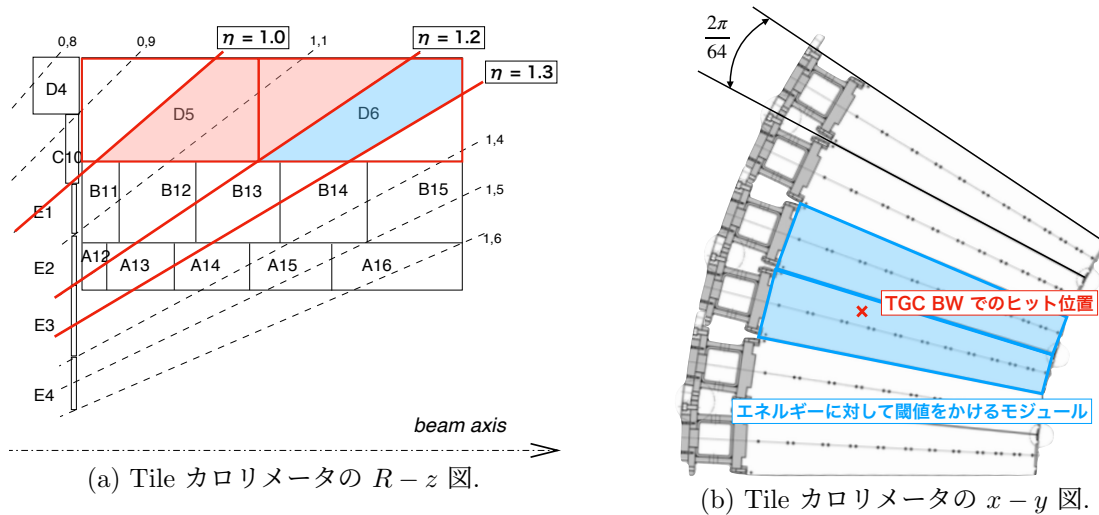


図 4.24 : Tile カロリメータを用いたトリガーアルゴリズムの概念図.[32] (左) TGC BW の  $1.2 < |\eta| < 1.3$  の領域でトリガーが発行された場合, D6 セルのエネルギーに対して閾値をかけ, コインシデンスを取る.  $1.05 < |\eta| < 1.2$  の場合, D5・D6 の 2 つのセルのエネルギーの合計に対して閾値をかける. (右)  $p_T$  閾値 20 15 (10 5) GeV では TGC BW で発行したトリガーの  $\phi$  位置に対して最も近い 2 (3) つのモジュールについてコインシデンスを要求する.

## 第5章 高輝度 LHC における初段ミュオントリガーの性能評価

TGC BW におけるパターンマッチング手法 (4.2 節) と, 新たに開発・最適化を行った NSW, TGC EI を含めた磁場領域の内側における検出器を用いたトリガーアルゴリズム (4.3 節) を組み合わせた場合について, トリガーの検出効率・トリガーレートの評価を行った.

検出効率の評価ではシングルミュオンのモンテカルロシミュレーション (MC), トリガーレートの評価では実データを使用した. 実データを用いる際には, 4.3.1 節や 4.3.2 節のように TGC EI Triplet や NSW の測定分解能を再現するために MDT における真の飛跡情報を用いることができない. そのため, NSW や TGC EI が設置される予定の領域に設置されている MDT と TGC の飛跡情報を組み合わせて, TGC EI Triplet と NSW の分解能で測定された飛跡情報を再現した.

また, 開発したトリガーアルゴリズムを実際のデータ取得に使用する際, MC における TGC の理想位置と実際の TGC の設置位置とのズレの影響で飛跡再構成されるミュオンの数が減少し, MC での想定よりも検出効率が低下することが考えられる. そこで, MC に近い検出効率でトリガーを行うために, TGC の設置位置に合わせて飛跡再構成手法を最適化する方法を開発した.

以下では, トリガーアルゴリズムの検出効率・トリガーレートの評価について説明した後, 評価した検出効率を維持してトリガーを行うための飛跡再構成手法の最適化について説明する.

### 5.1 モンテカルロシミュレーションを用いた検出効率の評価

MC を用いて, エンドキャップ部またはフォワード部の  $1.05 < |\eta| < 2.4$  の領域において,  $p_T$  閾値 20, 15, 10, 5 GeV での検出効率を評価した. 図 4.7 に示すように,  $1.05 < |\eta| < 1.3$  と  $1.3 < |\eta| < 2.4$  でコインシデンスをとる内部検出器が大きく違うため, それぞれの領域に分けて検出効率を評価した.

検出効率の性能を評価する際には, 式 5.1 で表されるフェルミ分布関数を各  $p_T$  ビンでの検出効率に対してフィッティングを行い, プラトー領域での検出効率を評価した.

$$f(p_T) = \frac{\epsilon}{e^{\frac{p_T - \mu}{\sigma}} + 1} \quad (5.1)$$

$\mu$ ,  $\sigma$ ,  $\epsilon$  はそれぞれ  $p_T$  閾値, 分解能, プラトー領域での検出効率を示す.

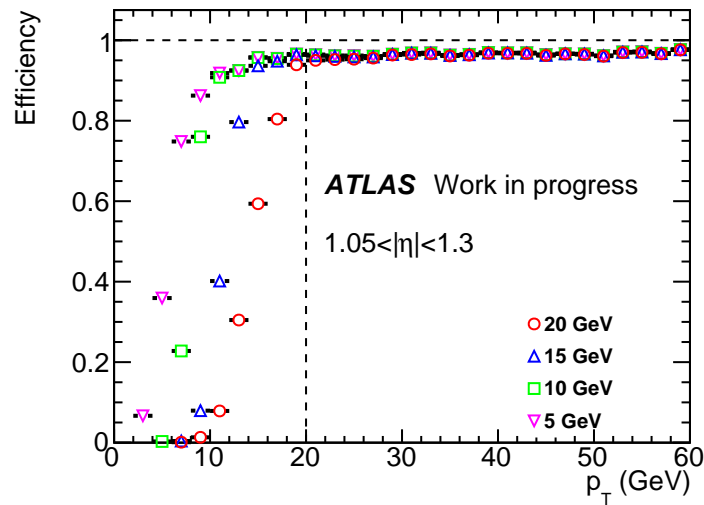


図 5.1 : 5 - 20 の各  $p_T$  閾値での  $1.05 < |\eta| < 1.3$  での検出効率. パラメータは表 5.1 に示す.

表 5.1 : 5 - 20 の各  $p_T$  閾値での  $1.05 < |\eta| < 1.3$  での検出効率のフィッティングの結果.

$p_T$ 閾値 [GeV]	20	15	10	5
Plateau efficiency [%]	96.5	96.5	96.4	96.5
Threshold [GeV]	14.4	11.4	8.0	5.6
Resolution [GeV]	1.36	0.95	0.68	1.4

$1.05 < |\eta| < 1.3$  では, TGC BW でパターンマッチングにより  $p_T$  を測定した後, TGC EI と RPC BIS78 と優先的にコインシデンスをとり, 2つの検出器がカバーしていない領域では Tile カロリーメータを用いる.  $1.05 < |\eta| < 1.3$  における各  $p_T$  閾値での検出効率を図 5.1 に示す. 検出効率をフェルミ関数でフィッティングした時のパラメータを表 5.1 に示す. 低い  $p_T$  のミュオンによるトリガーを削減しつつ, 閾値以上のミュオンに対して 96% と高い検出効率を保っていることが分かる.

$1.3 < |\eta| < 2.4$  では, TGC BW でパターンマッチングにより  $p_T$  を測定した後, NSW で再構成された飛跡情報を用いた Coincidence Window (CW) でコインシデンスをとる.  $1.3 < |\eta| < 2.4$  における各  $p_T$  閾値での検出効率を図 5.2 に示す. 検出効率をフェルミ関数でフィッティングした時のパラメータを表 5.2 に示す. 低い  $p_T$  のミュオンによるトリガーを削減しつつ, 閾値以上のミュオンに対して 94% と高い検出効率を保つことが分かる.

### Run 3 における検出効率との比較

$1.05 < |\eta| < 2.4$  の領域での, 開発した高輝度 LHC におけるミュオントリガーアルゴリズムと Run 3 において採用予定のトリガーアルゴリズムの検出効率の比較を行った. 図 5.3 に Run 3 および高輝度 LHC における  $p_T$  閾値 20 GeV での検出効率を示す. それぞれの検出効率をフェル

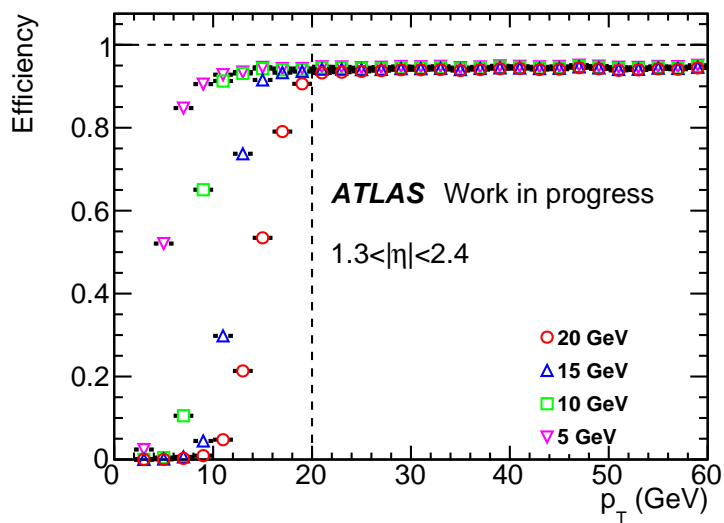


図 5.2 : 5 - 20 の各  $p_T$  閾値での  $1.3 < |\eta| < 2.4$  での検出効率. パラメータは表 5.2 に示す.

表 5.2 : 5 - 20 の各  $p_T$  閾値での  $1.3 < |\eta| < 2.4$  での検出効率のフィッティングの結果.

$p_T$ 閾値 [GeV]	20	15	10	5
Plateau efficiency [%]	94.0	94.2	94.4	94.4
Threshold [GeV]	14.7	11.7	8.5	5.0
Resolution [GeV]	1.30	0.94	0.69	0.62

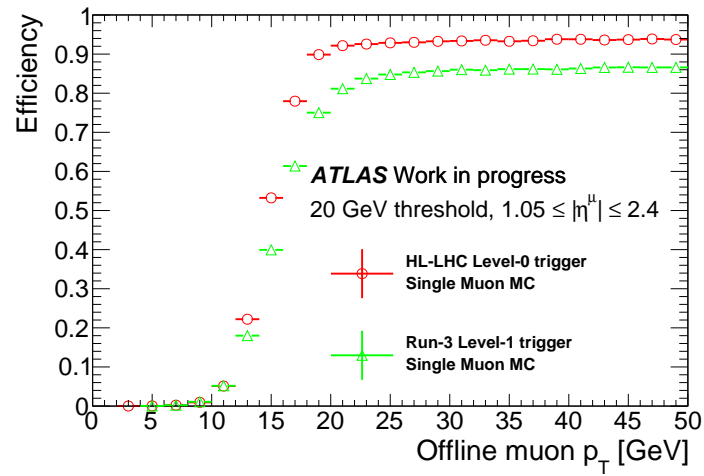


図 5.3 : Run 3 におけるトリガーアルゴリズムと高輝度 LHC のトリガーアルゴリズムを用いた場合の検出効率. Run 3 と高輝度 LHC におけるトリガーアルゴリズムは MC を用いて検出効率を評価している. パラメータは表 5.3 に示す.

ミ関数でフィッティングした時のパラメータを表 5.3 に示す. 開発したトリガーアルゴリズムは Run 3 に比べて,  $p_T$  閾値以上のミュオンの検出効率を改善しながら, 閾値以下のミュオンによるトリガーを削減できていることが分かる.

表 5.3 : Run 3 におけるトリガーアルゴリズムと高輝度 LHC のトリガーアルゴリズムの検出効率のフィッティングの結果.

	Run 3	高輝度 LHC
Plateau efficiency [%]	85.1	93.5
Threshold [GeV]	15.2	14.7
Resolution [GeV]	1.48	1.33

表 5.4: データ取得時と高輝度 LHC でのビームのパラメータ

	Run 2	高輝度 LHC
重心系エネルギー [TeV]	13	14
衝突バンチ数	2208	2808
最大瞬間ルミノシティ [ $\text{cm}^{-2}\text{s}^{-1}$ ]	$1.38 \times 10^{34}$	$7.5 \times 10^{34}$
最大パイルアップ数	44.5	-
平均パイルアップ数	26.9	200

## 5.2 実データを用いたトリガーレートの評価

2016 年にランダムなタイミングによるトリガーを用いて取得したトリガーバイアスのない実データを用いて、高輝度 LHC における初段ミュオントリガーのトリガーレートを評価した。データ取得時と高輝度 LHC でのビームのパラメータを表 5.4 に示す。複数のイベントにおける各検出器のヒット情報を重ね合わせることで、高いパイルアップの環境を再現しトリガーレートの評価を行う。図 5.4 にイベントの重ね合わせにより作成したサンプルの各イベントのパイルアップ数と TGC でのヒット数を示す。

高輝度 LHC で予想される瞬間ルミノシティ  $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  でのトリガーレートを求めるために、各パイルアップ数でのルミノシティ ( $\mathcal{L}$ ) とトリガーレート ( $\mathcal{R}$ ) をそれぞれ式 5.2 と式 5.3 を用いて計算した。

$$\mathcal{L} = (1.38 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}) \times \frac{\langle \mu \rangle}{44.5} \times \frac{2808}{2208} \quad (5.2)$$

$$\mathcal{R} = \frac{N_{\text{trigger}}}{N_{\text{events}}} \times 40 \text{ MHz} \times \frac{2808}{3564} \quad (5.3)$$

式 5.2 のルミノシティの式において、 $1.38 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  は元の実データの最高瞬間ルミノシティ、44.5 と  $\langle \mu \rangle$  は、それぞれ元の実データの最大パイルアップ数と、イベントの重ね合わせにより作成したサンプルの平均パイルアップ数である。パイルアップ数の比を取ることで、各サンプルの瞬間ルミノシティが得られる。また、高輝度 LHC では衝突バンチ数を 2016 年時の 2208 から 2808 まで増やすため、ルミノシティもそれに伴って  $2808/2208 \sim 1.27$  倍に増加する。

式 5.3 のトリガーレートの式において、 $N_{\text{events}}$  はサンプルのイベント数、 $N_{\text{trigger}}$  はトリガーが発行されたイベント数を示す。LHC 加速器では、周長 27 km の加速器が全て陽子バンチで満たされているときに 40 MHz でバンチ衝突が起こるように設計されている。陽子バンチはほぼ光速で移動するので、LHC 加速器を陽子バンチで満たしたときの衝突バンチ数は式 5.4 のように 3564 と計算される。

$$26.7 \text{ km} / (3.0 \times 10^8 \text{ m/s} \times 25 \text{ ns}) \sim 3564 \quad (5.4)$$

表 5.5: 高輝度 LHC で予想される瞬間ルミノシティ  $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  におけるエンドキャップおよびフォワード領域での 5 - 20 の各  $p_T$  閾値のトリガーレート.

$p_T$ 閾値 [GeV]		20	15	10	5
トリガーレート [kHz]	$1.05 <  \eta  < 1.3$	5.0	11.2	24.9	94.6
	$1.3 <  \eta  < 2.4$	12.7	18.2	56.5	296.0
	$1.05 <  \eta  < 2.4$	17.7	29.4	81.4	390.6

40 MHz に元となる実データの衝突バンチ数との比をかけることで、元の実データでの衝突頻度を出すことができる。これに対して、イベント数に対するトリガーが発行されたイベント数の比をかけることで、トリガーレートが得られる。

図 5.5 に  $1.05 < |\eta| < 2.4$  における  $p_T$  閾値 20 GeV でのルミノシティとトリガーレートの関係を示す。トリガーレートはルミノシティに対して線形性を示している。 $p_T$  閾値 5, 10, 15 GeV でのルミノシティとトリガーレートの関係は、付録 A.1 に示しておく。高輝度 LHC で予想されるルミノシティ  $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  での各  $p_T$  閾値のトリガーレートを、図 5.6 と表 5.5 に示す。

### Run 3 におけるトリガーレートとの比較

高輝度 LHC におけるエンドキャップおよびフォワード領域でのトリガーアルゴリズムと Run 3 で予定されているミュオントリガーアルゴリズムとのトリガーレートの比較を行った。Run 3 では、ルミノシティ  $2.0 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  の環境下で、 $p_T$  閾値 20 GeV におけるトリガーレートは 9 kHz と予想されている。トリガーレートはルミノシティに対して比例することから、高輝度 LHC でのルミノシティ  $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  の環境下で予想されるトリガーレートは式 5.5 のように計算できる。

$$9 \text{ kHz} / 2.0 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1} \times 7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1} \sim 34 \text{ kHz} \quad (5.5)$$

表 5.5 に示したように、本研究で開発したトリガーアルゴリズムの  $p_T$  閾値 20 GeV におけるトリガーレートは 18 kHz となる。 $p_T$  閾値以下のミュオンとフェイクトリガーの削減により、Run 3 で予定されているトリガーアルゴリズムと比較してトリガーレートを 47% 削減できている。

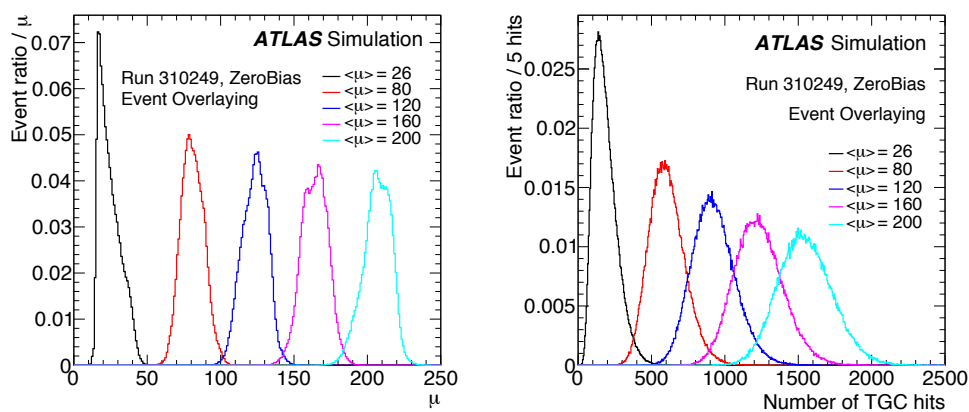


図 5.4 : (左) 実データのイベントを重ね合わせることで作成した高輝度の状況を再現するためのサンプルにおけるバンチ交差あたりのパイルアップ数 ( $\mu$ ) の分布. 各サンプルは  $\mu$  が 80, 120, 160, 200 になるようにイベントを重ね合わせている. (右) バンチ交差あたりの TGC のヒット数の分布. パイルアップ数の多い環境を再現できていることが分かる.<sup>[32]</sup>



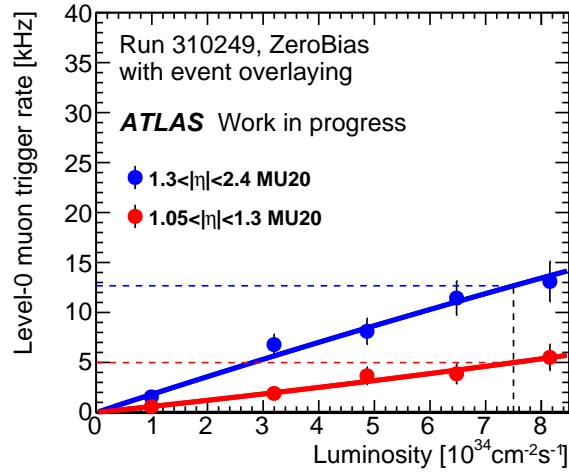


図 5.5 : エンドキャップおよびフォワード領域における  $p_T$  閾値 20 GeV でのルミノシティとトリガーレートの関係. 高輝度 LHC で予定されているルミノシティ ( $7.5 \times 10^{34} \text{ cm}^{-2} \text{ s}^{-1}$ ) は黒い点線で示されている. 図中では 2 次関数でフィッティングを行っており, トリガーレートはルミノシティに対して線形性を示している.

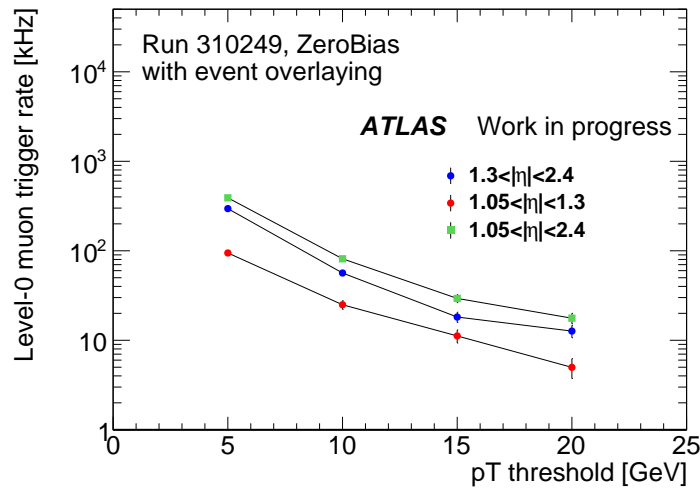


図 5.6 : 高輝度 LHC で予想される瞬間ルミノシティ  $7.5 \times 10^{34} \text{ cm}^{-2} \text{ s}^{-1}$  におけるエンドキャップおよびフォワード領域での各  $p_T$  閾値のトリガーレート. 各  $p_T$  閾値のトリガーレートは表 5.5 にまとめている.

### 5.3 検出効率をデータに対して維持するための飛跡再構成手法の最適化

これまで, TGC BW 全層が理想的な位置に設置されていると想定された MC を用いて, パターンリストの作成や検出効率の測定を行ってきた. しかし, 実際の検出器の設置位置と理想的な位置にはわずかなズレ (ミスアライメント) が存在する. TGC BW のミスアライメントは 2010 年, 2011 年の時点で測定されており [34][35], 以降に取得されたデータには測定されたミスアライメントが考慮された TGC BW の各チャンネルの位置情報が入っている. TGC BW のメンテナンスにおいて, チェンバーを移動させた後, 位置を元に戻す際の再現性は高いため, 高輝度 LHC においても, 測定された時とほぼ同じミスアライメントが存在すると考えられる. 本章では, ミスアライメントの影響による飛跡再構成への影響とその修正について説明する.

#### 5.3.1 TGC BW の理想位置からのズレによる飛跡再構成への影響

図 5.7 に示すように, ミスアライメントは各チェンバーごとに R 方向,  $z$  方向の位置のズレ ( $dR, dz$ ) と  $z$  軸に垂直な面に対するチェンバーの傾き ( $\theta_z$ ) が測定されている. 例として, Aside の TGC BW M3 におけるミスアライメントの  $x-y$  平面図を図 5.8 に示す. その他のステーションにおけるミスアライメントは付録 A.2 に示す. TGC BW はセクターを単位とする構造をしていることから, 基本的に同じ  $\phi$  位置にあるチェンバーは傾きやズレの方向が同じである様子が見える. エンドキャップ領域では, 内側 2 つのチェンバーが外側 3 つに比べて 2 倍ほど大きく, 傾きによる影響を受けやすい. そのため, 内側 2 つのみ傾きが測定されており, 外側は測定されていない.

それぞれのミスアライメントは TGC チェンバーの  $\eta$  方向の位置のズレを示すものであることから, ワイヤのパターンマンチングに影響すると考えられる. 図 5.9 に, TGC のミスアライメントがある場合, MC で作成されたワイヤのパターンリストを用いたパターンマッチングにおいて飛跡再構成が失敗する例を示す. 高い  $p_T$  のミューオンによって TGC の設置位置で実際に検出される代表点の組み合わせと, TGC が理想位置にある場合に同じミューオンが通過した際の代表点

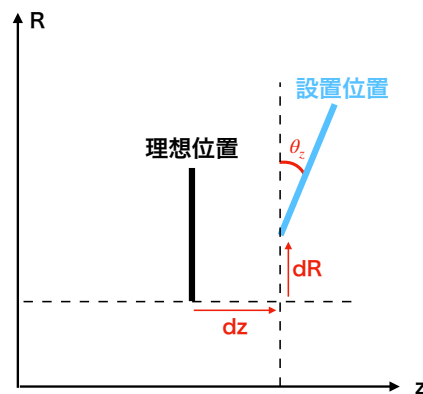


図 5.7: チェンバーのミスアライメント. R,  $z$  方向の理想位置からのズレ ( $dR, dz$ ) とチェンバーの  $z$  方向への傾き ( $\theta_z$ ) が測定されている.

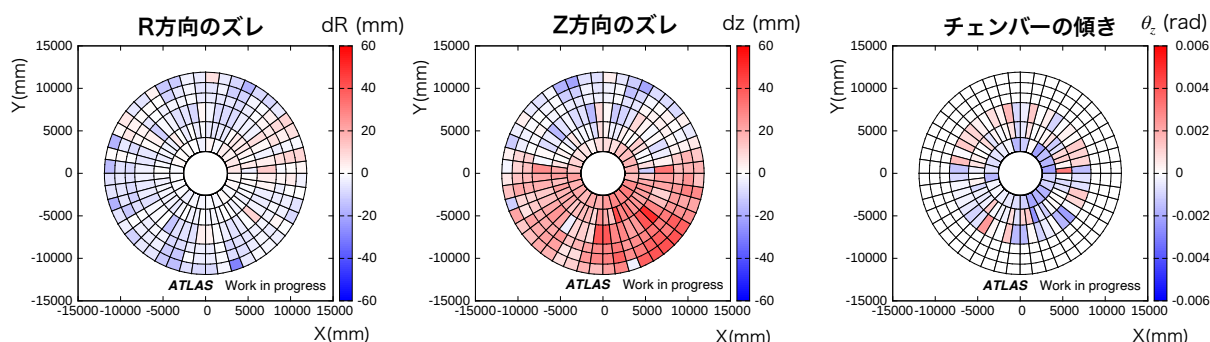


図 5.8 : M3 Aside におけるミスアライメントの  $x-y$  平面図. チェンバーごとのズレや傾きの度合いを色で表している. M3 Aside では  $z$  方向のズレが  $x$  軸を境に対称的であることから, ステーション全体が  $z$  方向に対して傾いていることが分かる.

の組み合わせが一致せず, MC を用いて作成されたパターンリストでは飛跡が再構成されなくなる.

図 5.10 に, MC で作成されたパターンリストを使いパターンマッチングを行ったミュオンの飛跡再構成率を示す.  $p_T > 20$  GeV における飛跡再構成率は, MC では 96.5%, データでは 92.1% であり, 約 4% 程データにおいて低下している.

データで飛跡再構成率を測定する際には, 全てのミュオンをそのまま測定に使用するとデータ取得時のトリガーによるバイアスがかかってしまい, 正確な測定にならない. そのため, データにおいては Tag & Probe と呼ばれる方法を用いて測定に使用するミュオンを選別し, トリガーバイアスを取り除いた. Tag & Probe は  $Z$  または  $J/\psi$  の崩壊で生じたミュオンを用いて測定を行う方法である. Tag & Probe の詳細については付録 A.3 で説明を行う.

### 5.3.2 TGC BW の設置位置に合わせたパターンリストの修正

ミスアライメントによるデータでの飛跡再構成率の低下を改善するため, データにおける TGC の設置位置に合わせたワイヤーのパターンリストの修正を行った.

まず, 各チェンバーの位置を, 測定されたミスアライメントで理想位置から R,  $z$  方向に移動, または  $z$  方向に傾かせ, その位置を TGC BW の実際の設置位置とした. 設置位置をもとにして, 直線によるフィッティングを行い, 代表点の組み合わせとそれに対応する直線の位置・傾きをパターンとして保存し, パターンリストを新しく作り直した. これにより, ミュオンの飛跡に対応した, TGC の設置位置における正しい代表点の組み合わせがパターンリストに保存される. 図 5.11 にミスアライメントを考慮した場合のパターンリスト作成の一例を示す.

図 5.12 にワイヤーのパターンリストの修正前と修正後における, 飛跡が再構成されていない 20 GeV 以上のミュオンの M3 における  $x-y$  分布を示す. 各ビンにおけるミュオンの数に対する飛跡が再構成されていないものの割合を色で示している. ミスアライメントによる影響のみを見るために, データ取得時においてミュオントリガーが発行されたミュオンのみを割合の計算に用いた. パターンリストを修正する前は, チェンバーのミスアライメントが大きいことにより局

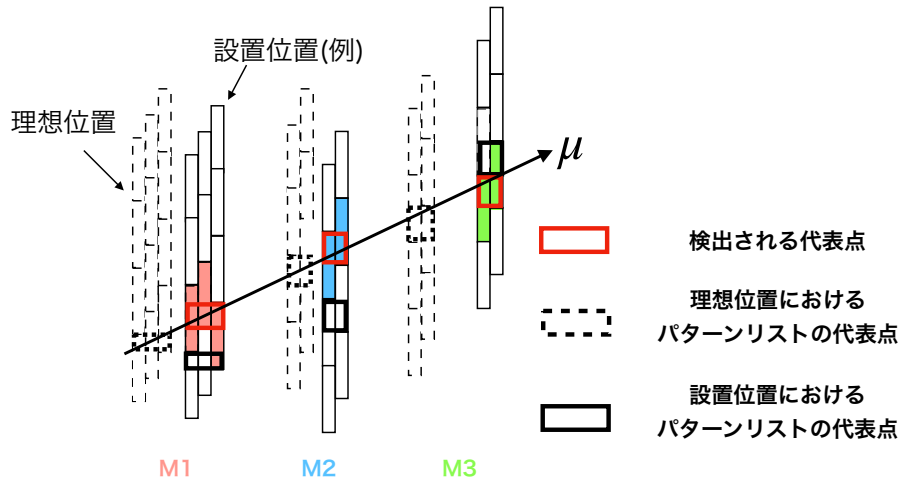


図 5.9 : ミスアライメントにより飛跡再構成が失敗する場合の例. 赤い四角はあるミュオンが通過したときに検出される代表点の組み合わせ, 黒い四角はパターンリストにおいてミュオンの飛跡に対応する代表点の組み合わせである. 黒い四角について, 破線のものは TGC が理想位置にある場合の代表点の位置, 実線のものは設置位置にある場合の代表点の位置である.

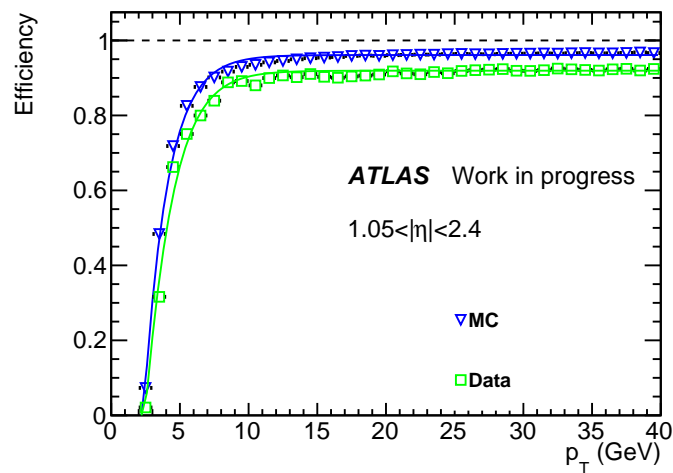


図 5.10 : データと MC における飛跡再構成されたミュオンの割合. 青が MC(MC), 緑がデータ(Data)の飛跡再構成率を示す. プラトー領域における検出効率, MC で 96.5%, Data で 92.1% である.

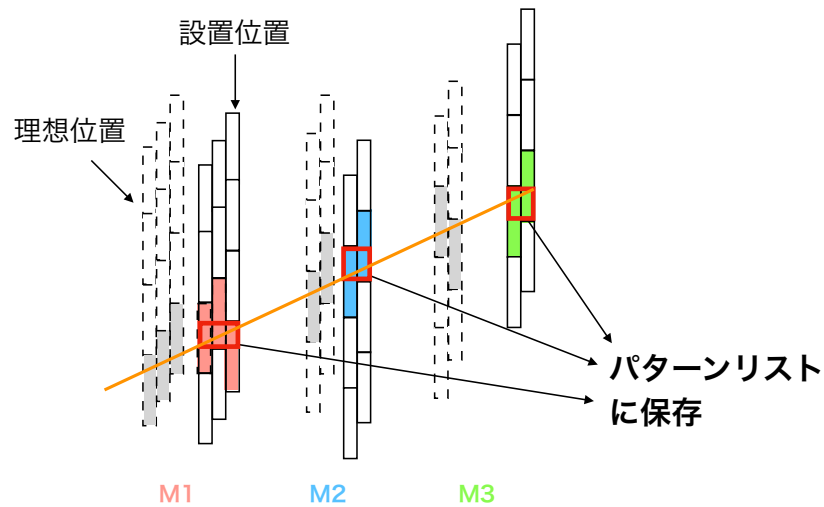


図 5.11 : ミスアライメントを考慮した場合のパターンリスト作成の一例. 設置位置をもとにして直線フィッティングを行い, 代表点の組み合わせ, 対応する直線の位置・角度情報をパターンリストに保存する.

所的に飛跡の非再構成率が高い領域が存在する. パターンリストを修正することによって飛跡が再構成されていないミュオンは減少していることがわかる. 図 5.12 において, 飛跡が再構成されていないミュオンの数はパターンリストの修正によって, 修正前の約 20% まで減少した.

図 5.13 に, データにおけるパターンリスト修正後と修正前のミュオンの飛跡再構成率と MC におけるミュオンの飛跡再構成率を示す. パターンリスト修正後の  $p_T > 20$  GeV のミュオンの飛跡再構成率は約 95.1% であり, 修正前と比べて約 3.0% 向上し, MC との差は約 1.4% に抑えられている. パターンリストを修正することにより, ミスアライメントの影響による飛跡再構成率の低下が回復したことが分かる. MC からのわずかな低下はデータ取得時において故障しているチェンバーの影響だと考えられる. これにより, 実際のデータ取得時において修正されたワイヤーのパターンリストを用いることで, 飛跡再構成率を落とすことなくパターンマッチングを行うことができ, 5.1 節で評価した検出効率を維持することができる.

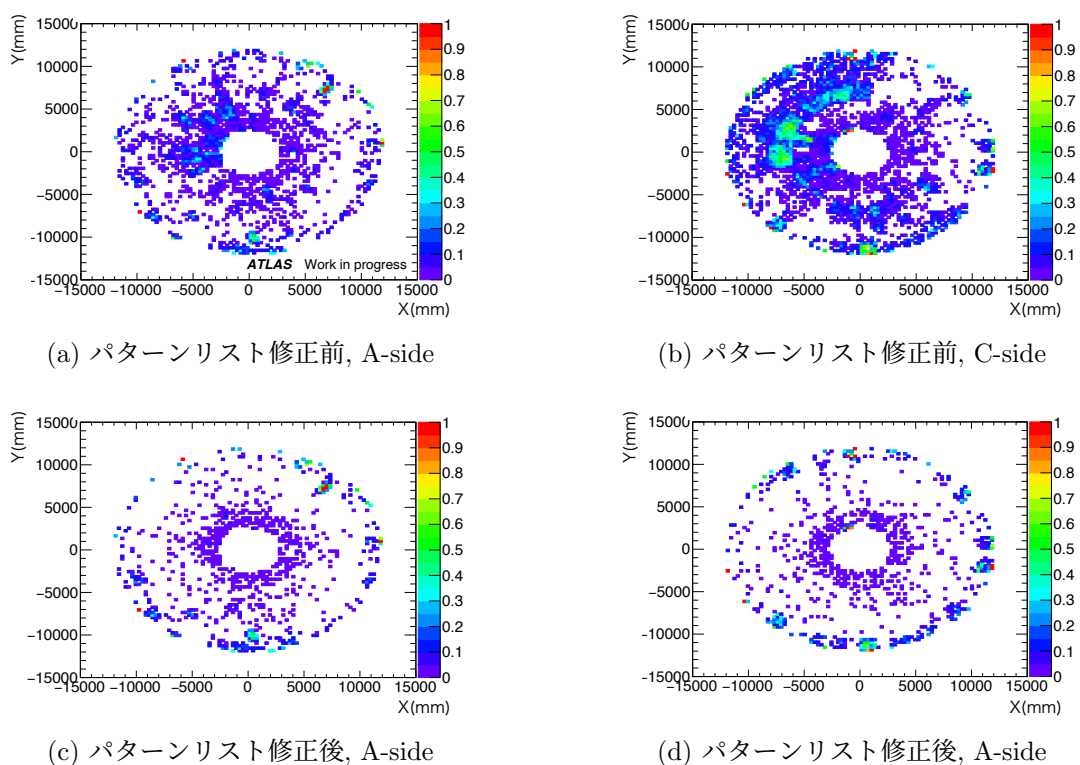


図 5.12 : 飛跡が再構成されていない 20 GeV 以上のミュオンの M3 における  $x-y$  分布. A-side と C-side に分けて示す. 各ビンにおけるミュオンの数に対する飛跡が再構成されていないミュオンの割合を色で示している. 上の 2 つがワイヤーのパターンリストを修正する前, 下の 2 つが修正した後を示す. データ取得時におけるトリガーが発行されたミュオンのみを割合の計算に用いている.

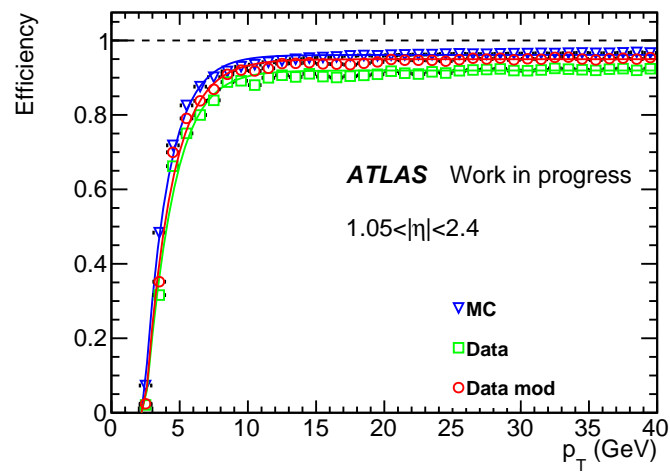


図 5.13 : ミスアライメントに従ってパターンリストを修正する前と後のデータにおけるミュオンの飛跡再構成率と MC におけるミュオンの飛跡再構成率. それぞれ, 青が MC, 緑がパターンリスト修正前のデータ (Data), 赤がパターンリスト修正後のデータ (Data mod) における飛跡再構成率を示す. プラトー領域における検出効率, MC で 96.5%, データで 92.1%, パターンリスト修正後のデータで 95.1% である.

## 第6章 トリガー判定ボード Sector Logic

高輝度 LHC に向けた初段ミュオントリガーシステムの改良のために、トリガー判定ボード Sector Logic (SL) も新しく開発する。本章では、SL のデザイン並びに SL と通信を行うボードとのデータフォーマットについて説明した後、SL ボードの現在の開発状況について述べる。

### 6.1 Sector Logic のデザイン

ここでは、SL のデザインについて説明する。図 6.1 のように 1 つのトリガー判定ボードは、エンドキャップ領域のトリガーセクター 2 つ、フォワード領域のトリガーセクター 1 つの合計 3 つのトリガーセクターから情報を受け取りトリガー判定を行う。そのため、エンドキャップ部初段ミュオントリガーでの判定は A-side, C-side で合計 48 個の SL で行われる。

図 6.2 に SL のブロック図を示す。トリガー判定ボードと他の検出器やボードとの信号の通信には、Firefly<sup>[36]</sup> と QSFP+<sup>[37]</sup> の 2 種類のモジュールを使用し、高速通信を行う。FireFly は光ファイバー 12 本の通信を扱うモジュールである。QSFP+ は光ファイバーの送受信をそれぞれ 4 本ずつ扱うモジュールである。SL では、TGC のヒット情報や磁場領域内側の検出器で再構成された飛跡情報などを受け取り、トリガー判定を行う。判定されたミュオンのトラック候補や NSW で再構成された飛跡の情報は MDT Trigger Processor (MDT TP) に送られ、MDT の情報を用いてより高い精度でミュオンの候補を選別し、SL にその結果が戻される。Endcap SL で判定されたトリガー情報は MuCTPI に送られ、Barrel SL で判定されたトリガー情報と統合される。また、Endcap SL は TGC のヒット情報やトリガー情報を FELIX に送る。FELIX とは各検出器のフロントエンド回路とデータ読み出しを行うインターフェースである。

### 6.2 トリガーロジックを実装する FPGA

SL には Xilinx 社の Virtex UltraScale+ FPGA の XCVU13P という大規模 FPGA を採用する予定である。<sup>[38]</sup> XCVU13P のリソースを表 6.1 に示す。XCVU13P にはロジックセル、Block RAM, UltraRAM や GTY トランシーバーなどが搭載されている。

この FPGA では、高速通信用の GTY トランシーバーを用いて 1 チャンネルで最大 32.75 Gbps のシリアル通信を行うことができる。<sup>[39]</sup> ロジックセルは、Look Up Table (LUT) とフリップフロップの 2 つから構成されており、小規模な論理演算で用いられる。ロジックセルは FPGA の全面に分散して配置されており、内部配線を繋ぎかえることで必要な機能を与えることができる。



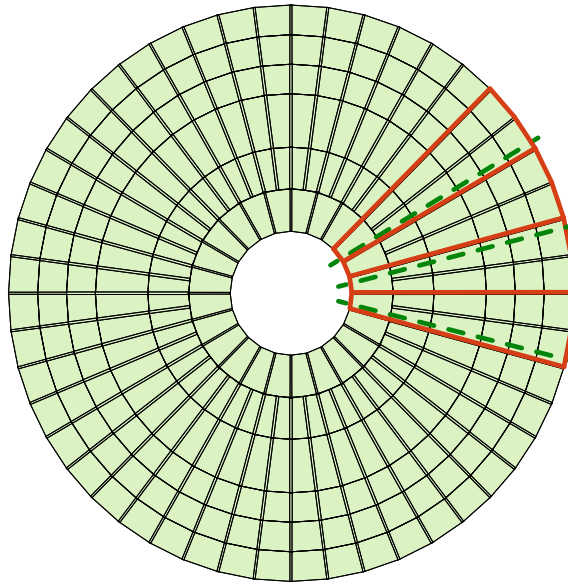


図 6.1 : TGC BW において1つのトリガー判定ボードがカバーする領域を赤色で示している. 緑の点線は MDT TP のカバーする領域を示しており, トリガー判定ボードとはカバーする領域が異なる. そのため, 1つのトリガー判定ボードの情報は最大で3つの MDT TP ボードに送られる. [25]

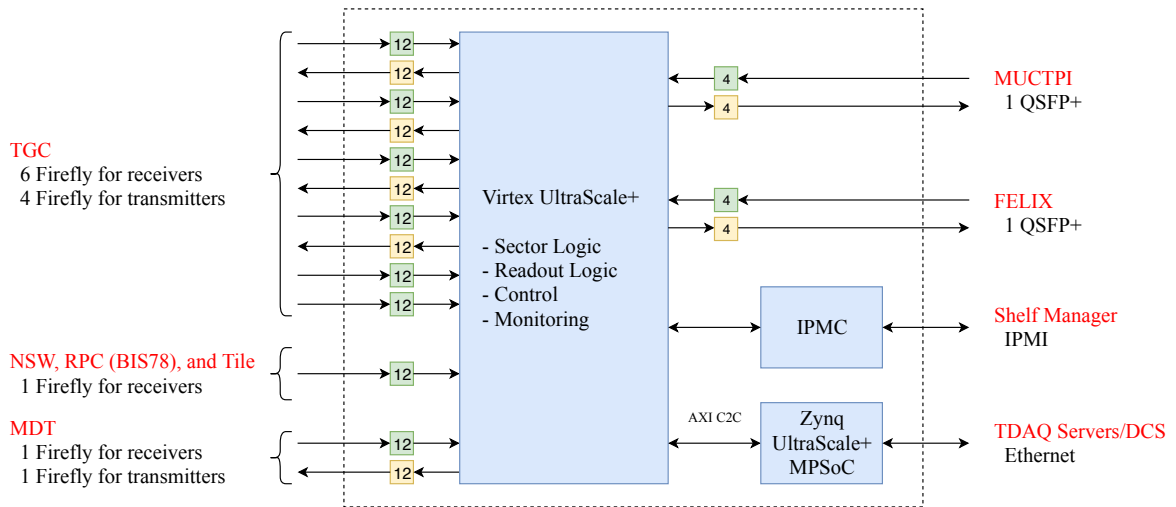


図 6.2 : トリガー判定ボードのブロック図. 信号の通信は Firefly と QSF+ によって行われる. トリガー判定ボードは Advanced Telecommunication Computing Architecture (ACTA) クレートに収められている. ACTA クレートは IPMC を通じて, Shelf Manager から制御や起動時の設定が行われる. Zynq とは CPU と FPGA を合わせたものであり, SL ボードの制御を行う.

表 6.1 : XCVU13P のリソース.

ロジックセル (Kb)	GTY (個数)	Block RAM (Mb)	UltraRAM (Mb)
3780	128	96.5	368.6

表 6.2 : 36 Kb RAM で設定可能な入力アドレス幅と出力データ幅.<sup>[32]</sup>

出力データ幅 (bit)	入力アドレス幅 (bit)	深さ
1	15	32,768
2	14	16,384
4	13	8,192
9	12	4,096
18	11	2,048
36	10	1,024

### XCVU13P に搭載されているメモリ

XCVU13P には Block RAM と UltraRam という 2 種類のメモリが搭載されており、データの保存や大規模な演算に使用する。

Block RAM は 1 ブロックで 36 kb のデータを保存することができるメモリである。2 つの独立した 18 Kb RAM または 1 つの 36 Kb RAM として使用することができる。36 Kb RAM で設定可能な出力データ幅と入力アドレス幅を表 6.2 に示す。

UltraRAM は 1 ブロックで 288 Kb のデータを保存できる大容量のメモリである。Block RAM と違い、入力アドレス幅と出力データ幅は固定されており、入力アドレス幅 12 bit、出力データ幅 72 bit のメモリとしてのみ使用することができる。

## 6.3 Sector Logic の受信データ

SL は TGC, RPC, Tile カロリメータ, NSW の 4 種類の検出器から情報を受け取り、ミュオントリガーの判定を行う。ここでは、各検出器から受け取るデータフォーマットについて説明する。

### 6.3.1 TGC から受け取るデータフォーマット

TGC を用いた飛跡再構成では、TGC 全チャンネルのヒット情報を用いる。3.2.3 節で述べたように、PS board はバンチ衝突あたり TGC の全チャンネルのヒット情報 256 bit に加えて 64 bit のヘッダーとフッターを付加して後段に送る。パラレル信号を 8b/10b 変換でシリアル信号に変換してデータ転送を行うため、1 枚の PS ボードの転送レートは 16 Gb/s となり、8 Gb/s に対応する光学リンクを 2 本用いてシリアルにデータ転送を行う。1 本の光学リンクあたりに転送する暫定的なデータフォーマットを表 6.3 に示す。TGC の 128 チャンネルのヒット情報に加え、回路情報やバンチを識別する情報が送られる。“comma” は受信側でシリアルデータをパラレルデータに変換する際に、シリアルデータの境界の位置を知るために用いられる特殊なパターンである。

表 6.3: バンチ衝突ごとに TGC から受け取るデータフォーマット. SL は PS ボードから 2 本のファイバーを用いて, TGC からデータを受け取る. この表はファイバー 1 本あたりに送信されるデータで, 128 チャンネル分のヒット情報を含む. BCID とは Bunch Crossing ID の略であり, バンチを識別する番号として用いられる. comma は, 受信側でシリアルデータをパラレルデータに変換する際に, シリアルデータの境界を示すパターンである.

Words (16-bit)	first byte	second byte
Word-0	comma	BCID (last 8-bit)
Word-1	16-bit TGC hit data	
Word-2	16-bit TGC hit data	
Word-3	16-bit TGC hit data	
Word-4	16-bit TGC hit data	
Word-5	16-bit TGC hit data	
Word-6	16-bit TGC hit data	
Word-7	16-bit TGC hit data	
Word-8	16-bit TGC hit data	
Word-9	TGC electronics status	

### 6.3.2 Tile カロリメータから受け取るデータフォーマット

Tile カロリメータを用いたトリガーアルゴリズムでは, Tile カロリメータのセルに落としたエネルギーに閾値を設けることでミュオンの通過を要求し, トリガーを発行する. Tile カロリメータは図 2.13 のように 3 層に分かれており, Endcap SL は図 2.13 における “Extend Barrel” から 3 層全ての情報を受け取る. 磁場領域におけるミュオンの曲がり具合を考慮して, 1 つの SL は 4 つのモジュールから情報を受け取る. 各 Tile モジュールから受け取るセルの数は 15 なので, 1 つの SL は合計 60 セルの情報を受け取る. 各セルで測定されたエネルギーが閾値を超えたかどうかを 1 bit で表現し, SL に送る. Tile カロリメータからの最終的なデータフォーマットはまだ決まっていない.

### 6.3.3 NSW から受け取るデータフォーマット

NSW を用いたトリガーアルゴリズムでは, NSW における飛跡の位置, 角度と TGC で再構成された飛跡の位置情報を組み合わせて,  $p_T$  を計算する. NSW TP では, NSW で得られたヒット情報からミュオンの飛跡を再構成し SL に送る. NSW TP は飛跡の角度を 1 mrad で再構成するように設計されており, 再構成された飛跡の情報は表 6.4 のように 28 bit で表現される.

表 6.4 : NSW で再構成した飛跡のデータフォーマット.<sup>[32]</sup>

bit 数	情報	内容	分解能
14	$\eta$	NSW で再構成された飛跡の位置 $\eta$	0.0001
8	$\phi$	NSW で再構成された飛跡の位置 $\phi$	15 mrad
5	$\Delta\theta$	NSW で再構成された飛跡の角度	1 mrad
1	Monitor	モニター用の bit	–

表 6.5 : RPC BIS78 で再構成した飛跡のデータフォーマット.

bit 数	情報	内容
8	$\eta$ index	ミュオンの $\eta$ 方向の位置情報
8	$\phi$ index	ミュオンの $\phi$ 方向の位置情報
3	$\Delta\eta$	飛跡の $\eta$ 方向の角度情報
3	$\Delta\phi$	飛跡の $\phi$ 方向の角度情報
2	2/3 flag	RPC BIS78 の 3 層のうち、どの層にヒットがあったかを表す
4	reserved	予備

### 6.3.4 RPC BIS78 から受け取るデータフォーマット

RPC BIS78 を用いたトリガーアルゴリズムでは、RPC における飛跡の位置、角度と TGC で再構成された飛跡の位置、角度情報を組み合わせて、 $p_T$  を計算する。RPC BIS78 では、3 層のヒットに対して 2/3 コインシデンスをとり、再構成された飛跡の位置情報および角度情報を Endcap SL に送信する。表 6.5 に 1トラック分の暫定的なデータフォーマットを示す。

## 6.4 Sector Logic の送信データ

### 6.4.1 MDT Trigger Processor へ送信するデータフォーマット

Endcap SL で判定されたミュオンのトラック候補の情報や NSW における飛跡情報は MDT TP に送られ、MDT の情報を用いてより高い精度でミュオンの候補を選別し、SL にその結果を返す。Endcap SL で再構成されたミュオンの候補の情報は表 6.6 のように 128 bit で表現されて MDT TP に送信される。データフォーマットは TGC のヒット情報を用いて再構成した飛跡の位置・角度情報と NSW TP によって再構成された飛跡の情報を含む。

表 6.6 : Endcap SL から MDT TP へ送信するデータフォーマット.

bit 数	情報	内容	範囲
3	Trigger candidate identifier	トリガー候補の識別子 (0: 1st, 1: 2nd, 2: 3rd, 3: 候補なし)	[0:6]
1	Trigger candidate sent to MDTP?	トリガー候補が MDT TP に送られた場合は 1, 送られなかった場合は 0.	[0:1]
14	$\eta$	TGC の最外層の位置 $\eta$	[-2.7:2.7]
9	$\phi$	TGC の最外層の位置 $\phi$	[0:2 $\pi$ ]
8	TGC $p_T$	TGC で測定した $p_T$	[0:100 GeV]
4	$p_T$ Threshold	トリガー候補が通過した最も高い $p_T$ 閾値	e.g. 4, 5, 6, 7, 8, 9, 10, 12, 15, 18, (20), 25, (30), 40, (80), 1/ $p_T$ flat
1	Charge	トリガー候補の電荷	0(-)/1(+)
3	Coincidence Type	コインシデンスの識別子 (0: インナー情報, 1: 磁場情報, 2: 予備)	[0:7]
3	Coincidence Type	コインシデンスの識別子	[0:7]
10	$r$	TGC の最外層の位置 $r$	[0m:12m]
7	$\Delta\theta$	TGC で再構成した飛跡の $\theta$ 方向の角度. 最後の 1 bit は電荷を表す.	[0:160 mrad] (6bit) + 0/1[負/正] (1bit)
4	$\Delta\phi$	TGC で再構成した飛跡の $\phi$ 方向の角度. 最後の 1 bit は電荷を表す.	[0:32 mrad] (3bit) + 0/1[負/正] (1bit)
28	NSW segments	NSW TP の出力フォーマットと同様	(-)
46	Reserved	予備	(-)

表 6.7 : Endcap SL から MUCTPI へ送信するデータフォーマット.

bit 数	情報	内容	範囲
3	Trigger candidate identifier	トリガー候補の識別子 (0: 1st, 1: 2nd, 2: 3rd, 3: 候補なし)	[0:6]
1	Trigger candidate sent to MDTP?	トリガー候補が MDT TP に送られた場合は 1, 送られなかった場合は 0.	[0:1]
14	TGC $\eta$	TGC の最外層の位置 $\eta$	[-2.7:2.7]
9	TGC $\phi$	TGC の最外層の位置 $\phi$	[0:2 $\pi$ ]
8	TGC $p_T$	TGC で測定した $p_T$	[0:100 GeV]
4	TGC $p_T$ Threshold	TGC でトリガー候補が通過した最も高い $p_T$ 閾値	e.g. 4, 5, 6, 7, 8, 9, 10, 12, 15, 18, (20), 25, (30), 40, (80), 1/ $p_T$ flat
1	TGC charge	TGC で測定したトリガー候補の電荷	0(-)/1(+)
3	Coincidence Type	コインシデンスの識別子 (0: インナー情報, 1: 磁場情報, 2: 予備)	[0:7]
14	MDT $\eta$	最も内側にあるステーションの MDT セグメントの位置 $\eta$	[-2.7:2.7]
8	MDT $p_T$	MDT で測定した $p_T$	[0:100 GeV]
4	MDT $p_T$ Threshold	MDT でトリガー候補が通過した最も高い $p_T$ 閾値	[0:15]
1	MDT charge	MDT で測定したトリガー候補の電荷	0(-)/1(+)
4	MDT Processing Flag	再構成されたミューオンの種類	[0:15]
2	Number of segments	MDT セグメントの数	[0:3]
3	Segment quality flag	各セグメントのクオリティー	[0:1]×3 セグメント
49	Reserved	予備	—

#### 6.4.2 MUCTPI へ送信するデータフォーマット

Endcap SL で判定されたトリガーの情報は MUCTPI に送られ, Barrel SL で判定された情報と統合される. Endcap SL から MUCTPI へは最大 6 つのミューオン候補の情報を送信することができる. 1 つのミューオン候補の情報は 128 bit で表現される. 128 bit に含まれている情報を表 6.7 に示す.

### 6.5 Sector Logic の開発状況

現在, Sector Logic ボードの開発は進行中であり, 試作機の回路図やレイアウトの作成が行われている.<sup>[40]</sup> SL ボードのデザインにおいて考慮すべき点として, Firefly から送られてくる各検出器

の信号の FPGA への分配がある. SL ボードでは, Firefly から送られてくる 135 チャンネルの信号を FPGA 上に配置された 128 個の GTY トランシーバーで受け取る. SL ボードで使用する FPGA の XCVU13P は 4 つの Super Logic Region (SLR) で構成されており, 各 SLR は同数の GTY と同数のリソースを持つ. また, SLR 間の信号の送受信には, 信号線数が有限であることや, 信号の遅延などの制限があるため, SLR 間を跨ぐ信号の数を抑え, 各 SLR でリソースの使用率に偏りが出ないように, GTY と Firefly の接続を行う必要がある. そのため, SL ボードの試作機では, 図 6.3 のように TGC のセクターごとの信号を 1 つの SLR に送るように, GTY と Firefly の接続がデザインされている. TGC の飛跡再構成は, 各 TGC のセクター上で行われるため, このようにすることで SLR 間の信号の送受信を少なくすることができ, 信号の遅延を抑えることができる. FPGA 上に実装するトリガー用ファームウェアも, このような SLR 間の信号の送受信を考慮して開発を行っている.

また, SL ボードの性能の検証も行われており, FPGA の消費電力についてのシミュレーションでは, 消費電力 (100 W) がボードの供給電力 (350 W) に収まっていることが確認されている. この他にも, SL ボードの試作機を用いた, SL を収納する ACTA クレートの排熱の性能についての検証も予定されている.[41]

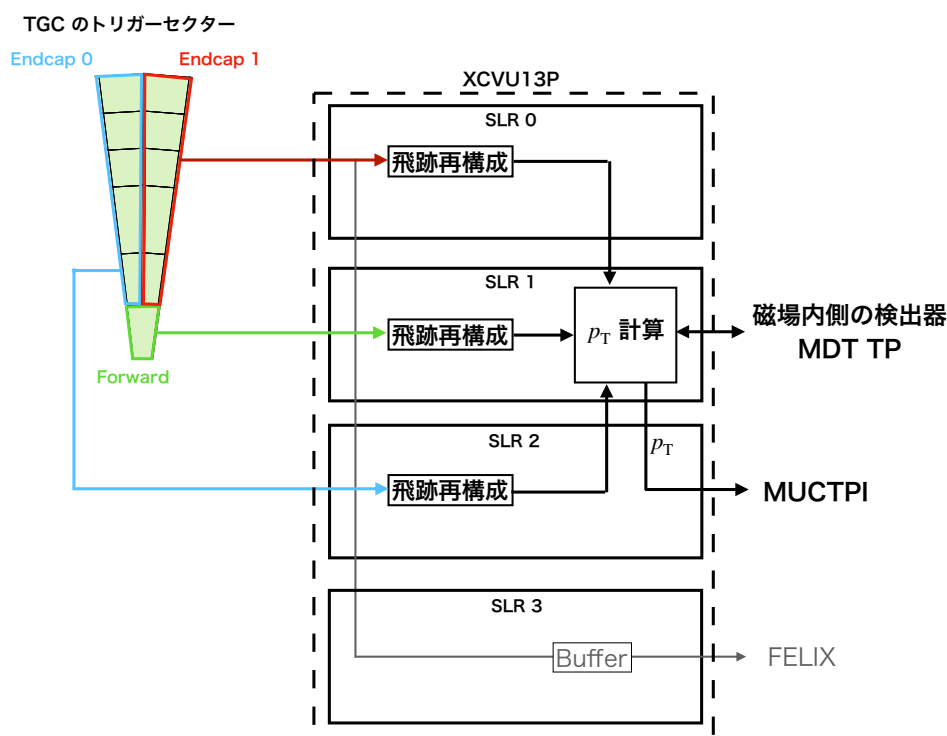


図 6.3 : Firefly の XCVU13P への接続. 各 TGC セクターごとの信号を 1 つの SLR に送り, それぞれの SLR 内で飛跡再構成を行う. SLR 1 に TGC の飛跡情報とその他の検出器の信号を送り,  $p_T$  を計算し, MUCTPI に送る. SLR 3 では FELIX に TGC の信号が送られる. GTY と Firefly の接続はこのデザインに基づいて決められる.

## 第7章 Sector Logic に実装するトリガー用 ファームウェアデザインの開発

### 7.1 ファームウェアの概要

高輝度 LHC での初段エンドキャップ部ミュオントリガーにおいて, FPGA に実装するトリガー用ファームウェアの概要を図 7.1 に示す. まず, 磁場領域の外側にある TGC BW から受信した, 全 7 層のヒット情報を用いて, ワイヤーストリップでそれぞれ独立にパターンマッチングで飛跡の再構成を行い, 飛跡の位置 ( $\eta, \phi$ ) と角度情報 ( $\Delta\eta, \Delta\phi$ ) を計算する. 飛跡の位置・角度情報は Wire-Strip coincidence に送られ, 飛跡の角度情報 ( $\Delta\eta, \Delta\phi$ ) を用いた Coincidence Window (CW) で, 飛跡の  $p_T$  が計算される. パターンマッチングと Wire-Strip coincidence で得られた飛跡の情報は, 磁場領域の内側の検出器で再構成されたミュオンの飛跡をデコードするためのモジュールである Decoder に送られる. Decoder では磁場領域の内側の検出器と TGC BW の位置のアライメントも行う. EI Hit Processor では 図 4.7 で示した TGC EI のヒット情報から飛跡の再構成を行い, 飛跡の情報を Decoder に送る. デコードされた飛跡情報とパターンマッチングで得た飛跡情報は BW-Inner coincidence に送られ, より高い分解能で  $p_T$  の計算を行う. Track selector では MDT Trigger Processor へ送るミュオンの候補を選ぶ. 以上の処理を, エンドキャップ領域のトリガーセクター 2 つ, フォワード領域のトリガーセクター 1 つの計 3 つのトリガーセクターについて 1 つの SL で並列に行う.

本研究では, パターンマッチングアルゴリズムと EI Hit Processor, BW-Inner coincidence アルゴリズムについて, ハードウェア上で動作させるためにファームウェアを作成し, シミュレーションを用いた動作確認を行った.

以下では, 作成したファームウェアの概要を説明する.

### 7.2 パターンマッチングファームウェアの開発

パターンマッチングは, 4.2 節で説明したように, TGC のヒットに対する飛跡の情報があらかじめ計算され, 保存されたパターンリストを用いて, 高速に飛跡再構成を行う.

ATLAS 実験では 40 MHz でバンチ衝突が起こるため, 25 ns ごとに次のイベントが発生する. そのため, 25 ns ごとに発生するイベントに対して, 前後のイベントと情報が混ざらないよう正しく動作するファームウェアを作成する必要がある. 先行研究<sup>[32]</sup>を元に, 40 MHz ごとに発生するイベントに対して, 各イベントでの飛跡再構成が正しく行われるよう, ストリップパターンマッ



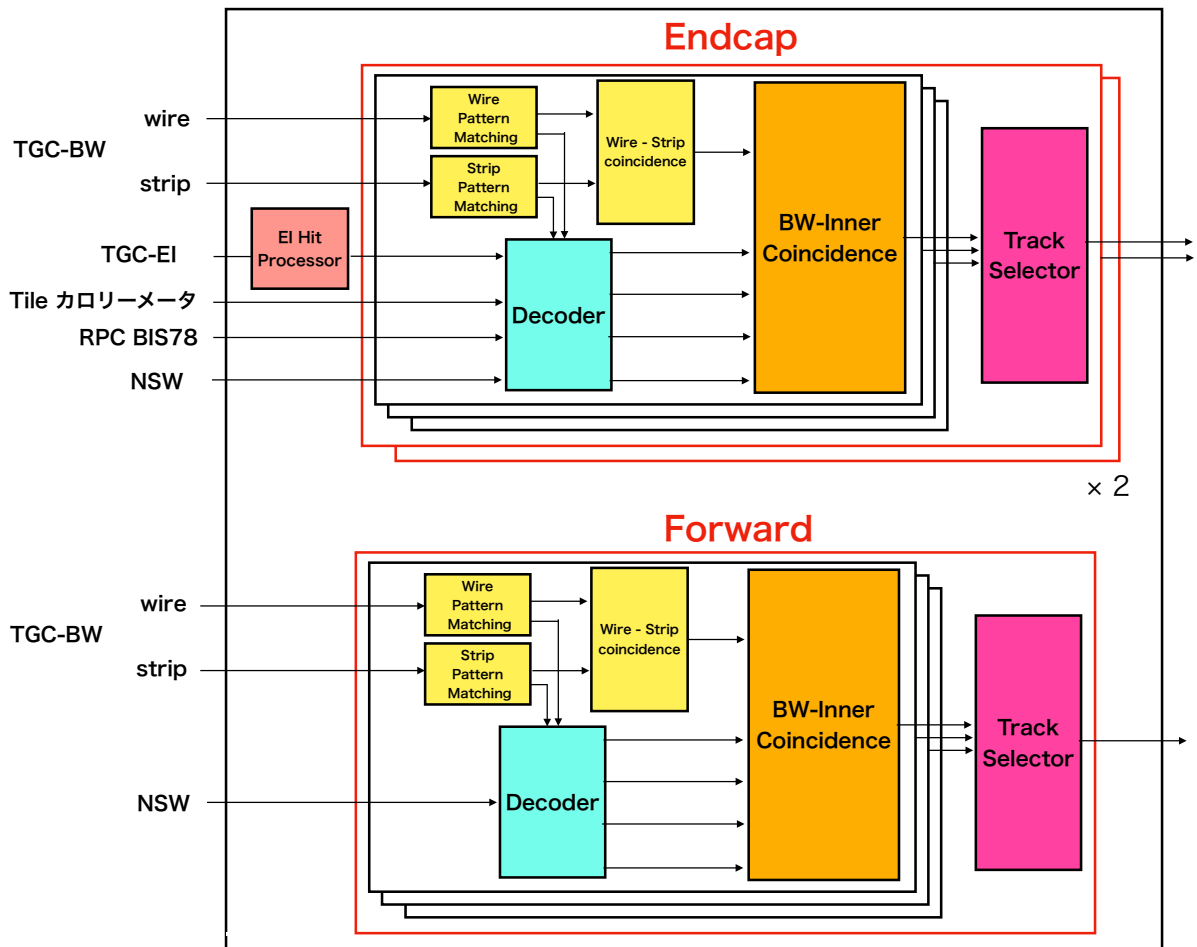


図 7.1 : SL に実装するトリガー用ファームウェアの概要. 1つの SL はエンドキャップ領域のトリガーセクター2つ (上), フォワード領域のトリガーセクター1つ (下) の計3つのトリガーセクターから TGC のヒット情報や磁場内部の検出器の情報を受け取り, トリガー判定を行う. エンドキャップ領域では, TGC EI, Tile カロリメータ, RPC BIS78, NSW からヒット情報を受け取り, TGC BW とのコインシデンスをとる. フォワード領域では, NSW からのみヒット情報を受け取り, TGC BW とのコインシデンスをとる.

ングのファームウェアを改良した。ワイヤーパターンマッチングのファームウェアについても必要な機能はほぼ同じであり開発が完了している。

以下では、ストリップパターンマッチングのファームウェアの概要について説明する。

### ストリップパターンマッチングの概要

パターンマッチングで使用するパターンリストの保存には大容量メモリの UltraRam を使用する。UltraRam の入力アドレス幅は 12 bit, 出力データ長は 72 bit で固定されている。UltraRam は 1 クロックで 2 個のデータを出力できるため (デュアルポート), 1 つの UltraRam に 2 つの領域のパターンを保存し, 並列にパターンの出力を行う。4.2.2 節で説明したように, ストリップのパターンマッチングを行う領域 (strip block) は M1 の代表点 32 チャンネル (= 5 bit), M2 の代表点 16 チャンネル (= 4 bit), M3 の代表点 8 チャンネル (= 3 bit) である。ストリップパターンマッチングは, 入力アドレスとなる代表点の組み合わせに対し, できるだけ多くの組み合わせをパターンマッチングで見るとするために, 40 MHz のクロックより高速な 240 MHz のクロックを用いて動作させる。各イベントでの TGC のヒット情報は 40 MHz ごとに送られてくるため, パターンマッチングの試行回数は最大 6 回に制限される。パターンマッチングの試行回数が最大 6 回の場合, 試行回数に制限がない場合に比べて, 飛跡の検出効率が低下することが考えられる。そのため, 代表点をグループ化することで, 入力アドレスの数を減らし, 検出効率の低下を抑える。また, パターンマッチングを行う領域の中心の代表点から入力アドレスとして使用することで, TGC チェンバーのノイズによる影響を減らす。

ストリップのパターン抽出の概要を図 7.2 に示す。M1 の代表点を 4 チャンネル, M2 の代表点を 2 チャンネルずつのグループに分け, グループの番号を global ID, グループ内の番号を Local ID とする。このとき, M1 global ID (= 3 bit), M2 global ID (= 3 bit), M3 ID (= 3 bit) の組み合わせは 9 bit で表現できる。UltraRam には 2 つの領域のパターンリストを保存するため, どちらの領域に対応するかを判別するための 1 bit を加えた 11 bit を UltraRam の入力アドレスとする。入力アドレスには, ヒット数が多い組み合わせ (ヒット数が同じ場合, 分解能の良い M3 でのヒット数が多い組み合わせ) を最大 6 組選択する。ヒット数による優先順位が同じ場合, パターンマッチングを行う領域の中心の代表点があるものから選択する。入力アドレスに対応する 72 bit のデータを UltraRam から出力し, M1, M2 の local ID を用いて, 8 つのパターンから 1 つを取り出す。UltraRam から出力されるデータには 角度情報 ( $\Delta\phi$ ) のパターン (9 bit) を 8 つ詰める。位置情報 ( $\phi$ ) は, M3 での代表点の位置で決まるため, M3 ID を FPGA 内部のメモリで実装した LUT (Look Up Table) に入力して取り出す。

図 7.3 に, ランダムなタイミングによるトリガーで取得した実データで測定した, 試行回数 6 回の場合のパターンマッチングにおいて閾値 5 GeV のトリガーが発行されたミューオンの数の分布を示す。図 7.2 のように, M1 の 4 チャンネルと M2 の 2 チャンネルでグループ分けをして中心の代表点から使用した場合と, M1 の 4 チャンネルのみグループ分けをして端の代表点から使用し

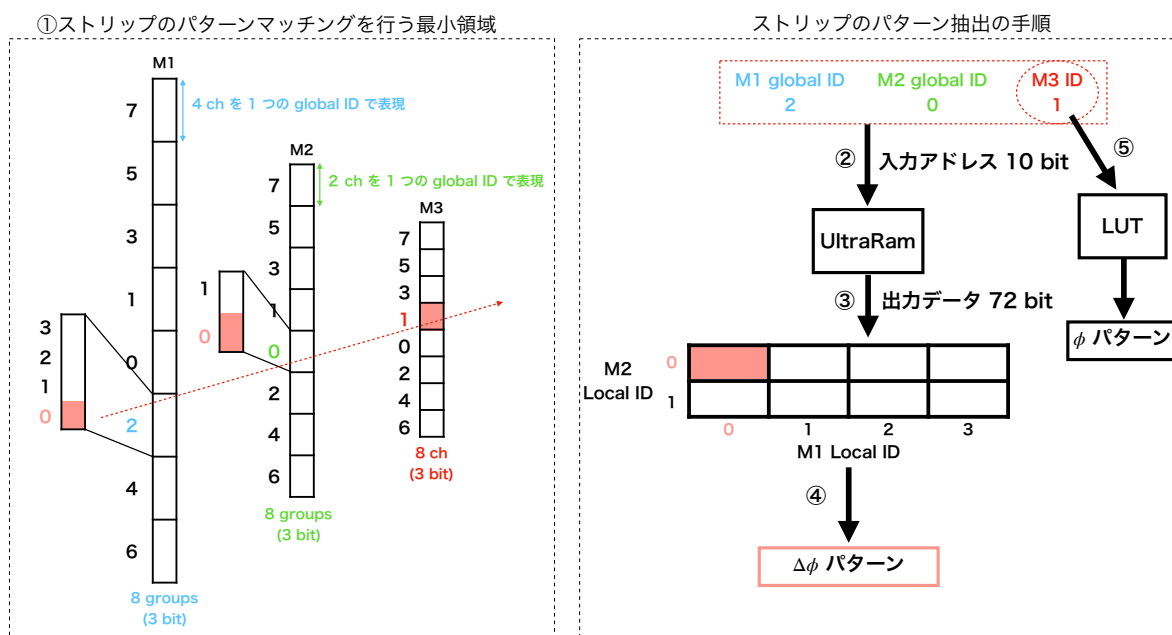


図 7.2: ストリップのパターン抽出の概念図. ① M1 の代表点 32 チャンネル, M2 の代表点 16 チャンネル, M3 の代表点 8 チャンネルに対してパターンマッチングを行う. M1 の代表点を 4 チャンネルずつ, M2 の代表点を 2 チャンネルずつのグループに分けて, グループの番号を global ID, グループの中での位置を local ID とする. global ID はパターンマッチングを行う領域の中心から設定し, 代表点の組み合わせを求める際に中心のものから使用されるようにする. ② M1 global ID (= 3 bit), M2 global ID (= 3 bit), M3 ID (= 3 bit) の組み合わせは 9 bit で表現される. UltraRAM は 2 つの領域のパターンリストを保存しているため, どちらの領域に対応するかを判別するための 1 bit を加えた 10 bit を UltraRAM の入力アドレスとする. ③ 入力アドレスに対応する 72 bit のデータを UltraRAM から出力する. ④ M1, M2 の local ID を用いて 9 bit の  $\Delta\phi$  のパターンを取り出す. ⑤ M3 ID から, LUT を用いて  $\phi$  を出力する.

た場合について示している.  $p_T > 5$  GeV のミュオンにおいてトリガーが発行されたミュオンの数はそれぞれ 2088 と 2062 であったことから, 統計は少ないもののグループとする代表点の数が多く, 中心の代表点から使用している前者の方が, 検出されるミュオンの数が多いことが分かる. また, 同じデータを用いて, 試行回数に制限がない場合にトリガーが発行されたミュオンの数は 2097 であったことから, 試行回数に制限がない場合に対する検出率はそれぞれ 99.6% と 98.3% となり, 図 7.2 の方法では検出率の低下を 0.4% に抑えられることが分かった.

ストリップパターンマッチングは, 図 7.4 のように TGC Hit Processor, Address Specifier, UltraRam, Track Selector というモジュールで構成されている. 以下で各モジュールの役割について説明する.

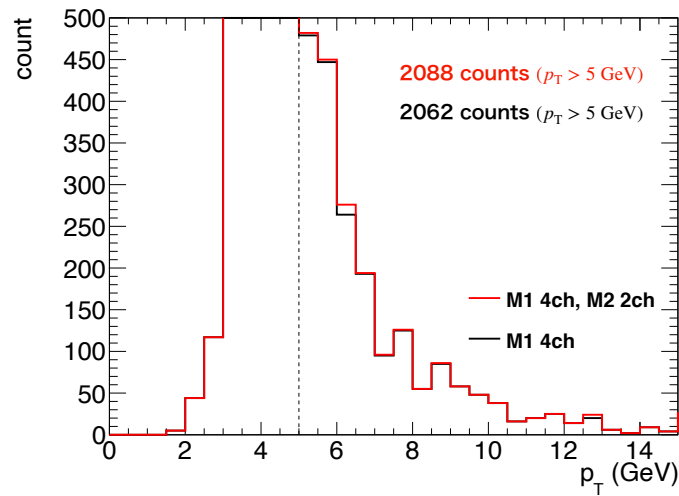


図 7.3 : 試行回数 6 回の場合のパターンマッチングにおける閾値 5 GeV のトリガーが発行されたミュオンの数の分布. 分布の一部を拡大したものを示す. ランダムなタイミングによるトリガーで取得した実データで測定をしている. 赤の線が M1 の 4 チャンネルと M2 の 2 チャンネルでグループ分けをして中心の代表点から使用した場合, 黒の線が M1 の 4 チャンネルのみグループ分けをして端の代表点から使用した場合である. 赤の方がトリガーが発行されたミュオンの数が多いことが分かる.  $p_T > 5 \text{ GeV}$  のミュオンにおいてトリガーが発行されたミュオンの数は, それぞれ 2088 と 2062 である.

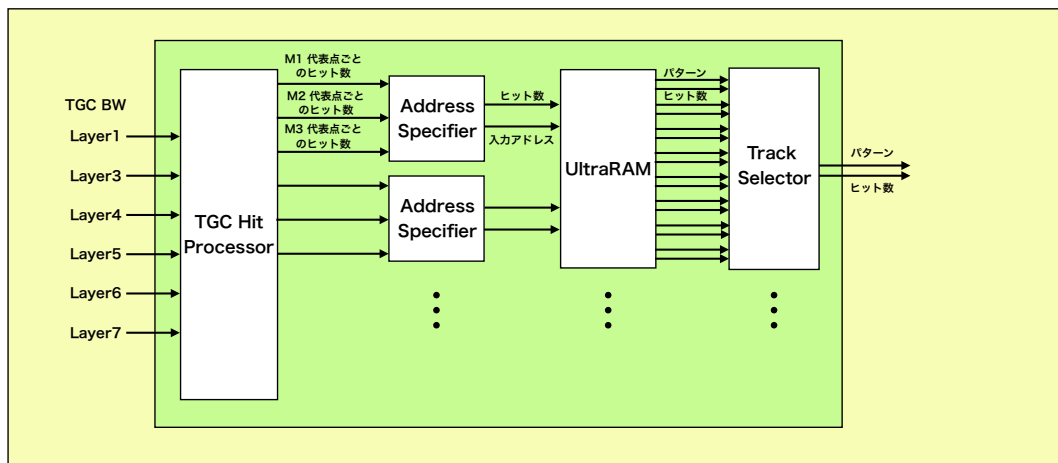


図 7.4 : ストリップパターンマッチングのファームウェアの概要.<sup>[32]</sup> TGC BW の各層からヒット情報を受け取り, TGC Hit Processor で代表点ごとのヒット数に変換する. Address Specifier では, TGC Hit Processor から代表点ごとのヒット数を受け取り, UltraRAM に代表点の組み合わせとヒット数を送る. UltraRAM から出力されたパターン候補は, Track Selector で 1 つに絞られる.

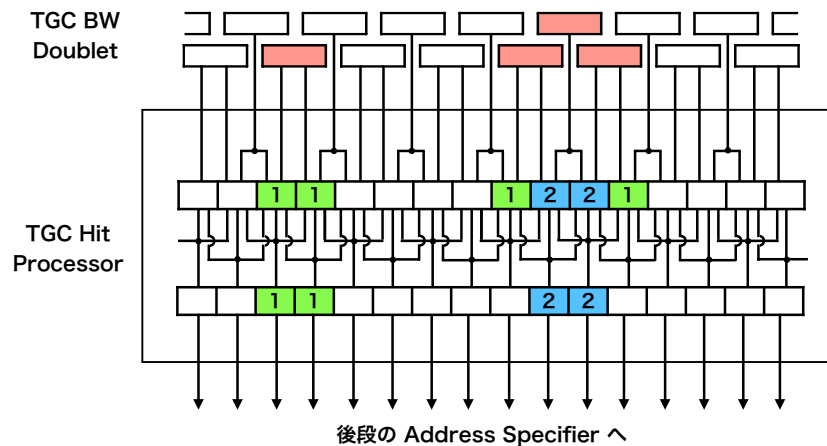


図 7.5 : TGC Hit Processor の概念図.<sup>[32]</sup> TGC からヒット情報を受け取り, 重複している部分を代表点として定義する. 後段には各代表点ごとのヒット数を送るが, 隣り合う代表点のうち少なくとも一方のヒット数が多い場合は後段に送らない (デクラスタリングアルゴリズム).

### TGC Hit Processor

TGC Hit Processor では, TGC からストリップ 6 層のヒットを受け取り, 各ステーションでコインシデンスをとることで, 代表点ごとのヒット数を出力する. ストリップパターンマッチングでは複数の飛跡候補があった場合, マッチしたレイヤー数が多いものを優先して候補を一つに絞り込むため, ヒットのあった代表点全てをパターンマッチングに使用すると, パターンマッチングの試行回数が増えてしまう. そこで, 隣接する代表点とヒット数を比較し, ヒット数の多い代表点のみをパターンマッチングに使用することで, 試行回数を大幅に減らす. TGC Hit Processor では隣り合う代表点のうち少なくとも一方のヒットが多い場合は, 後段に送らないようにする. 図 7.5 に TGC Hit Processor の概要を示す.

### Address Specifier

Address Specifier は TGC Hit Processor から各ステーションの代表点ごとのヒット数を受け取り, 各ステーションの代表点の組み合わせを後段の UltraRam の読み出しアドレスに変換する. 複数の代表点が出力された場合, ヒット数の多い代表点の組み合わせを優先して, 順番に入力アドレスを出力する.

図 7.6 に Address Specifier のファームウェアの概要を示す. Address Specifier は TGC Hit Processor から受け取った代表点ごとのヒット数を保持しておくための合計 3 つの Buffer で構成されている. Buffer の深さは代表点の数に設定されている. 各 Buffer には, ヒット数が 2 の代表点を示す 2 hit Read pointer と ヒット数が 1 の代表点を示す 1 hit Read pointer があり, 1 クロックごとにそれぞれのヒット数の次の代表点に移動する. M1 の代表点は 4 チャンネルを 1 つのグループ, M2 の代表点は 2 チャンネルを 1 つのグループとして扱う. M1, M2 Buffer では, 図 7.7

のようにグループの中でヒット数が2の代表点が少なくとも1つある場合、グループのヒット数は2として扱い、グループ中でヒット数が1の代表点のみの場合、グループのヒット数は1として扱う。イベントの境界を示すために、40 MHz ごとに入力される代表点に同期した reset 信号を各 Buffer に送る。reset 信号が入力されると、各 Buffer は現在保存されている代表点の情報を破棄し、送られてきた次のイベントの代表点情報を保存して Read pointer を切り替える。

Address Specifier から入力アドレスを出力する際は、表 7.1 の優先順位に従って後段の UltraRam に送る。

以下に Address Specifier で UltraRam への入力アドレスを得るまでの一連の手順を示す。

- 1) TGC Hit Processor から代表点ごとのヒット数を受け取り、M1, M2, M3 Buffer にステーションごとの代表点・グループのヒット数の情報を保存する。表 7.1 で示した最も高い優先順位に合わせて、各 Buffer で使用する Read Pointer を 2 hit Read Pointer または 1 hit Read Pointer に設定する。
- 2) クロックごとに、M1, M2, M3 Buffer の Read pointer が指し示す位置およびその位置におけるヒット数を出力し、M1, M2 Buffer の Read pointer を固定したまま M3 Buffer の Read Pointer を進める。3 つの Buffer の出力を組み合わせることで、入力アドレスとヒット数が得られる。
- 3) M2, M3 Buffer の Read Pointer が保存されている最後の代表点に位置するとき、それぞれ M2, M3 Empty 信号を出力する。M2 Buffer は M3 Empty 信号を受け取り、Read pointer を1つ進める。M1 Buffer は M2 Empty 信号と M3 Empty 信号を受け取り、両方の信号を受け取ったとき Read Pointer を1つ進める。M1 Buffer の Read Pointer が保存されている最後の代表点に位置するとき、M2 Empty 信号と M3 Empty 信号を受け取ると、M2 Buffer と M3 Buffer に次の優先度の Priority 信号を送る。3 つの Buffer は Priority 信号に合わせて、2 hit Read Pointer と 1 hit Read Pointer を切り替える。Priority 信号は表 7.1 の優先順位に従って出力される。
- 4) 2) と 3) の手順を繰り返すことで、ヒット数の多い代表点の組み合わせから優先的に後段の UltraRam に送ることができる。UltraRam には M1 グループ内での代表点ごとのヒット数の情報も送る。
- 5) 40 MHz ごとに入力される代表点情報に同期した reset 信号が Buffer に送られると、各 Buffer は現在保存されている代表点の情報を破棄し、1) に戻る。

## UltraRam

UltraRam は Address Specifier から入力アドレスを受け取り、入力アドレスに対応した 72 bit のデータと M1, M2 グループ内での代表点ごとのヒット数の情報を後段の Track Selector に送る。

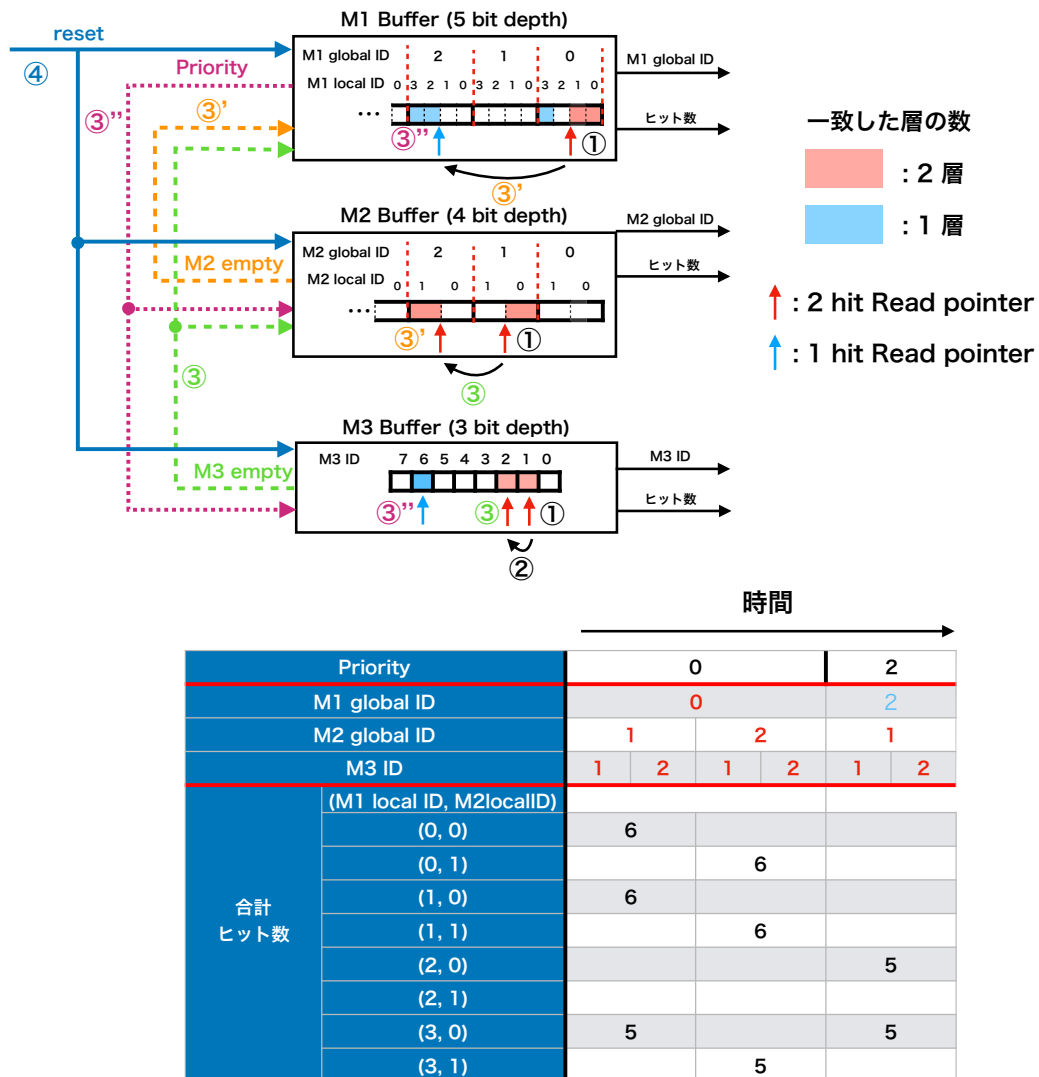


図 7.6 : Address Specifier の概念図。① M1, M2, M3 Buffer に保存した代表点ごとのヒット数から表 7.1 に示した中で最も高い優先順位に合わせて、各 Buffer で使用する Read pointer を 2 hit Read pointer または 1 hit Read pointer に切り替える。② M1, M2 Buffer の Read pointer を固定し、M3 Buffer の Read pointer をクロック毎に進める。③ 各 Buffer の Read pointer は保存されている最後の代表点に到達した後、M3 Buffer (M2 Buffer) は M2 Buffer (M1 Buffer) に M3 empty (M2 empty) 信号を送り、M2 Buffer (M1 Buffer) の Read pointer を 1 つ進める。M1 Buffer の場合は M2 Buffer と M3 Buffer に次の優先順位の Priority 信号を送る。3 つの Buffer は Priority 信号に合わせて、2 hit Read pointer と 1 hit Read pointer を切り替える。④ 40 MHz ごとに入力される代表点に同期した reset 信号が Buffer に送られると、各 Buffer は現在保存されている代表点の情報を破棄し、①に戻る。

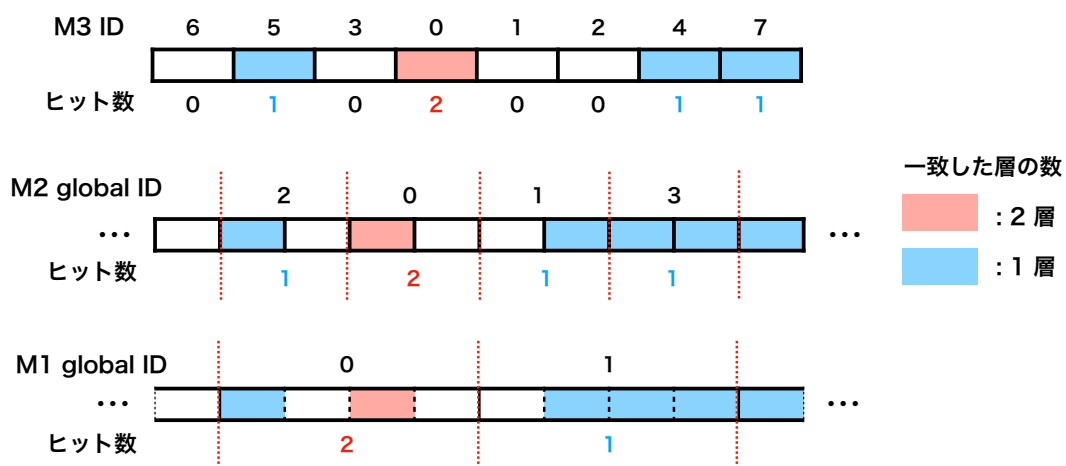


図 7.7: 各ステーションにおけるヒット数の定義. M1 の代表点は 4 チャンネル, M2 の代表点は 2 チャンネルを 1 つのグループとして扱い, グループごとのヒット数を上の図のように定義する.

表 7.1: Address Specifier から入力アドレスを出力する際の優先順位.<sup>[32]</sup>

Priority	ヒットを残した層の数			
	M1	M2	M3	TGC BW
0	2	2	2	6
1	2	1	2	5
2	1	2	2	5
3	2	2	1	5
4	1	1	2	4
5	2	1	1	4
6	1	2	1	4



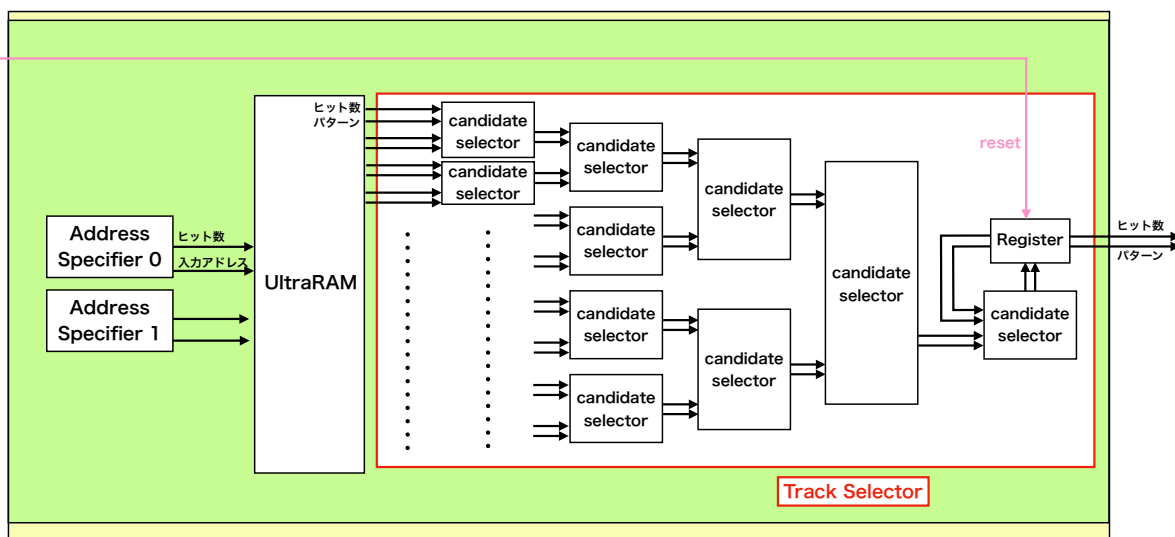


図 7.8 : Track Selector のファームウェアの概要. 1 つの Candidate Selector は入力された 2 つのパターンを比較し、マッチしたレイヤー数が多いものを次段に送る. Candidate Selector を通過したパターンは Register というモジュールに保持されているパターンと比較し、優先順位が高いパターンを Register に保存する. 次のイベントにおけるパターンと混ざらないように、40 MHz に同期した reset 信号を用いて、reset 信号が送られたときに Register に保存されているパターンを出力する.

UltraRam は 1 クロックで 2 つの入力アドレスを受け取り、同時に 2 つのデータを出力することができる (デュアルポード). 入力アドレスを受け取ってから 2 クロック後にデータが出力される. 出力される 72 bit のデータには、9 bit の  $\Delta\phi$  のパターンが 8 つ含まれる. この 8 つのパターンは、M1 グループにおける 4 チャンネルの代表点と M2 グループにおける 2 チャンネルの代表点の組み合わせに対応している.

LUT の方では Address Specifier から受け取った入力アドレスのうち、M3 における代表点の情報 (M3 ID) から 位置情報 ( $\phi$ ) を出力する.

## Track Selector

UltraRam から出力される 72 bit のデータには 9 bit パターンが 8 つ含まれており、1 クロックで 2 つのデータが出力されるため、Track Selector には 9 bit のパターンとヒット数のセットが 16 個入力される. Track Selector では、M1 グループ内での代表点ごとのヒット数の情報を用いて、16 個のパターンのうちヒット数の多いものを優先して 1 つに絞る. 図 7.8 に Track Selector のファームウェアの概要を示す.

以下に Track Selector がパターンを出力するまでの一連の手順を示す.

- 1) Track Selector では Candidate Selector を用いて UltraRAM から受け取った 16 個のパターンを 1 つに絞り込む. Candidate Selector は入力された 2 つのパターンのヒット数を比較

して、マッチしたレイヤー数が多いものを1クロックで選ぶモジュールである。UltraRAMから受け取った16個のパターンをCandidate Selectorを用いて2つずつ比較していくことで、4クロックで1つのパターンに絞り込む。

- 2) 1) で選ばれたパターンはCandidate Selectorを用いてRegisterというモジュールに保持されているパターンと比較される。ここで優先順位が高いパターンはRegisterに保存する。
- 3) Address Specifierと同様に、次のイベントにおけるパターンと混ざらないように、40 MHzに同期したreset信号を用いて、reset信号が送られたときにRegisterに保存されているパターンを出力する。

### 7.3 EI Hit Processor の実装

EI Hit Processor では, TGC EI のワイヤー 3 層のヒットを受け取り, 3 層中 2 層以上のヒットを要求しコインシデンスをとることで代表点を出力する. 出力された代表点は, Decoder において TGC BW との  $\eta$  位置の差  $d\eta$  に変換され, EI coincidence に送られる. そのため, EI Hit Processor から出力される代表点の数が EI coincidence を行う回数となる.

EI Hit Processor で最大何個の代表点を後段に送り, EI coincidence をとる必要があるかについて, ランダムなタイミングによるトリガーで取得した実データを用いて見積もりを行った. 高輝度 LHC におけるミュオンのパイルアップ数を再現したサンプルにおいて, 1つの TGC EI チェンバーにおけるイベントごとの代表点の数の分布を図 7.9 に示す. 使用したサンプルには TGC EI Doublet の情報しか入っていないので, 2/2 コインシデンス (2 層中 2 層のヒットを要求) をとった場合の代表点の数 ( $N_{2/2}$ ) を示した. TGC のワイヤー 1 層の検出効率が約 0.9 であることから, 2/2 コインシデンスと 2/3 コインシデンスのミュオンの検出効率  $\epsilon_{2/2}^{\text{wire}}$  と  $\epsilon_{2/3}^{\text{wire}}$  は,  $p_{\text{wire}} \sim 0.9$  とすると, それぞれ式 7.1 と式 7.2 に示すように, 0.81, 0.972 と計算される. これにより, 2/3 コインシデンスでの代表点の数は 2/2 コインシデンスの代表点の数の約 1.2 倍であると見積もられる. このとき, 例えば 2/3 コインシデンスで代表点を最大 4 つととした場合,  $N_{2/2} \sim 3$  より, 2/2 コインシデンスの場合に 3 つの代表点をとることに相応する. 2/2 コインシデンスで 3 つまで代表点をとるとした場合, 図 7.9 において全代表点のうちの約 99.9% をとることができる. 以上の見積もりから, EI Hit Processor において最大 4 個の代表点を出力するようになれば十分であると考へ, ファームウェアを作成した.

$$\epsilon_{2/2}^{\text{wire}} = p_{\text{wire}}^2 \sim 0.81 \quad (7.1)$$

$$\epsilon_{2/3}^{\text{wire}} = {}_3C_3 p_{\text{wire}}^3 + {}_3C_2 p_{\text{wire}}^2 (1 - p_{\text{wire}}) \sim 0.972 \quad (7.2)$$

EI Hit Processor の概要を図 7.10 に示す. EI Hit Processor は EI station coincidence と EI Hit Selector というモジュールで構成される. 以下で, 各モジュールについて説明する.

#### EI station coincidence

EI station coincidence は TGC EI のワイヤー 3 層のヒット情報を受け取り, 2/3 コインシデンスをとることで, 後段の EI Hit Selector に代表点の情報を送る. 図 7.11 に EI station coincidence の概要を示す. TGC EI の各層 32 チャンネルのヒットを合計 96 チャンネルの代表点ごとのヒット数に変換し, 3 層中 2 層以上のヒットがある代表点のみを選択する. このとき, 隣り合う代表点のうち少なくとも一方のヒット数が多い場合, 選択しないようにする. 選択された代表点の情報をそれぞれヒット数が 3 と 2 のものに分け, 後段の EI Hit Selector に出力する.

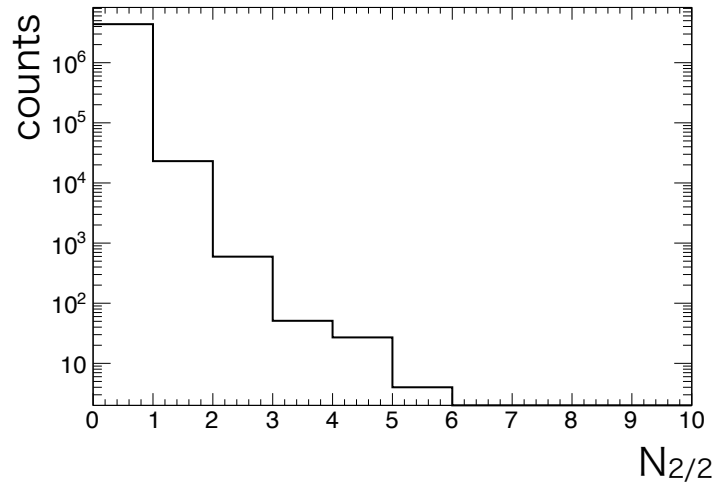


図 7.9 : TGC EI における 2/2 コインシデンスの代表点の数の分布. 1つの TGC EI チェンバーにおけるイベントごとの代表点の数の分布を示している. 高輝度 LHC におけるミュオンのパイルアップ数を再現したサンプルを用いて分布を作成した.

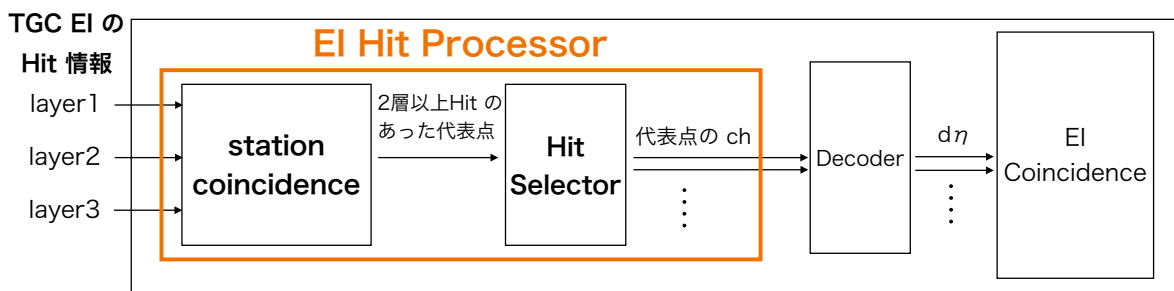


図 7.10 : EI Hit Processor の概要. EI station coincidence で各層のヒット情報を受け取り, ヒット数が 2 以上の代表点の情報を出力する. EI Hit Selector では受け取った代表点の情報からヒット数が多い代表点を最大 4 つ選び, 代表点のチャンネル番号を Decoder に出力する.

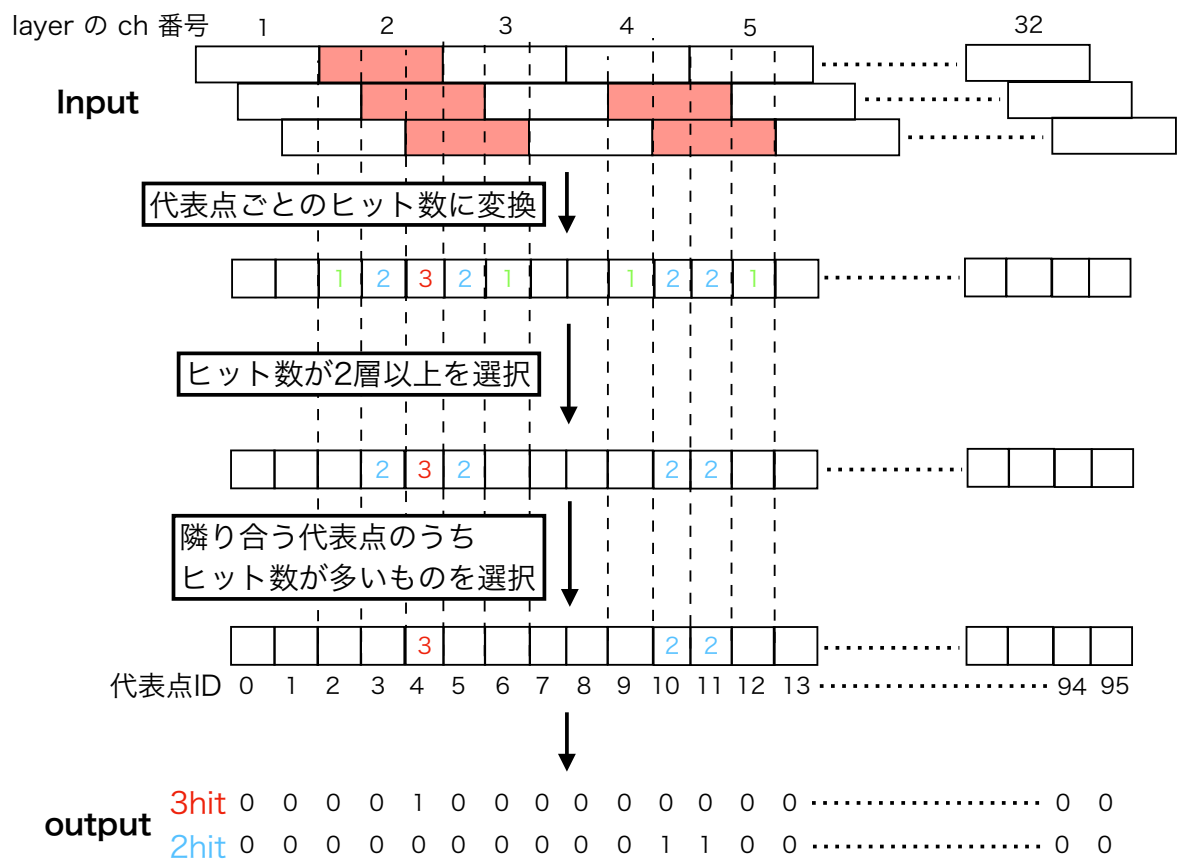


図 7.11 : EI station coincidence の概要. TGC EI から各層のヒット情報を受け取り, 2/3 コインシデンスをとることで2層以上にヒットがあった代表点の情報を後段の EI Hit Selector に送る.

## EI Hit Selector

EI Hit Selector では, EI station coincidence から送られてくるヒット数が 2 と 3 の代表点情報を受け取り, ヒット数が多い代表点を優先して最大 4 つ出力する. ヒット数が同じ代表点については,  $\eta$  位置が小さい代表点を優先する.

図 7.12 に EI Hit Selector の概要を示す. まず, EI station coincidence から送られてくるヒット数が 2 と 3 の代表点情報を, それぞれ代表点の  $\eta$  位置が小さいものと大きいもので 48 チャンネルずつに分けることで, 合計 4 つのパスに分ける. 各パスで並列に, クロックごとに 48 チャンネルのうち左から順番にヒットがあった代表点のチャンネルの番号を最大 4 つ選択する. その後, 4 つのパスから出力される最大 16 個の候補のうち, ヒット数が多く,  $\eta$  位置が小さいものから最大 4 つを選択する.

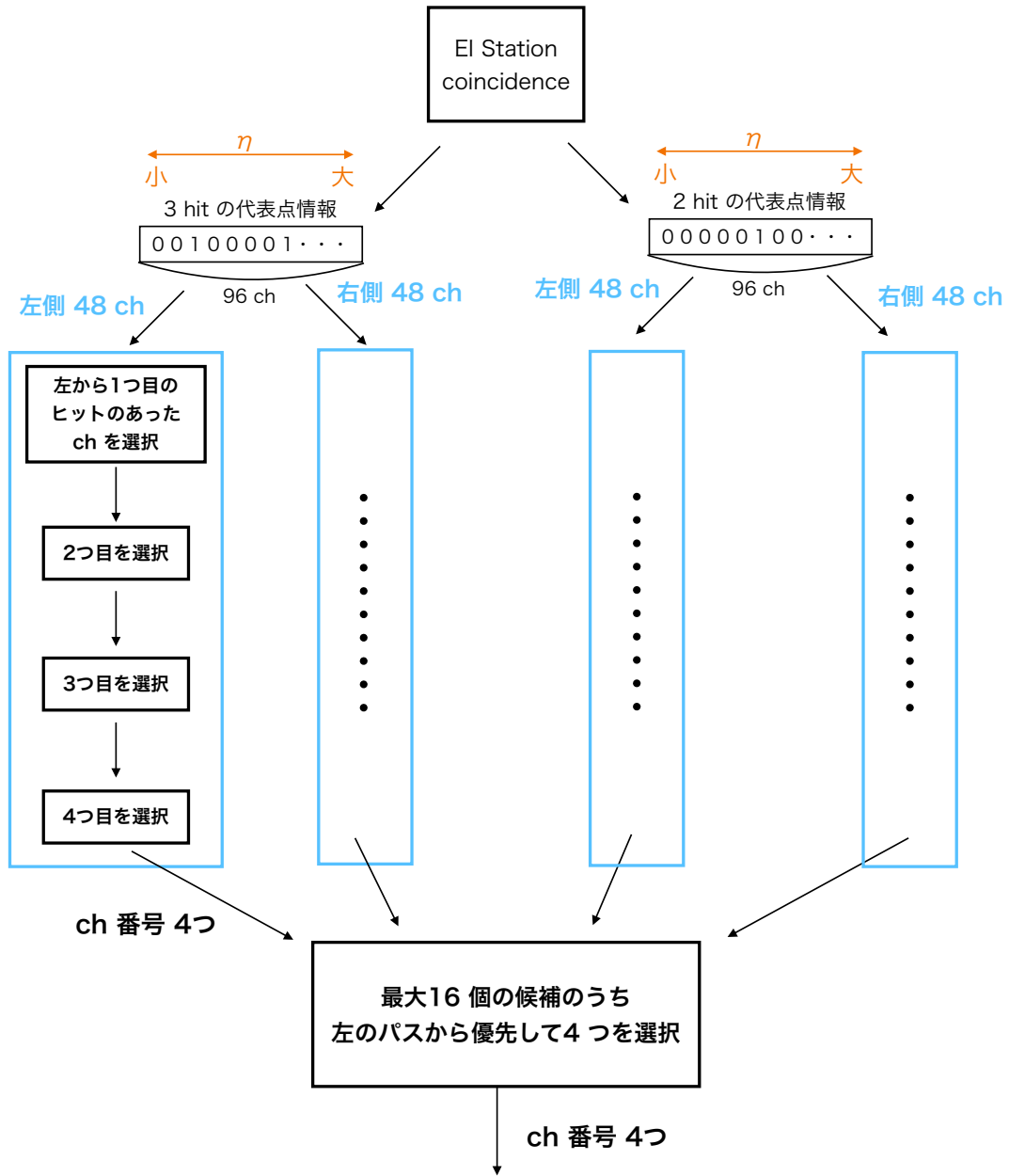


図 7.12 : EI Hit Selector の概要. EI station coincidence から受け取った代表点の情報を 4 つのパスに分け,  $\eta$  位置が小さいものから順番にそれぞれのパスで 4 つの代表点のチャンネル番号を選択する. それぞれのパスで選ばれた合計 16 個の代表点のうち, ヒット数が多く代表点の  $\eta$  位置が小さいものから 4 つを選び, Decoder に出力する.

## 7.4 BW-Inner coincidence ファームウェアの実装

BW-Inner coincidence では、パターンマッチング、Wire-Strip coincidence で計算された TGC BW におけるミューオンの飛跡情報と磁場の内側の検出器で得られた情報を組み合わせて 16 段階の  $p_T$  情報 (4 bit) を計算し、トリガー判定を行う。図 7.13 に BW-Inner coincidence 全体の概要を示す。TGC BW でのミューオンの飛跡情報と磁場の内側の検出器で得られた情報は Decoder によってデコードされる。Decoder では各検出器と TGC BW の位置のアライメントも行い、それぞれの検出器のコインシデンスロジックで使われる値が計算され、各モジュールに送られる。各モジュールで得られたトリガー情報は、“Which-Inner” と呼ばれるモジュールに送られる。磁場の内側の検出器はそれぞれカバーする領域が異なるため、“Which-Inner” では、TGC BW での飛跡情報から、どの検出器とのコインシデンスで得られたトリガー情報を最終的なトリガー情報として出力するかを決める。

以下では、開発した各検出器のコインシデンスファームウェアと “Which-Inner” モジュールについて説明する。

### 7.4.1 EI coincidence の実装

TGC EI のトラック情報を用いたコインシデンスロジックについて説明する。EI coincidence では、4.3.1 節で説明したように、TGC BW と TGC EI での  $\eta$  位置の差  $d\eta$  を用いて  $p_T$  を計算する。Decoder からは最大 4 つのトラック情報が計算され、送られてくるので、240 MHz クロックを用いて順番に 4 つのトラックのトリガー判定を行う。図 7.14 に EI coincidence の概要を示す。State 部分は図 7.15 に示すようなステート情報を各ロジックに分配する。ステート情報により各ロジックにイベントの境界を表す情報を与えることができる。

#### EI Track Selector

EI Track Selector では、240 MHz クロックを用いて、4 つのトラック情報から  $p_T$  の計算に用いるトラック情報を順に一つずつ選び、後段の  $p_T$  calculator に出力する。240 MHz クロックに同期したステート情報のみを用いて、出力するトラック情報を選択することができる。配置配線などによる信号の遅延を考慮して、1 つ目のトラックは図 7.15 の ① から ② の間に出力する。それ以降のトラックは ②、③、④ のステート情報が送られてきたときに出力する。

#### $p_T$ calculator (EI coincidence)

$p_T$  calculator の概要を図 7.16 に示す。 $p_T$  calculator では、まず EI Track Selector から送られてくる 240 MHz で同期されたトラック情報の  $d\eta$  を用いて LUT で  $p_T$  を計算する。その後、 $p_T$  merger で、LUT を用いて計算された  $p_T$  と Wire-Strip coincidence で計算された BW での  $p_T$



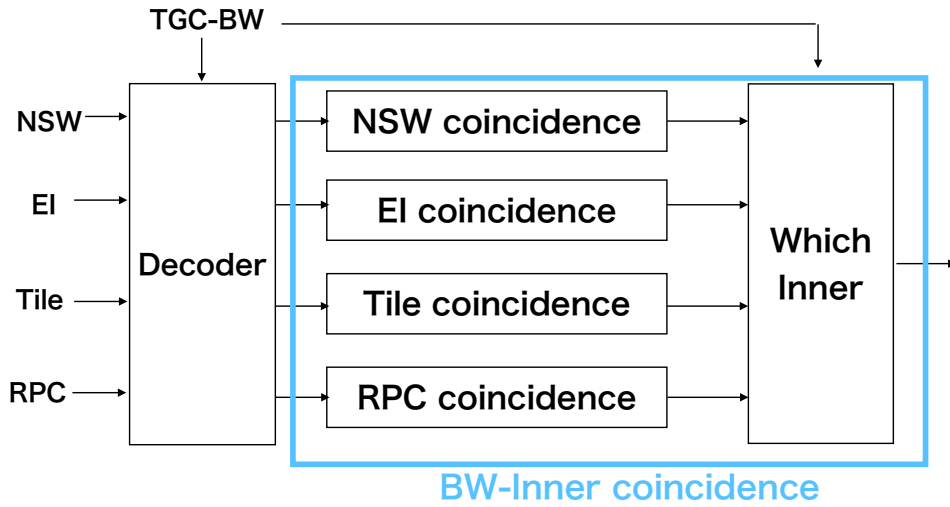


図 7.13 : BW-Inner coincidence 全体の概要. TGC BW でのミューオンの飛跡情報と磁場の内側の検出器で得られた情報は, Decoder によって各コインシデンスで用いられる値に変換される. “Which-Inner” では, TGC BW でのトリガー情報から, どのコインシデンスで得られたトリガー情報を出力するかを判別する.

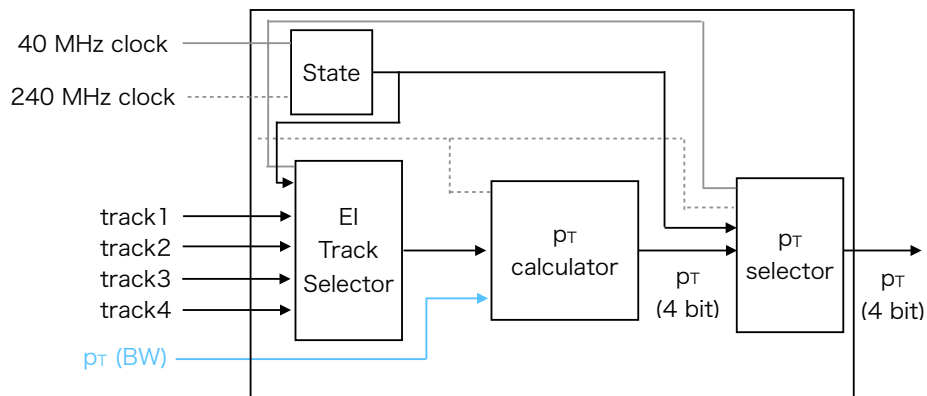


図 7.14 : EI coincidence の概要. 240 MHz クロックを用いて, 最大 4 トラックとコインシデンスをとる. State 部分では各ロジックに送る状態情報を生成する.

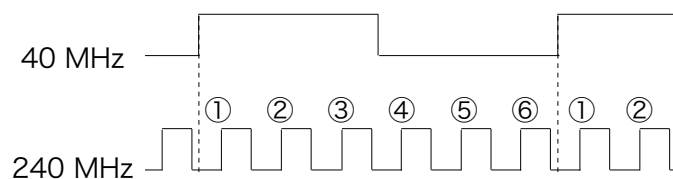


図 7.15 : コインシデンスロジックで用いる 40 MHz と 240 MHz のクロックで得られる 6 つのステート. ①~⑥ について各ロジックで別の処理を行う.

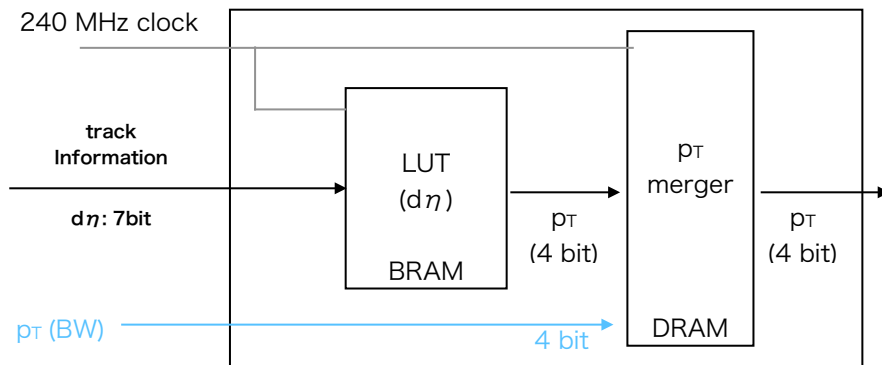


図 7.16 :  $p_T$  calculator (EI coincidence) の概要. EI Track Selector から送られてくるトラック情報から LUT を用いて  $p_T$  を計算し,  $p_T$  merger で BW での  $p_T$  と合わせて最終的な  $p_T$  を出力する.

から最終的な  $p_T$  を計算する. LUT は BRAM を用いて実装される. また,  $p_T$  merger も FPGA 上の内部メモリ を用いた LUT で実装される.

#### $p_T$ selector (EI coincidence)

ここでは, 240 MHz ごとに出力される 4 トラック分の  $p_T$  の中から, 一番高い  $p_T$  を選び出す.  $p_T$  の選び方は, 1 つ目と 2 つ目に出力される  $p_T$  を比較し, 高い方を Register と呼ばれるモジュールに保存する. それ以降はそれまで計算された一番高い  $p_T$  と比較して, 高い  $p_T$  を Register に保存する. 4 つの  $p_T$  の比較を行った後, Register に保存されている  $p_T$  を出力する.  $p_T$  の比較は 240 MHz クロックを用いて行うため, ステート情報を用いて 40 MHz のイベントの境界を与え, 前のイベントで計算された  $p_T$  と比較を行わないようにしている.

#### 7.4.2 RPC coincidence の実装

RPC BIS78 のトラック情報 を用いたコインシデンスロジックについて説明する. RPC BIS78 coincidence では, 4.3.3 節で説明したように, RPC と TGC BW での相対位置 ( $d\eta$ ,  $d\phi$ ) と RPC BIS78 で再構成された飛跡の角度 ( $\Delta\eta$ ,  $\Delta\phi$ ) を用いて, ( $d\eta \cdot d\phi$ ), ( $\Delta\eta \cdot d\eta$ ), ( $\Delta\phi \cdot d\phi$ ) の 3 種類の CW を使い,  $p_T$  の判定を行う. 図 7.17 に RPC BIS78 coincidence の概要を示す. Decoder からは最大 4 つのトラック情報が送られてくるので, 240 MHz クロックを用いて順番に 4 つのトラックのトリガー判定を行う. EI coincidence と同様に 40 MHz クロックと 240 MHz クロックにより得られるステート情報を用いて, 各ロジックにイベントの境界を表す情報を与える. RPC coincidence は EI coincidence と同様に 4 つのトラック情報に対して処理を行うことから, RPC coincidence で用いられる Track Selector と  $p_T$  selector は EI coincidence で用いられるものと同じロジックで実装した.

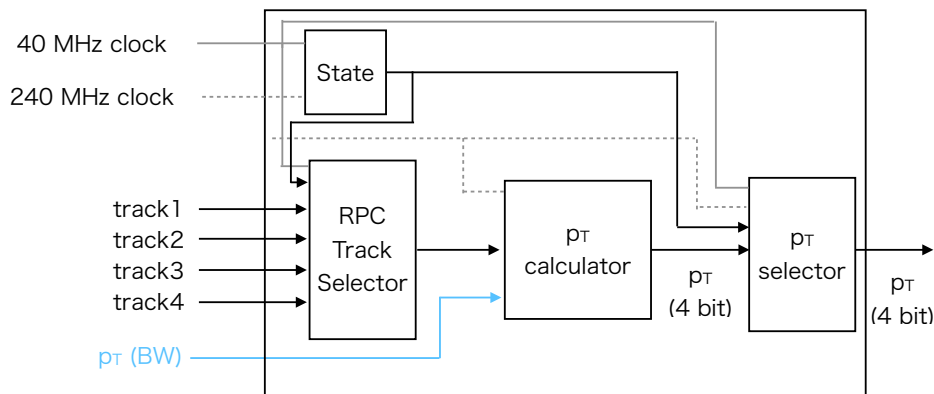


図 7.17 : RPC coincidence の概要. 240 MHz クロックを用いて, 最大 4 トラックとコインシデンスをとる. State 部分では各ロジックに送る状態情報を生成する.

### $p_T$ calculator (RPC coincidence)

RPC coincidence における  $p_T$  calculator の概要を図 7.18 に示す.  $p_T$  calculator では, Track Selector から送られてくる 240 MHz で同期されたトラック情報を用いて 3 種類の CW でそれぞれ  $p_T$  を計算する. CW は BRAM を使用した LUT で実装する. その後,  $p_T$  merger で, LUT を用いて計算された  $p_T$  と Wire-Strip coincidence で計算された  $p_T$  から最終的な  $p_T$  を計算する. また,  $p_T$  merger も BRAM を用いた LUT で実装する.

### 7.4.3 NSW coincidence の実装

NSW のトラック情報を用いたコインシデンスロジックについて説明する. NSW coincidence では, 4.3.2 で説明したように, NSW と TGC BW での相対位置  $d\eta$  と, NSW での  $\eta$  方向の角度  $\Delta\theta_{\text{NSW}}$  を用いた CW で  $p_T$  の判定を行う. NSW coincidence では, Decoder で計算される 16 個のトラック情報に対してトリガー判定を行う. 図 7.19 に NSW coincidence の概要を示す. トリガー判定を行う際に, 16 個のトラックを 1 つのパスで順番にトリガー判定を行うと処理時間が長くなってしまふ. そこで, 2 つのパスを用意して, 8 トラックずつ並行に処理を行うことで処理時間を短くする. また, NSW coincidence では, 320 MHz のクロックを用いることで 240 MHz クロックよりも高速に各ロジックを動作する. State 部分は図 7.20 に示すような, 40 MHz クロックと 320 MHz クロックにより得られる状態情報を用いて, 各ロジックにイベントの境界を表す情報を与える.

### NSW Track Selector

NSW Track Selector では, EI Track Selector と同じように, 320 MHz クロックを用いて, 8 つのトラック情報から  $p_T$  の計算に用いるトラック情報を順に一つずつ選び, 後段の  $p_T$  calculator に

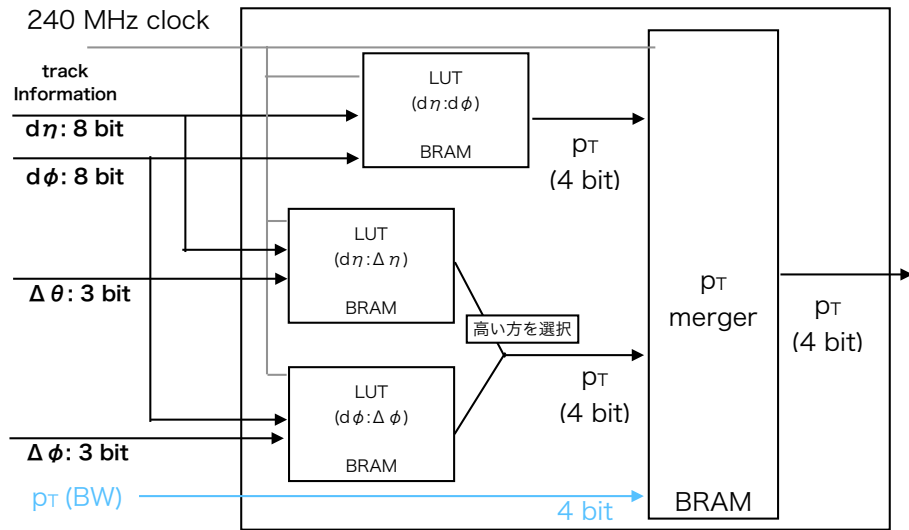


図 7.18 :  $p_T$  calculator (RPC coincidence) の概要. RPC Track Selector から送られてくるトラック情報から 3 種類の LUT を用いて  $p_T$  を計算する.  $(d\eta, \Delta\eta)$ ,  $(d\phi, \Delta\phi)$  の LUT から出力される  $p_T$  のうち高い方が選択され,  $p_T$  merger で  $(d\eta, d\phi)$  の LUT から出力される  $p_T$ , BW での  $p_T$  と合わせて最終的な  $p_T$  を出力する.

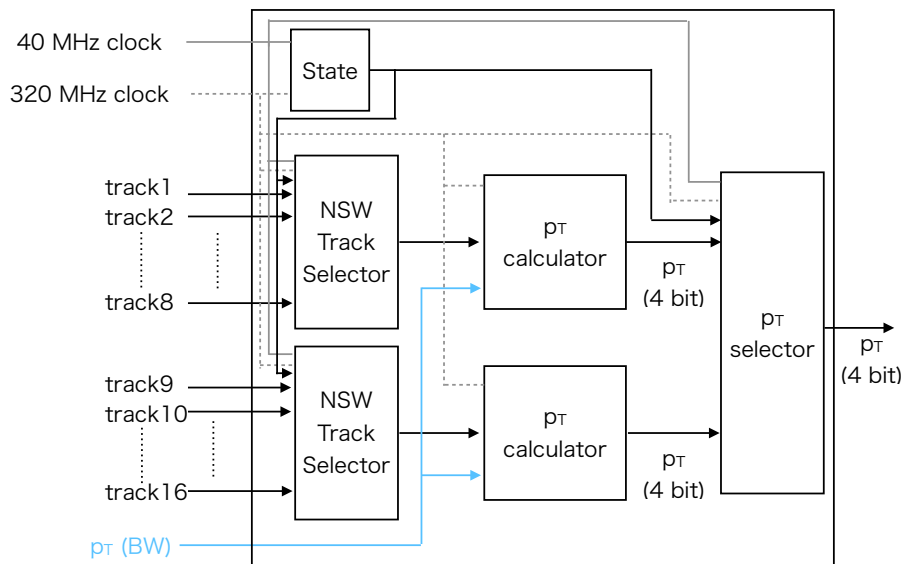


図 7.19 : NSW coincidence の概要. 320 MHz クロックを用いて, 2 つのパスで並列に最大 8 トラックずつコインシデンスをとる. State 部分では各ロジックに送るステート情報を生成する.

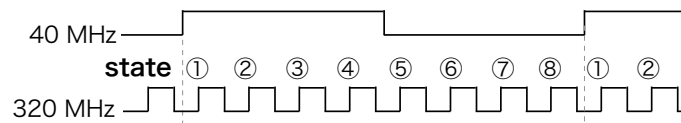


図 7.20 : コインシデンスロジックで用いる 40 MHz と 320 MHz のクロックで得られる 8 つのステート. ①~⑧ について各ロジックで別の処理を行う.

出力する. 320 MHz クロックに同期したステート情報のみを用いて, 出力するトラック情報を選択することができる. 配置配線などによる信号の遅延を考慮して, 1つ目のトラックは図 7.20 の ① から ② の間に出力する. それ以降のトラックは対応するステート情報が送られてきたときに出力する.

#### $p_T$ calculator (NSW coincidence)

NSW coincidence における  $p_T$  calculator の概要を図 7.21 に示す.  $p_T$  calculator では, まず Track Selector から送られてくる 320 MHz で同期されたトラック情報を用いて CW でそれぞれ  $p_T$  を計算する. CW は UltraRAM を使用した LUT で実装される. UltraRam は入力アドレス長 12 bit, 出力データ長 72 bit であることから, UltraRam を 4 つ用いることで, 1 つの track 情報の入力 (14 bit) に対して 72 bit のデータが出力される. 1 つの CW を定義する領域を 1 領域とすると, この 72 bit のデータに 18 領域分の  $p_T$  情報を詰め, BW における飛跡の位置情報から 1 つの  $p_T$  を選ぶようにすることで, 4 つの UltraRam によって 18 領域分の CW を実装することができる.

1 つの  $p_T$  が選択された後,  $p_T$  merger で BW での  $p_T$  と合わせて最終的な  $p_T$  の計算が行われる.  $p_T$  merger は BRAM を用いた LUT で実装される.

#### $p_T$ selector (NSW coincidence)

NSW coincidence における  $p_T$  selector では, 320 MHz に同期して出力される 16 トラック分の  $p_T$  の中から, 一番高い  $p_T$  を選び出す.  $p_T$  の選び方は, 2 つのパスで並列に計算された  $p_T$  を比較し, 高い方を Register に保存する. それ以降はそれまで計算された一番高い  $p_T$  と比較して, 一番高い  $p_T$  を Register に保存する. 全ての  $p_T$  の比較を行った後, Register に保存されている  $p_T$  を出力する.  $p_T$  の比較は 320 MHz クロックを用いて行うため, ステート情報を用いて 40 MHz のイベントの境界を与え, 前のイベントで計算された  $p_T$  と比較を行わないようにしている.

#### 7.4.4 Tile coincidence の実装

Tile カロリメータを用いたコインシデンスロジックについて説明する. Tile coincidence では, 4.3.4 節で説明したように, BW での  $\eta$  位置が  $1.2 < |\eta| < 1.3$  なら D6 セルに落としたエネ

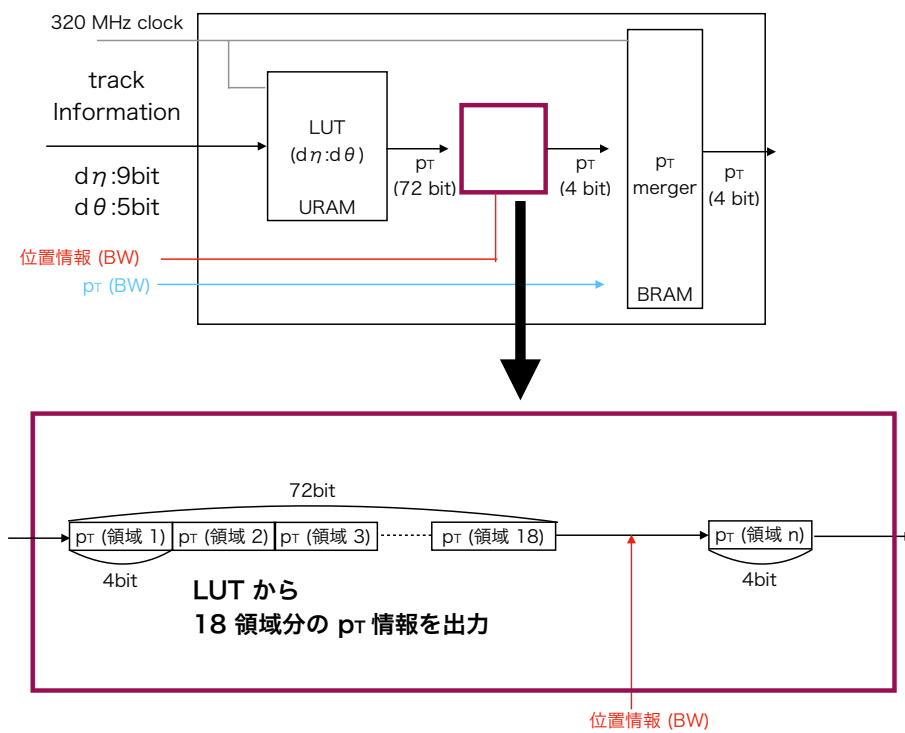


図 7.21 :  $p_T$  calculator (NSW coincidence) の概要. NSW Track Selector から送られてくるトラック情報から, UltraRam を用いて実装した LUT で  $p_T$  を計算する. 下の図は, UltraRam から出力される 72 bit のデータから 4 bit の  $p_T$  を抽出する方法について示している.  $p_T$  merger において, 抽出された  $p_T$  と BW での  $p_T$  と合わせて最終的な  $p_T$  を出力する.

ルギー,  $1.05 < |\eta| < 1.2$  なら D5 セルと D6 セルに落としたエネルギーの合計を確認し, 閾値を設けてミューオンのヒットを要求する. BW で判定された  $p_T$  によって, BW での  $\phi$  方向に近い 2 または 3 モジュールのエネルギー情報を確認しトリガーを発行する. Tile カロリメータの 1 つのモジュールの  $\phi$  方向の幅は  $2\pi/64$  であり, 1 つのトリガーセクターの幅が  $2\pi/32$  であることから, 4 つの Tile モジュールに対してエネルギー情報を確認する.

図 7.22 に Tile coincidence の概要を示す. Tile coincidence は, LUT とミューオンのヒットを判定する  $p_T$  calculator で構成される. BW での  $p_T$  と位置情報を LUT に出力し, Tile カロリメータにおける D6, D5+D6 セルのどちらを確認するか, そして 4 つのモジュールのうちどの 2 つ (3 つ) のモジュールを確認するかの情報 (Mask 情報) を出力する.  $p_T$  calculator で, Tile カロリメータのエネルギー情報と Mask 情報を受け取り, Mask 情報が示すセル・モジュールのエネルギー情報を確認する. 確認したセル・モジュールのエネルギーが閾値を超えていた場合, ミューオンのヒットがあったと判定し BW での  $p_T$  を後段に送る.

#### 7.4.5 “Which-Inner” の実装

“Which-Inner” では, BW におけるトリガー情報から, どの検出器とのコインシデンスのトリガー情報を後段に送るかを決める.

図 7.23 に “Which-Inner” の概要を示す. BW で判定された  $p_T$ , 電荷, 位置情報を LUT に入力し, どの検出器とのコインシデンスを選択するかについての情報 (Inner Detectors flag) を出力する.  $p_T$  selector において Inner Detectors flag が立っている 検出器のうちコインシデンスがとれたものを選択し, 後段にその検出器でのトリガー情報を出力する. Inner Detectors flag が立っていて, かつコインシデンスがとれている検出器が複数ある場合, NSW  $\rightarrow$  RPC  $\rightarrow$  EI  $\rightarrow$  Tile の順で優先順位をつけて選択する. 例えば, RPC と Tile で Inner Detectors flag が立っていて, RPC, EI, Tile でコインシデンスがとれていた場合, RPC, Tile のうち優先順位の高い RPC でのトリガー情報を後段に出力する.

$p_T$  selector は 40 MHz クロックを用いてコインシデンスの選択を行う. 各検出器のコインシデンスは Decoder から入力があったから  $p_T$  が出力されるまでの時間が異なり, Tile coincidence は他よりも 40 MHz で 1 クロック分以上早い. そのため, Tile coincidence のトリガー情報は遅らせて  $p_T$  selector に入力することで, 同じイベントにおけるトリガー情報に対してコインシデンスをとる検出器の選択を行う.

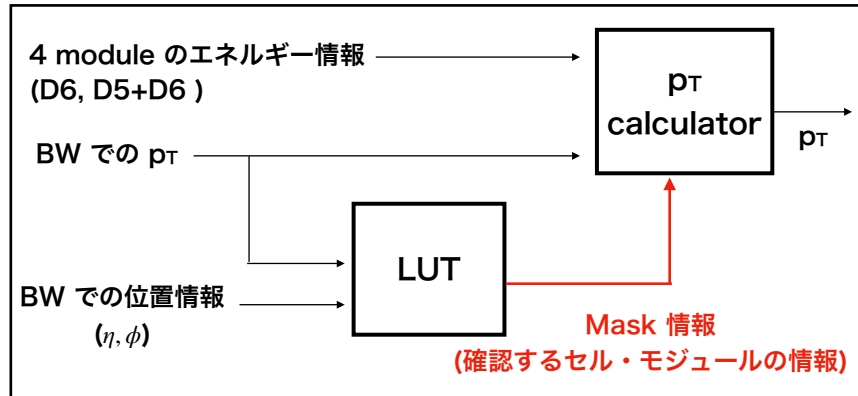


図 7.22 : Tile coincidence の概要. LUT で, BW での  $p_T$ , 位置情報から Tile カロリーメータのどのセル・モジュールのエネルギー情報を確認するかの Mask 情報を出力する.  $p_T$  calculator において, Tile カロリーメータのエネルギー情報と Mask 情報を受け取り, Mask 情報が示すセル・モジュールのエネルギー情報を確認する. 確認したセル・モジュールのエネルギーが閾値を超えていた場合, BW での  $p_T$  を後段に送る.

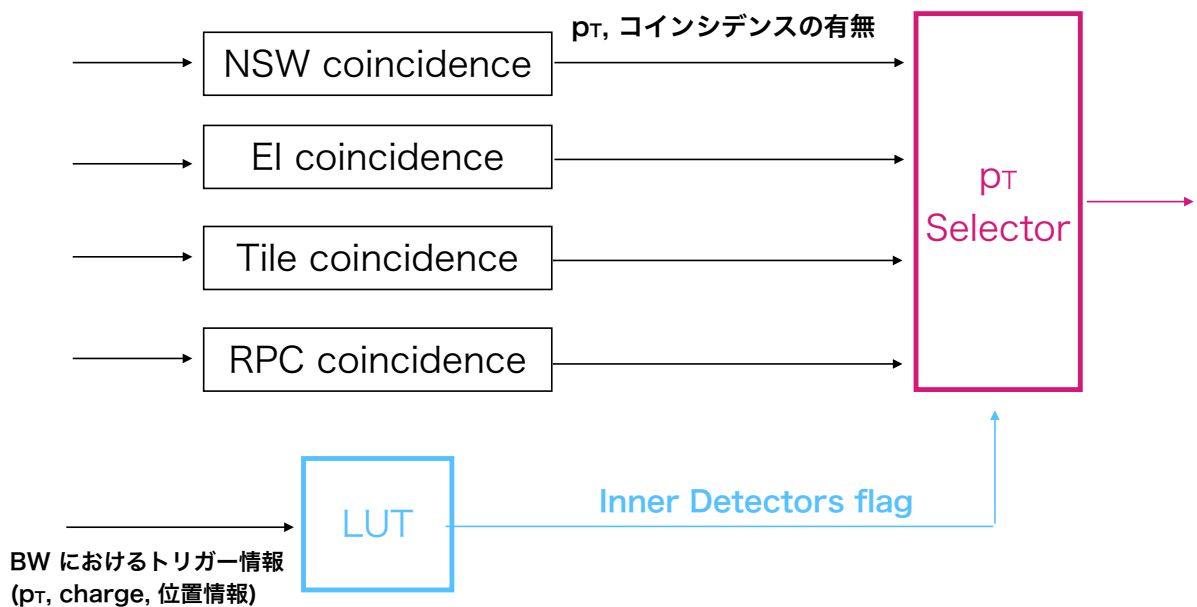


図 7.23 : “Which-Inner” の概要. まず BW でのトリガー情報から LUT を用いて Inner Detectors flag を出力する. Inner Detectors flag が立っている検出器のうちコインシデンスがとれているものを選択し, トリガー情報を後段に送る. 複数ある場合, NSW → RPC → EI → Tile の順で優先順位をつけて選択する.



## 7.5 シミュレーションを用いた動作確認

開発したファームウェアが正しく動作するかを確認するために、回路のシミュレーションを用いて動作検証を行った。回路シミュレーションには、Xilinx 社の 統合開発環境 “Vivado” [42] を用いて、シミュレーション上で入力した情報に対して、正しく出力がされるかを確認した。

以下では、開発した各ファームウェアの動作検証の結果について述べる。

### 7.5.1 パターンマッチング

ここでは、開発したストリップパターンマッチングについて、Address Specifier, UltraRam, Track Selector の動作検証の結果を説明する。TGC Hit Processor については、先行研究で開発されたロジックと同じであり、正しく動作することが確認されている。[32]

#### Address Specifier

TGC の各ステーションの代表点ごとのヒット数は Address Specifier に送られる。今回シミュレーションで入力した TGC の代表点は図 7.24 のように、2 つの Address Specifier が扱う領域にまたがっている。ここで M1, M2 はそれぞれ 4 チャンネル、2 チャンネルをまとめて 1 つのグループとして扱い、M1 global ID, M2 global ID を用いて識別する。各 ID は中心の代表点から番号が設定されている。グループ中での位置は M1 local ID, M2 local ID を用いて識別する。

Address Specifier では、表 7.1 に示すようなヒット数が多い代表点の組み合わせから最大 6 組を UltraRAM への入力アドレスを出力する。後段の Track Selector ではヒット数の多い組み合わせに対応したパターンを出力するため、M1 local ID, M2 local ID ごとのヒット数も出力する。Address Specifier が正しく動作する場合には、表 7.2 に示す順序で入力アドレスとヒット数を出力する。

図 7.25 に、シミュレーションで得た Address Specifier 0, Address Specifier 1 の入力アドレスとヒット数の出力結果を示す。シミュレーションの結果において、表 7.2 に示した入力アドレスとヒット数が優先順位が高い順に出力されている。

#### UltraRAM

UltraRAM では 2 つの Address Specifier から入力アドレスを受け取り、デュアルポートでそれぞれが対応する角度情報 ( $\Delta\phi$ ) を出力する。LUT では、入力アドレス内の M3 ID から対応する位置情報 ( $\phi$ ) を出力する。今回のシミュレーションでは、図 7.26 に示すような飛跡の入力アドレスに対して、UltraRam に適当に設定した  $\Delta\phi$  の値を保存した。表 7.3 に各飛跡の入力アドレスと UltraRam に保存した  $\Delta\phi$  の値を示す。また、入力アドレス内の M3 ID に対して LUT に図 7.26 のような  $\phi$  の値を保存した。

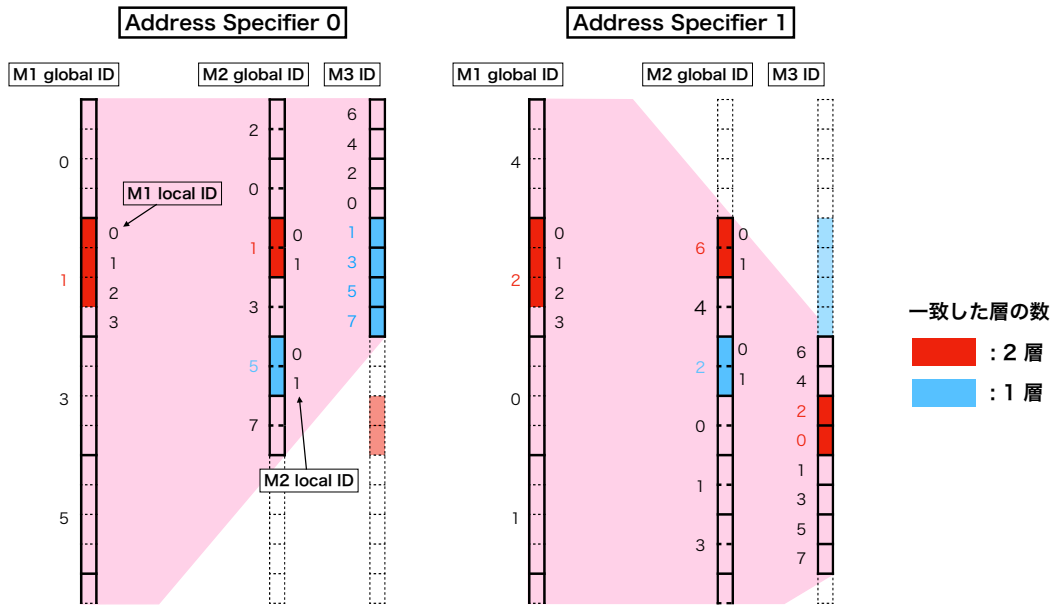


図 7.24 : 2 つの Address Specifier が扱う各代表点の ID の図.

表 7.2 : 図 7.24 で示すヒットに対して Address Specifier が正しく動作する場合に予想される出力. Address Specifier 0 と Address Specifier 1 におけるそれぞれの出力を示す. 上から, 表 7.1 に示した順番に沿って, 優先順位が高い飛跡の候補を最大 6 つ示している. 入力アドレスはそれぞれ M1 global ID, M2 globalID, M3 ID を指す.

Address Specifier	入力アドレス			ヒット数 (M1 local ID, M2 local ID)							
	M1	M2	M3	(0, 0)	(1, 0)	(2, 0)	(3,0)	(0, 1)	(1, 1)	(2, 1)	(3, 1)
0	1	1	1	5	5	5	0	5	5	5	0
	1	1	3	5	5	5	0	5	5	5	0
	1	1	5	5	5	5	0	5	5	5	0
	1	1	7	5	5	5	0	5	5	5	0
	1	5	1	4	4	4	0	4	4	4	0
	1	5	3	4	4	4	0	4	4	4	0
1	2	6	2	6	6	6	0	6	6	6	0
	2	6	0	6	6	6	0	6	6	6	0
	2	2	0	5	5	5	0	5	5	5	0
	2	2	2	5	5	5	0	5	5	5	0



図 7.25 : Address Specifier の回路シミュレーション. それぞれで表 7.2 に示す優先順位に従って UltraRAM への入力アドレスとヒット数を最大 6 組出力している.

図 7.27 に、シミュレーションで得た UltraRAM と LUT の出力結果を示す. UltraRam の 2 つのポートからの出力をそれぞれ UltraRam A, UltraRam B で示している. 入力アドレスに対して保存した値が出力されており, UltraRAM と LUT が正しく動作していることを確認した.

### Track Selector

Track Selector では UltraRAM から出力される合計 16 組のパターンに対して、マッチしたレイヤー数が多いものを優先して 1 つに絞り込んでいく. 16 組の中から 1 つに絞られたパターンは Register において比較・保存されていき, 全てのパターンを比較すると Register は保存されているパターンを出力する. 今回シミュレーションで入力したヒットの組み合わせでは, 表 7.3 に示した飛跡が再構成され, Track Selector が正しく動作している場合には飛跡 ID が ④ の候補 (ヒットレイヤー数が多く,  $\Delta\phi$  が小さい ( $p_T$  が大きい) もの) が選ばれる.

図 7.28 に、シミュレーションで得た Track Selector の出力結果を示す. シミュレーションの結果で正しく飛跡 ID が ④ の候補が選ばれている.

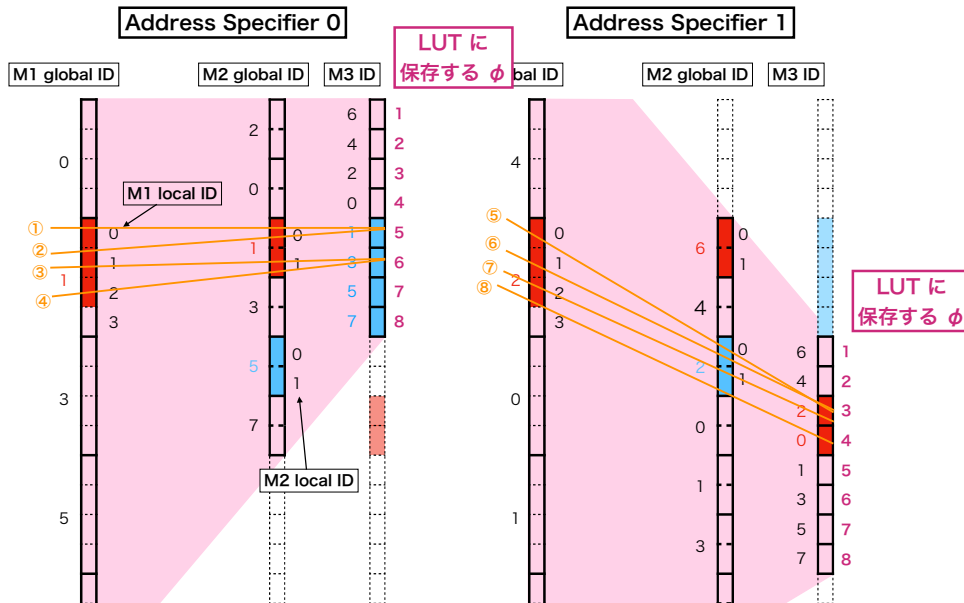


図 7.26 : 今回のシミュレーションで UltraRam に値を保存する飛跡. 8 つの飛跡に対して  $\Delta\phi$  の値を保存した. 各 M3 ID に対して LUT に保存する  $\phi$  の値も示す.

表 7.3 : 今回のシミュレーションで使用した UltraRAM に保存する飛跡の角度情報.

飛跡 ID	入力アドレス					UltraRAM に保存する値
	M1 global ID	M2 global ID	M3 ID	M1 local ID	M2 local ID	
①	1	1	1	0	0	4
②	1	1	1	1	0	3
③	1	1	3	1	1	2
④	1	1	3	2	1	1
⑤	2	2	2	0	0	8
⑥	2	2	2	1	0	7
⑦	2	2	2	2	1	6
⑧	2	2	0	2	1	5

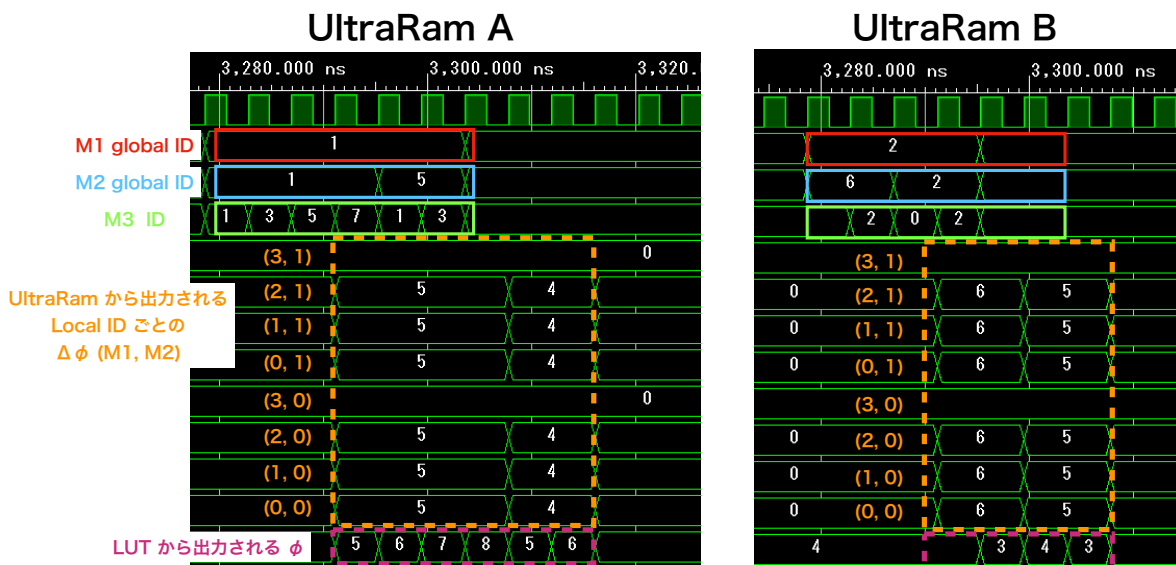


図 7.27 : UltraRam, LUT の回路シミュレーション. 表 7.3 に示す出力と LUT で予想される出力が確認できる.

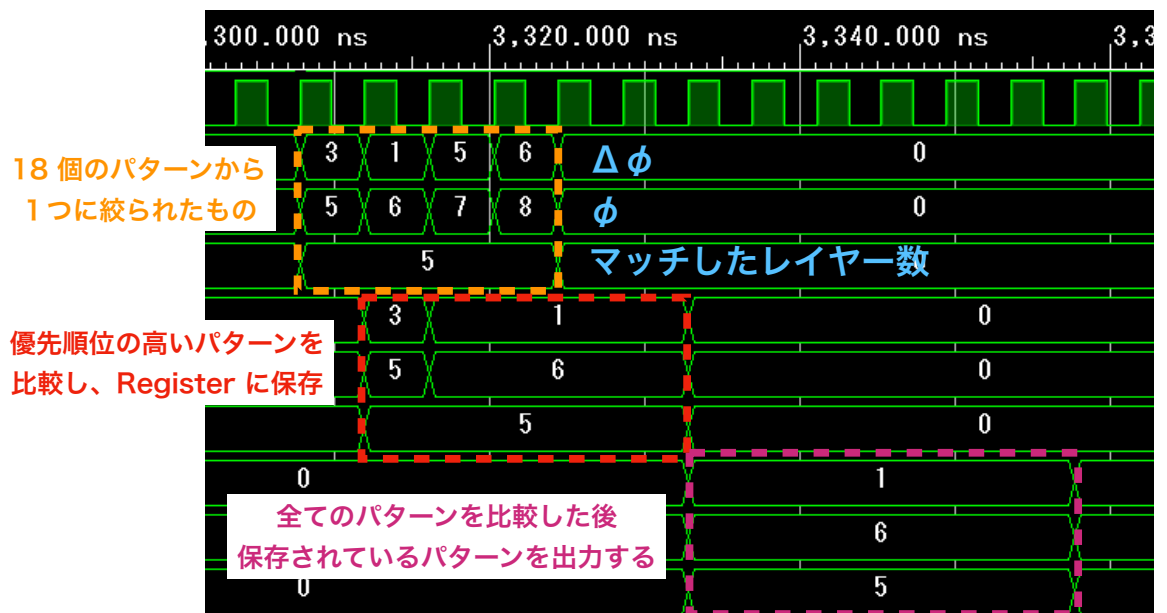


図 7.28 : TrackSelector の回路シミュレーション. 最終的に, ヒットレイヤー数が多く,  $\Delta\phi$  が小さい ( $p_T$  が大きい) ④ のパターンが出力されている.

表 7.4 : EI Hit Selector のテストにおける, 入力した代表点情報.

	ヒット数 2, $\eta$ 小	ヒット数 2, $\eta$ 大	ヒット数 3, $\eta$ 小	ヒット数 3, $\eta$ 大
チャンネル番号	11, 13, 15, 17, 19	59, 61, 63, 65, 67	2, 4, 6	50, 52

### 7.5.2 EI Hit Processor

ここでは EI Hit Processor について, EI station coincidence と EI Hit Selector の動作検証について説明する.

#### EI station coincidence

EI station coincidence では, TGC EI のワイヤー 3 層のヒット情報を 2/3 コインシデンスを用いて代表点の情報に変換する. 2/3 コインシデンスでは, 3 層中 2 層以上のヒットを要求し, 隣り合う代表点のうち少なくとも一方のヒット数が多い場合, 選択しないようにする. 図 7.29 に今回のシミュレーションで入力した各層のヒットと代表点情報への変換の概要を示す. ヒット数により, それぞれを 96 bit の代表点情報に分けて, 後段の EI Hit Processor へ出力する.

図 7.30 にシミュレーションの結果を示す. 図 7.29 における正しい代表点の情報が出力されることを確認した.

#### EI Hit selector

EI Hit Selector では, EI station coincidence から送られてくるヒット数が 2 と 3 の代表点の情報を, それぞれ  $\eta$  方向に大きいものと小さいもので 2 つのパスに分け, それぞれで  $\eta$  方向に小さいものから最大 4 つの代表点を選択する. その後, 各パスで選択された代表点から, ヒット数が大きく  $\eta$  方向に小さいものを 4 つ選ぶ. 今回のシミュレーションでは表 7.4 に示すような代表点のチャンネル番号にヒットがあるような代表点の情報を入力とした. チャンネル番号が小さいものが  $\eta$  方向に小さいものであるため, 最終的に 2, 4, 6, 50 の代表点が選択されることが予想される.

図 7.31 にシミュレーションの結果を示す. 各パスで最大 4 つずつ代表点が選択されており, 最終的に出力される 4 つの代表点は予想通りであることが確認できる.

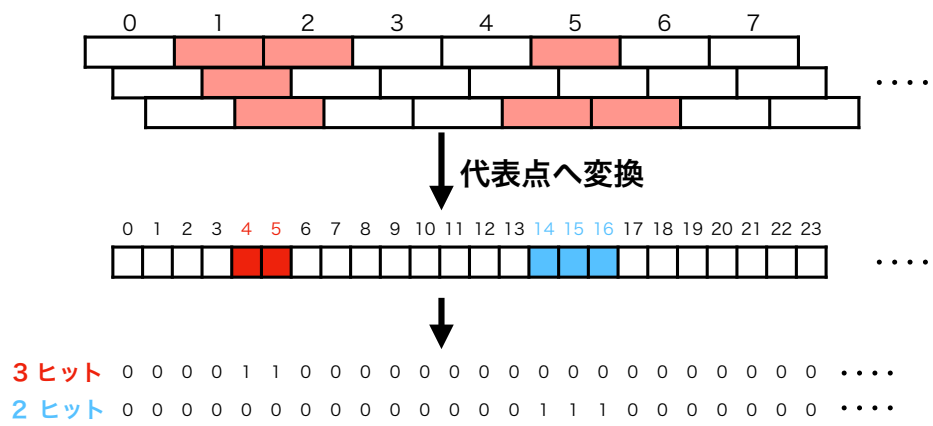


図 7.29 : 今回のシミュレーションで入力した TGC EI のヒットと代表点情報への変換の概要. ヒット数が 2 と 3 の代表点情報がそれぞれ出力される.

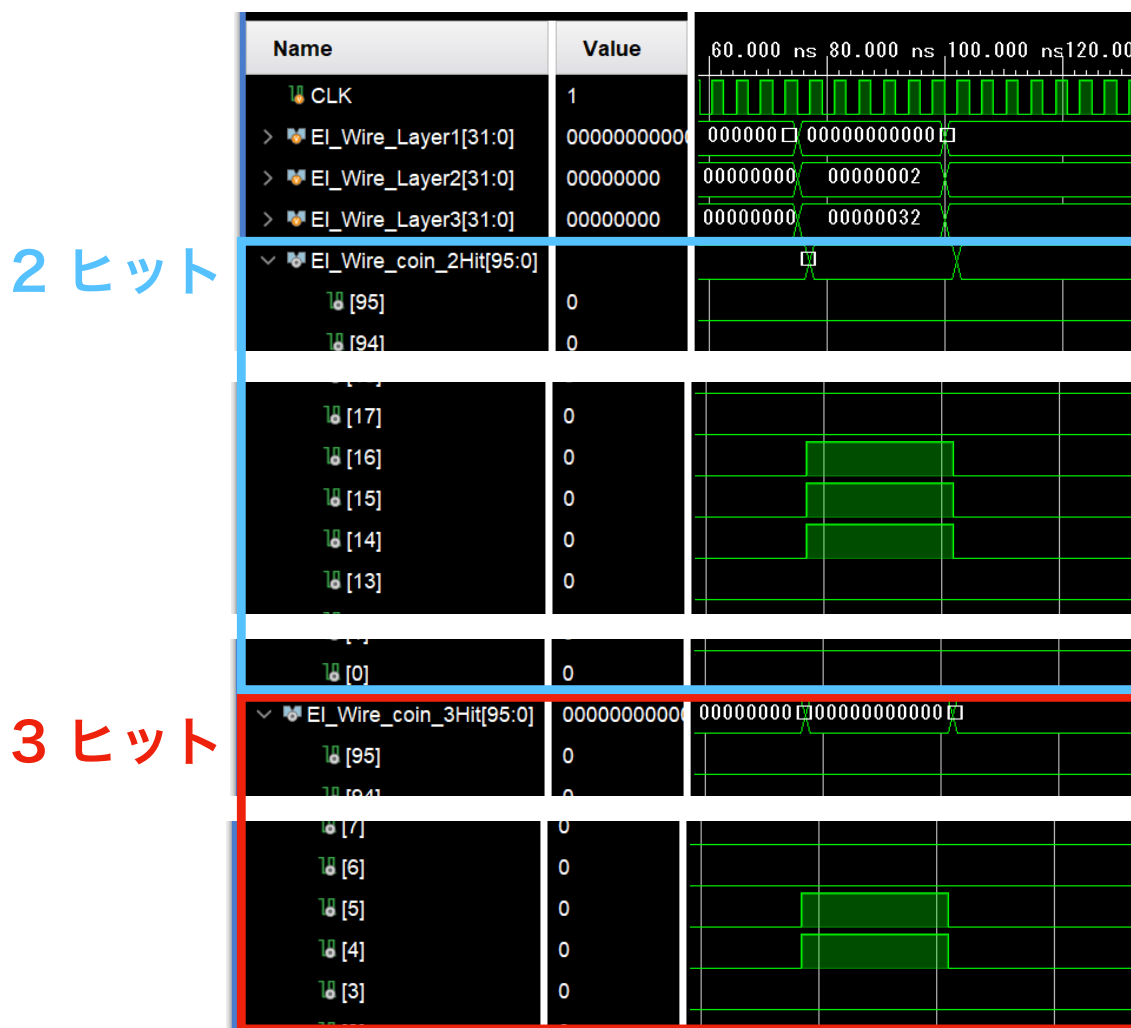


図 7.30 : EI station coincidence の回路シミュレーション. 図 7.29 に示したヒット情報を入力としている. 青で囲んだ部分が 2 層にヒットがあった代表点, 赤で囲んだ部分が 3 層にヒットがあった代表点の情報を示している. 左の数字は代表点のチャンネル番号を示す.



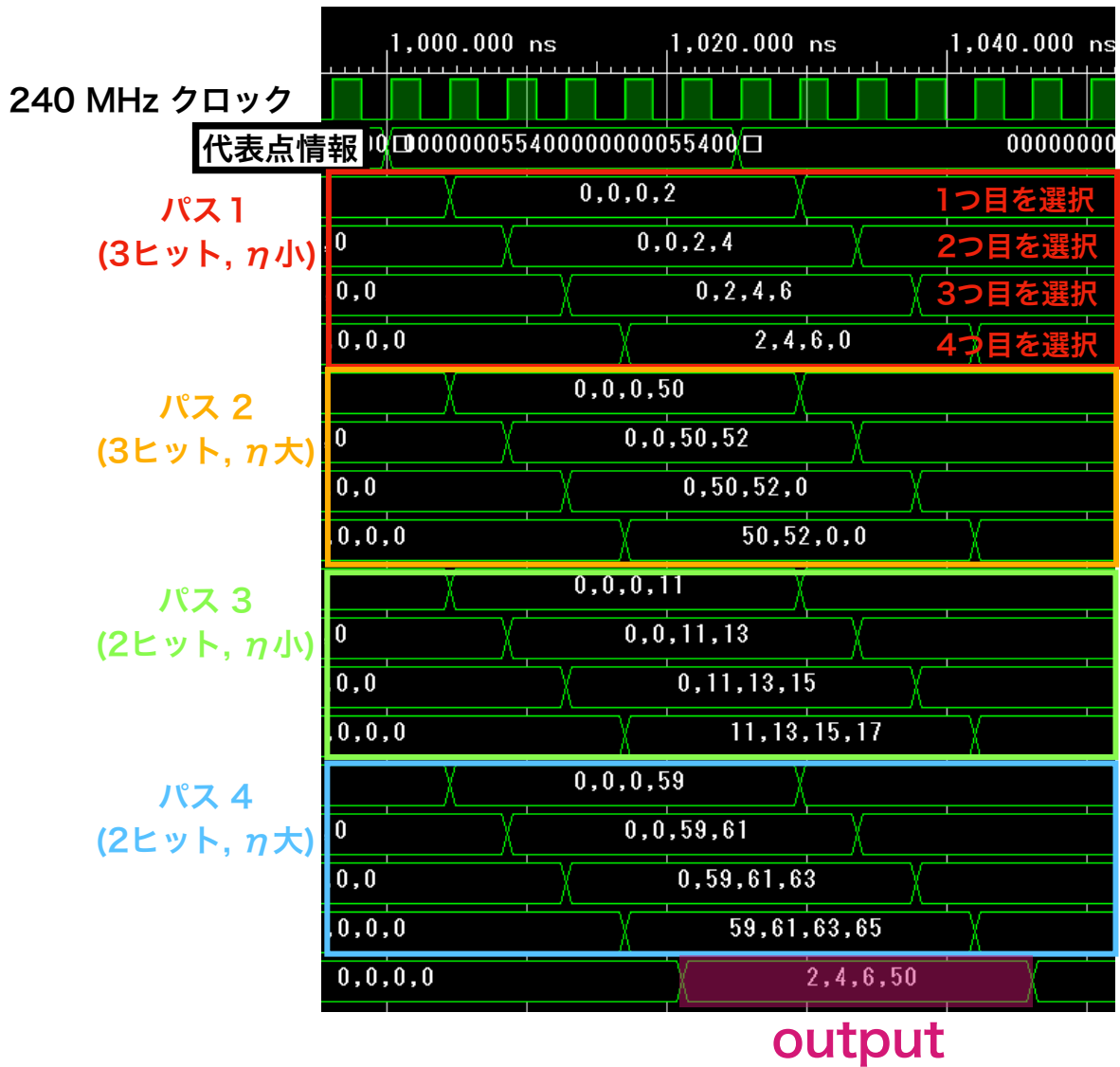


図 7.31 : EI Hit Selector の回路シミュレーション. それぞれのパスで 4 つの代表点のチャンネル番号が選択されている. 0 はヒットがあった代表点がない場合を示す. 最終的に, ヒット数が 3 で  $\eta$  の小さいパスから 2, 4, 6 が, ヒット数が 3 で  $\eta$  の大きいパスから 50 が選ばれる.

### 7.5.3 BW-Inner coincidence

ここでは、BW-Inner coincidence における各検出器のコインシデンスと “Which-Inner” の動作検証について説明する。

#### EI coincidence

EI coincidence では、最大4つのトラック情報 ( $d\eta$ ) を Track Selector を用いて順番に選択し、 $p_T$  の計算を行う。トラック情報から LUT を用いて  $p_T$  が計算され、その後  $p_T$  merger で BW での  $p_T$  と合わせた  $p_T$  が判定される。4つのトラック情報から計算された  $p_T$  は  $p_T$  selector で一番高いものが選ばれる。今回のシミュレーションで使用した、4つのトラック情報における  $d\eta$  を表す値と LUT に保存する  $p_T$  の値の例を表 7.5 に示す。BW での  $p_T$  の値は例として2で入力し、 $p_T$  merger では、BW での  $p_T$  と LUT で計算された  $p_T$  のうち、高い方を選ぶようにした。このとき、 $p_T$  selector で出力される最終的な  $p_T$  の値は、表 7.5 における LUT に保存する  $p_T$  と BW での  $p_T$  の値の中で一番高い4になる。

図 7.32 に EI coincidence のシミュレーションの結果を示す。予想される  $p_T$  の値が出力されていることが確認できる。

#### RPC coincidence

RPC coincidence では、最大4つのトラック情報 ( $d\eta$ ,  $d\phi$ ,  $\Delta\eta$ ,  $\Delta\phi$ ) を Track Selector を用いて順番に選択し、 $p_T$  の計算を行う。トラック情報から3種類の LUT を用いて  $p_T$  が計算され、その後  $p_T$  merger で BW での  $p_T$  と合わせた  $p_T$  が判定される。4つのトラック情報から計算された  $p_T$  は  $p_T$  selector で一番高いものが選ばれる。今回のシミュレーションで使用した、4つのトラック情報の各変数を表す値と、LUT に保存する  $p_T$  の値の例を表 7.6 に示す。BW での  $p_T$  の値は例として7で入力し、 $p_T$  merger では、BW での  $p_T$  と LUT で計算された  $p_T$  のうち、高い方を選ぶようにした。このとき、 $p_T$  selector で出力される最終的な  $p_T$  の値は、表 7.6 における LUT に保存する  $p_T$  と BW での  $p_T$  の値の中で一番高い12になる。

図 7.33 に RPC coincidence のシミュレーションの結果を示す。予想される  $p_T$  の値が出力されていることが確認できる。

表 7.5 : EI coincidence のテストにおける  $d\eta$  を表す値 と LUT に保存する  $p_T$  の値. シミュレーションで入力した4つのトラックにおける  $d\eta$  と LUT から出力される  $p_T$  の値を示す。

	track1	track2	track3	track4
トラックの $d\eta$	4	5	6	7
LUT に保存する $p_T$	1	2	3	4

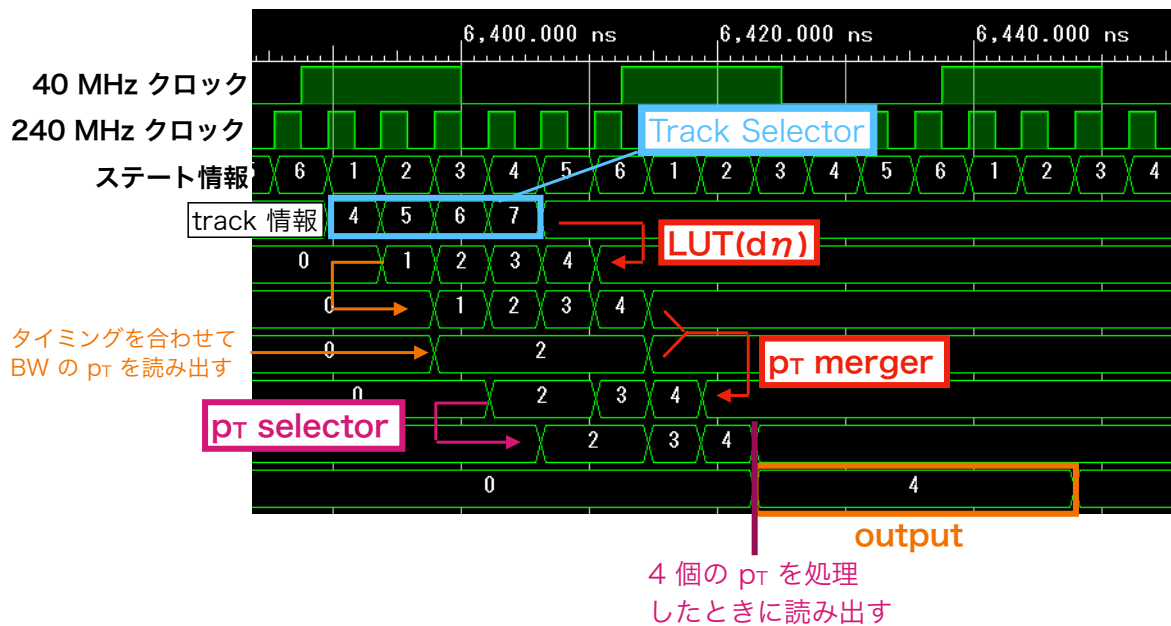


図 7.32 : EI coincidence の回路シミュレーション. Track Selector で 4 つのトラックを順番に出力し,  $p_T$  計算を行う. LUT,  $p_T$  merger は BRAM を用いて実装し, 入力があったから 1 クロック後に出力を行う.  $p_T$  selector から出力される最終的な  $p_T$  が正しい値であることが確認できる.

### NSW coincidence

NSW coincidence では, 最大 16 個のトラック情報 ( $d\eta, \Delta\theta$ ) を 2 つのパスに分け, 8 トラックを Track Selector を用いて順番に選択し  $p_T$  の計算を行う. トラック情報から LUT を用いて  $p_T$  が計算され, その後  $p_T$  merger で BW での  $p_T$  と合わせた  $p_T$  が判定される. NSW coincidence では, トラック情報から  $p_T$  を計算する LUT の実装に UltraRam を使用する. UltraRam の出力データは 72 bit であるため, LUT からは  $p_T$  情報 4 bit が 18 個分出力され, BW での位置情報を用いてこの中から 1 つの  $p_T$  を取り出す. 合計 16 個のトラック情報から計算された  $p_T$  は  $p_T$  selector で一番高いものが選ばれる.

今回のシミュレーションで使用した, 16 個のトラック情報を表す値と, LUT に保存する  $p_T$  の値の例を表 7.7 に示す. BW での位置情報を表す値を例として 1 として, この値を用いることで UltraRam の出力から表 7.7 の  $p_T$  を取り出せるように UltraRam に保存する 72 bit のデータを設定した. また, BW での  $p_T$  の値は例として 7 で入力し,  $p_T$  merger では, BW での  $p_T$  と LUT で計算された  $p_T$  のうち, 高い方を選ぶようにした. このとき,  $p_T$  selector で出力される最終的な  $p_T$  の値は, 表 7.7 における LUT での  $p_T$  と BW での  $p_T$  の値の中で一番高い 15 になる.

図 7.34 に NSW coincidence のシミュレーションの結果を示す. 予想される  $p_T$  の値が出力され

表 7.6 : RPC coincidence のテストにおけるトラックの情報を表す値と LUT に保存する  $p_T$  の値. シミュレーションで入力した 4 つのトラックにおけるトラック情報と各 LUT から出力される  $p_T$  の値を示す.

	track1	track2	track3	track4
トラックの $d\eta, d\phi$	4, 4	5, 5	6, 6	7, 7
LUT ( $d\eta:d\phi$ ) に保存する $p_T$	1	6	7	12
トラックの $d\eta, \Delta\eta$	4, 4	5, 5	6, 6	7, 7
LUT ( $d\eta:\Delta\eta$ ) に保存する $p_T$	2	5	8	11
トラックの $d\phi, \Delta\phi$	4, 4	5, 5	6, 6	7, 7
LUT ( $d\phi:\Delta\phi$ ) に保存する $p_T$	3	4	9	10

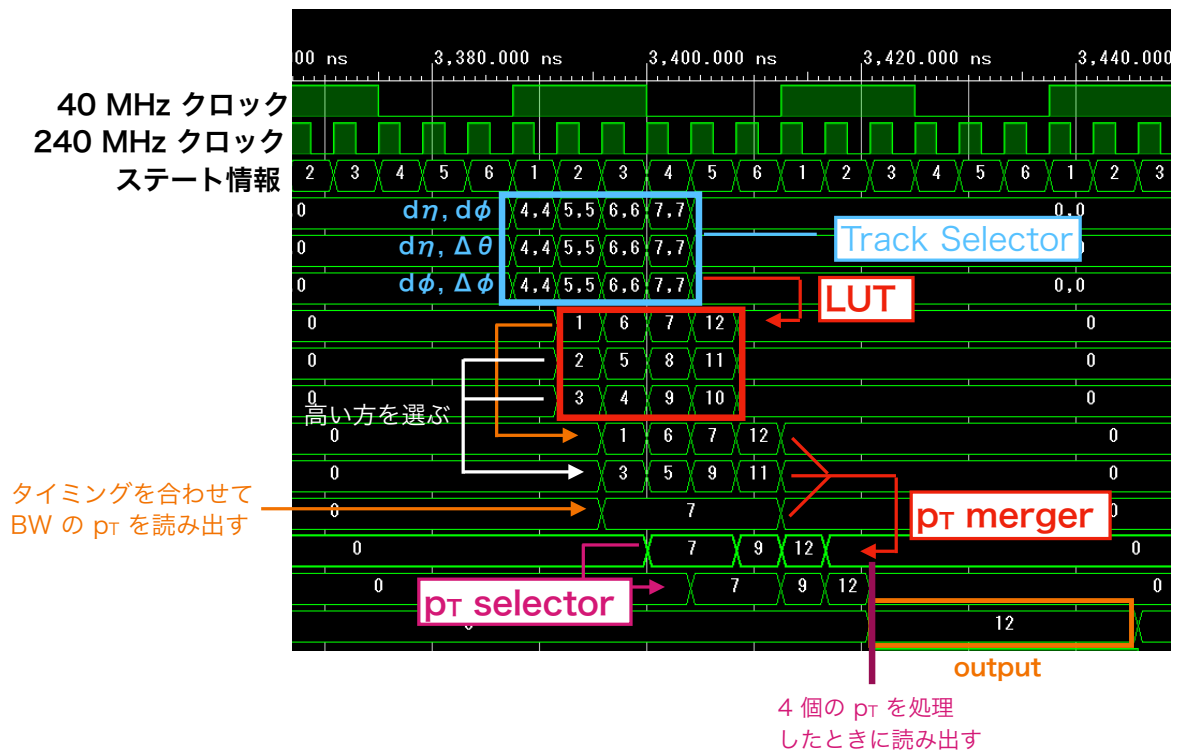


図 7.33 : RPC coincidence の回路シミュレーション. Track Selector で 4 つのトラックを順番に出力し,  $p_T$  計算を行う. LUT,  $p_T$  merger は BRAM を用いて実装し, 入力があってから 1 クロック後に出力を行う.  $p_T$  selector から出力される最終的な  $p_T$  が正しい値であることが確認できる.

ていることが確認できる。

### Tile coincidence

Tile coincidence では、Tile カロリメータ 4 モジュールでの D6 セル、または D5・D6 セルに落としたエネルギーに閾値を設けてミューオンのヒットを判定し、トリガーを発行する。BW での  $p_T$ 、位置情報を LUT に入力し、どのモジュール、どのセルのエネルギー情報を確認するかの情報 (Mask 情報) を出力する。Mask 情報が示すセル・モジュールのエネルギー情報を確認し、閾値を超えていた場合、ミューオンのヒットが判定され、BW での  $p_T$  を後段に送る。今回のシミュレーションでは、例として、BW での  $p_T$  の値を 5、BW での位置情報を表す値を 1 として、モジュール 2 と 3 の D6 セルの確認を表す Mask 情報を出力するように LUT に値を保存した。Tile カロリメータ 4 モジュールのエネルギー情報としては、モジュール 3 の D6 セルのエネルギーが閾値を超えたという信号を与えた。この場合、Mask 情報と Tile カロリメータのエネルギー情報からミューオンのヒットがあったと判定され、 $p_T$  が出力されることが予想される。

図 7.35 に Tile coincidence のシミュレーションの結果を示す。予想通りに  $p_T$  の値が出力されていることが確認できる。

### “Which-Inner”

“Which-Inner” では、BW で判定された  $p_T$ 、電荷、位置情報を LUT に入力し、Inner Detectors flag を出力する。Inner Detectors flag と各検出器におけるコインシデンスの有無から、どの検出器とのコインシデンスで得られた  $p_T$  を後段に送るかを定める。Inner Detectors flag が立っていてコインシデンスのとれているものが複数ある場合、NSW → RPC → EI → Tile の順で優先順位をつけて選択する。

表 7.7 : NSW coincidence のテストにおけるトラックの情報を表す値と LUT に保存する  $p_T$  の値。シミュレーションで入力した 16 個のトラックにおけるトラック情報と LUT から出力される  $p_T$  の値を示す。

パス 1	track1	track2	track3	track4	track5	track6	track7	track8
トラックの情報	1	2	3	4	5	6	7	8
LUT での $p_T$	1	3	4	7	8	11	12	15
パス 2	track9	track10	track11	track12	track13	track14	track15	track16
トラックの情報	9	10	11	12	13	14	15	16
LUT での $p_T$	1	2	5	6	9	10	13	14

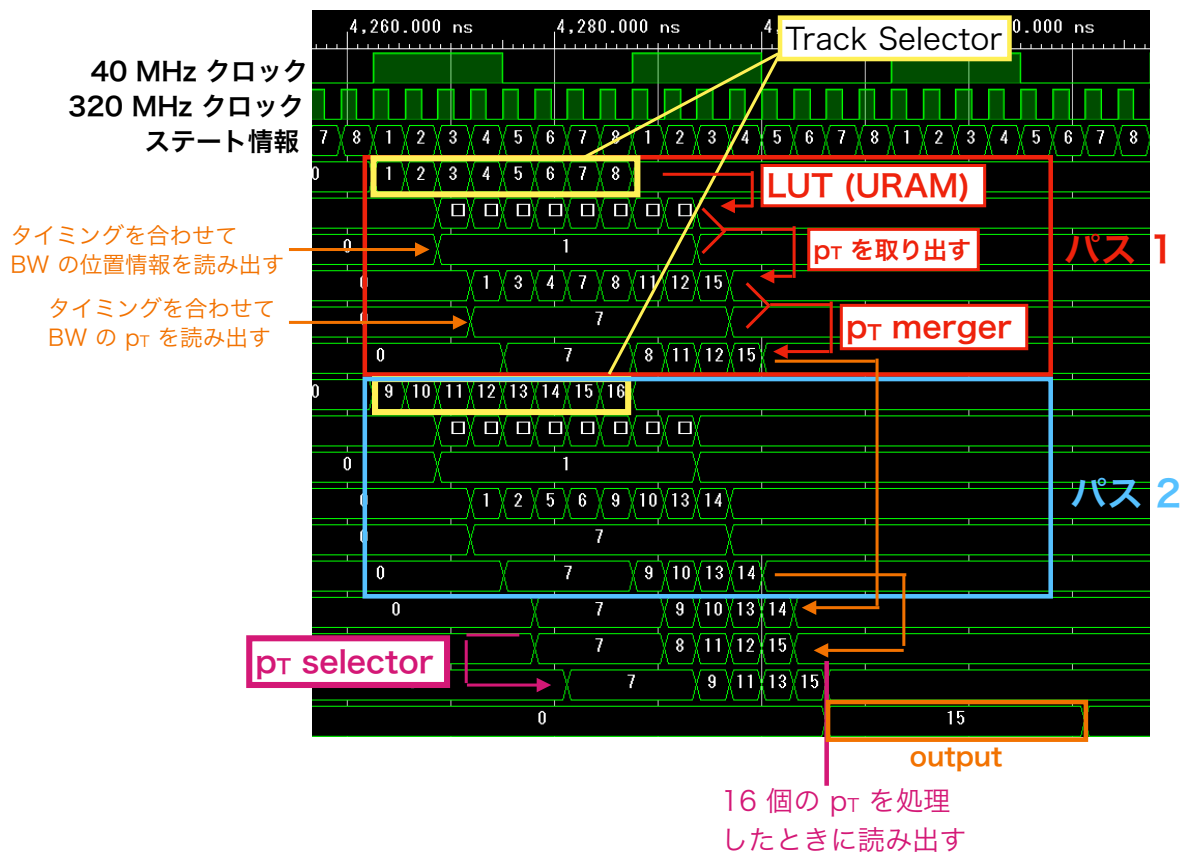


図 7.34 : NSW coincidence の回路シミュレーション. 16 個のトラック情報を 2 つのパスに分け、各パスにおいて Track Selector で 8 つのトラックを順番に出力し、 $p_T$  計算を行う. LUT は UltraRam を用いて実装し、入力があったから 2 クロック後に出力を行う.  $p_T$  selector から出力される最終的な  $p_T$  が正しい値であることが確認できる.

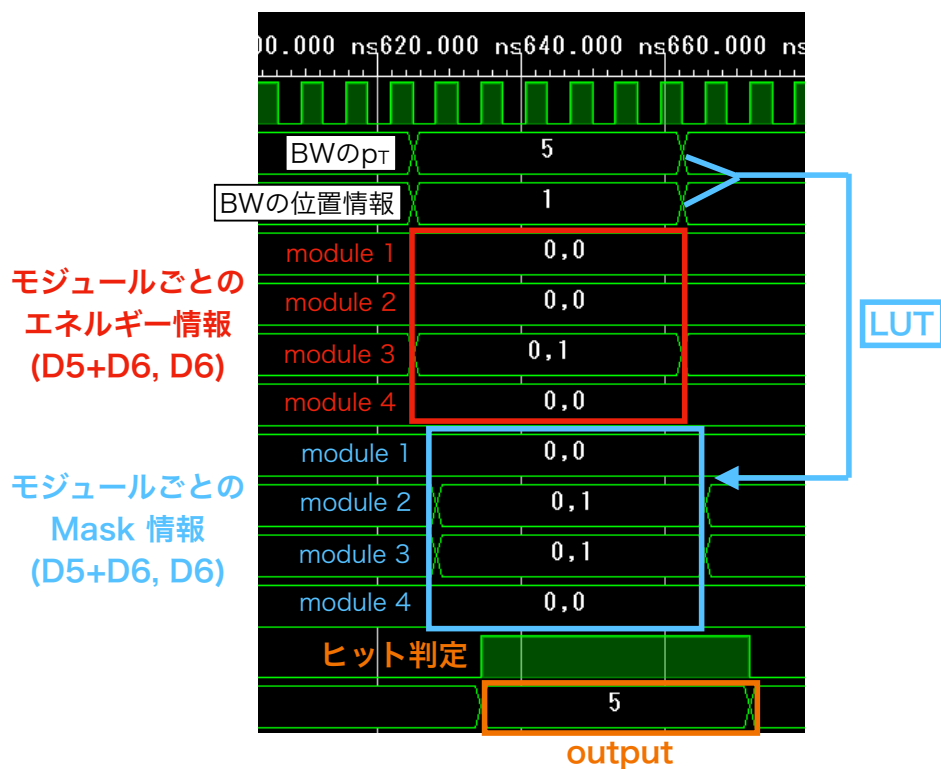


図 7.35 : Tile coincidence の回路シミュレーション. BW での  $p_T$ , 位置を表す情報と Tile カロリーメータの各モジュールのエネルギー情報を入力している. Tile カロリーメータのエネルギー情報は, エネルギーが閾値を超えたセルに 1 が立っている. BW での  $p_T$ , 位置を表す情報を LUT に入力し, Mask 情報を入力する. Mask 情報では 1 が立っているセルを確認する. エネルギー情報と Mask 情報から, ミューオンのヒットがモジュール 3 の D6 セルにおいて判定され,  $p_T$  が出力されている.

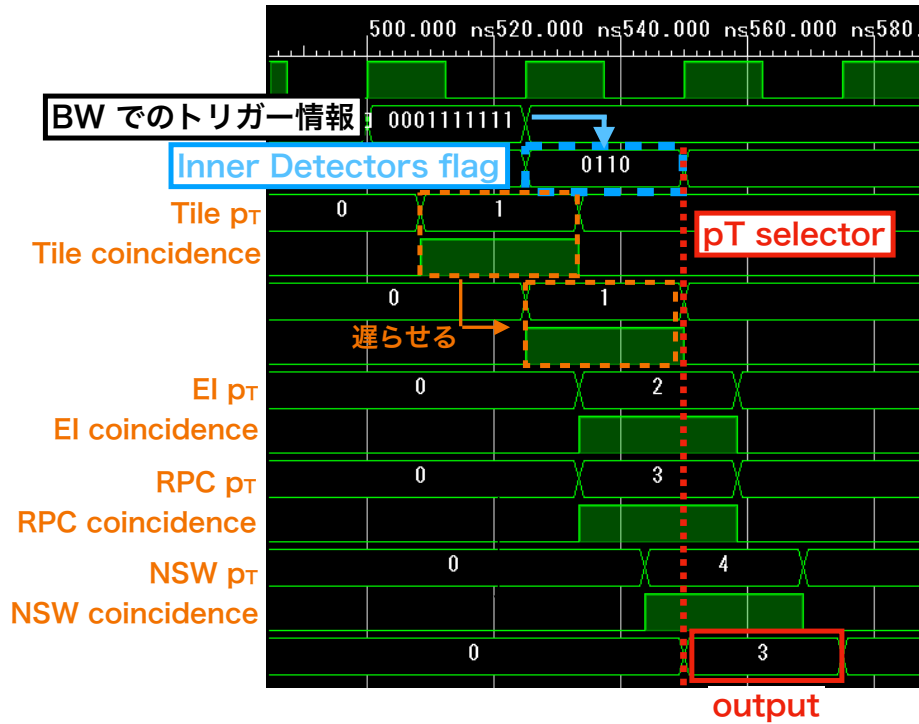


図 7.36 : “Which-Inner” の回路シミュレーション. Inner Detectors flag は左から NSW, RPC, EI, Tile についてのものであり, 1 のものを選択するようにする. Tile coincidence の結果は他よりも 1 クロック以上早く出力されるため, 遅らせて  $p_T$  selector に入力する.

図 7.36 に “Which-Inner” のシミュレーションの結果を示す. 今回のシミュレーションでは機能の確認のため, 4 つの検出器においてコインシデンスが取れたと仮定して, あるイベントにおける各コインシデンスの  $p_T$  の値をそれぞれ入力した. LUT では, RPC と EI でのコインシデンスを選択するような Inner Detectors flag を出力するよう BW でのトリガー情報と LUT に保存する値を設定した. この場合, 最終的に, RPC と EI での  $p_T$  のうち優先順位の高い RPC の  $p_T$  を後段に送ることが予想され, 図 7.36 において予想通りの出力がでていることを確認した.



## 第8章 結論と今後の展望

2027年から開始される高輝度 LHC では、ルミノシティをこれまでの約 3 倍の  $7.5 \times 10^{34} \text{ cm}^{-2}\text{s}^{-1}$  に増強する予定である。ATLAS 実験では、ルミノシティの向上によるトリガーレートの増加に対応するため、トリガーシステムのアップグレードが行われる。高輝度 LHC に向けたアップグレードでは、初段トリガーの判定時間を  $2.5 \mu\text{s}$  から  $10 \mu\text{s}$  に延ばすことで、複雑なトリガーアルゴリズムが導入可能になる。

本研究では、ミュオントリガーについて、TGC BW 全 7 層のヒットを用いて再構成した飛跡の位置・角度情報と磁場の内側の領域にある複数の検出器で測定した精密な位置・角度情報を組み合わせて  $p_T$  を判定するトリガー手法を開発した。開発したトリガーロジックにおける閾値以上の  $p_T$  に対する検出効率とトリガーレートを、それぞれモンテカルロシミュレーション (MC) とデータを用いて評価した。その結果、閾値以上の  $p_T$  に対する検出効率を 94 % (現行のトリガーシステムのままでは 85 %) に保ったまま、閾値以下の  $p_T$  を持つミュオンや背景事象によるトリガーを削減することで 18 kHz (現行のトリガーシステムのままでは 34 kHz) というトリガーレートを達成できることを確認した。

開発したトリガーロジックを実際のトリガー取得に用いる際、TGC BW の理想的な位置からのズレ (ミスアライメント) の影響によりミュオンの飛跡再構成率が低下することで、閾値以上の  $p_T$  に対する検出効率が MC における想定よりも低下する。そこで、飛跡再構成で用いられる TGC のヒットに対応した飛跡情報のリスト (パターンリスト) を TGC の実際の設置位置に合わせて修正することで、飛跡再構成率を改善する方法を開発した。データを用いてパターンリストを修正した場合の飛跡再構成率を確認したところ、飛跡再構成率の低下は修正する前と比べて 4.4 % から 1.4 % に改善することを確認した。これにより、実際のトリガー取得においても MC における想定に近い検出効率を保ったままトリガー取得を行うことができる。

TGC BW における飛跡再構成手法と、開発を行った磁場内側の検出器の情報を用いたトリガーロジックは、Sector Logic 上の FPGA に実装される。そのため、これらのロジックをハードウェアに実装するためのファームウェアを作成する必要がある。本研究では、バンチ衝突 (40 MHz) ごとに入力されるイベント情報に対して正しく動作するようファームウェアを作成した。また、シミュレーションを用いて作成したファームウェアの動作検証を行い、正しく動作することを確認した。

本研究によって、高輝度 LHC においても高い性能でミュオントリガーを行うことができ、物理感度を高く保つことができることを示した。

今後は、エンドキャップ部初段ミュオントリガーの全体のファームウェアを構築していくために、本研究で作成した飛跡再構成手法や各トリガーロジックのファームウェアを接続する必要がある。

る。また、作成したファームウェアを評価ボードに実装し、実際の入出力情報を用いて、より本番のトリガー取得に近い形でトリガーロジックの性能評価を行うことが必要である。

## 謝辞

本研究を遂行するにあたって、様々な方々にお世話になりました。

まず、日々の研究への指導や論文執筆の助言をくださった隅田土詞助教に心より感謝いたします。また、毎週のミーティングでアドバイスをいただいた長野邦浩准教授に感謝いたします。そのほかの先生方にも、授業や研究室での発表の場で大変お世話になりました。深く感謝しています。

Phase 2 アップグレードチームの皆様にも大変お世話になりました。Phase 2 ミーティングで様々なアドバイスや質問をいただいたおかげで研究を順調に進めることができました。また、分からないことをメールで聞いた時なども、丁寧な回答をいただき感謝しております。

京大アトラスグループの皆様にも大変お世話になりました。赤塚俊一氏には、ミーティングの場などでアドバイスいただき、感謝しております。頂いたアドバイスや指摘はとても本質をつくもので、大変勉強になりました。野口陽平氏には、ソフトウェア解析について有用なアドバイスをいただき感謝しております。ATLAS のソフトウェアの使い方につまずいているときに頂いた指摘やアドバイスには大変助かりました。岡崎佑太氏には、トリガーファームウェアについて教えてくださり大変感謝しております。また、CERN に滞在した際には家や食事のことなど生活面でお世話になりました。國吉宏一郎氏には、学部生の頃から課題演習でお世話になりました。羽田野真友喜氏には、コードの難しいところについてアドバイスをいただき、感謝しております。三野裕哉氏には、ソフトウェア、ファームウェアやトリガーについて基礎的なところから詳しく教えていただき大変感謝しております。解析ツールの使い方など、何も分からなかったときに一から教えていただき、おかげで研究を進めることができました。

高エネルギー物理学研究室の皆様にもお世話になりました。先輩方には、修士の2年間で大変お世話になりました。また、同期の大塚稔也氏、末野慶徳氏、菅島文悟氏、谷真央氏、辻川吉明氏、フウ・ジャアフゥイ氏、リ・ヨハン氏にも大変感謝しております。同期の皆さんとの交流のおかげで、挫けずに研究を進めることができました。

最後に、自分の進む道を自由に選ばせてくれた家族に深く感謝します。

## 参考文献

- [1] Particle Data Group, Review of Particle Physics, 2018-2019, Phys. Rev. D 98 (2018) 030001 <https://cds.cern.ch/record/2636832?ln=ja>
- [2] ふしぎな対称性, 2004 <https://www2.kek.jp/ja/newskek/2004/mayjun/supersymmetry.html>
- [3] ATLAS Collaboration, Observation of a new particle in the search for the Standard Model Higgs boson with the ATLAS detector at the LHC, Phys. Lett. B 716 (2012) <https://arxiv.org/abs/1207.7214>
- [4] Stephen P. Martin, A Supersymmetry Primer, Adv.Ser.Direct.High Energy Phys. 21 (2010) 1-153 <https://arxiv.org/abs/hep-ph/9709356>
- [5] Carlos S. Frenk, Simon D. M. White, Dark matter and cosmic structure, Ann. Phys. 2012, 524, 507 <https://arxiv.org/abs/1210.0544>
- [6] Junji Hisano, Lepton-Flavor Violation and Physics beyond the Standard Model, Nuclear Physics B - Proceedings Supplements 253 <https://arxiv.org/abs/1212.4964>
- [7] Ferruccio Feruglio, Extra dimensions in particle physics, Eur.Phys.J.C33:s114-s128,2004 <https://arxiv.org/abs/hep-ph/0401033>
- [8] Peter W. Higgs, Broken symmetries, massless particles and gauge fields, Phys.Lett. 12 (1964) 132-133
- [9] Tim Stefaniak, Higgs physics beyond the Standard Model, 28 August 2019 <https://arxiv.org/abs/1908.10900>
- [10] LHC Higgs Cross Section Working Group. <https://twiki.cern.ch/twiki/bin/view/LHCPhysics/LHCHXSWG>
- [11] ATLAS collaboration, Combined measurements of Higgs boson production and decay using up to  $80 \text{ fb}^{-1}$  of proton-proton collision data at  $\sqrt{s} = 13 \text{ TeV}$  collected with the ATLAS experiment, 11 February 2020 <https://arxiv.org/pdf/1909.02845>

- [12] ATLAS collaboration, Projections for measurements of Higgs boson signal strengths and coupling parameters with the ATLAS detector at a HL-LHC, ATL-PHYS-PUB-2014-016. <https://cds.cern.ch/record/1956710>
- [13] ATLAS Collaboration, SUSY July 2020 Summary Plot Update, 28 July 2020 <http://cds.cern.ch/record/2725258>
- [14] ATLAS collaboration, Prospects for searches for staus, charginos and neutralinos at the high luminosity LHC with the ATLAS Detector, 16 December 2018 <http://cdsweb.cern.ch/record/2651927>
- [15] The ATLAS Collaboration, Letter of Intent for the Phase-2 Upgrade of the ATLAS Experiment, 23 January 2013 <https://cds.cern.ch/record/1502664>
- [16] CERN's Accelerator Complex, 28 October 2013 <https://cds.cern.ch/record/1621583>
- [17] ATLAS Collaboration, The ATLAS Experiment at the CERN Large Hadron Collider, JINST 3 (2008) S08003.
- [18] ATLAS Magnetic Field <http://atlas.web.cern.ch/Atlas/GROUPS/MUON/magfield/>
- [19] Karolos Potamianos, on behalf of the ATLAS Collaboration, The upgraded Pixel detector and the commissioning of the Inner Detector tracking of the ATLAS experiment for Run-2 at the Large Hadron Collider, 28 Aug 2016 <https://arxiv.org/abs/1608.07850>
- [20] ATLAS Collaboration, Technical Design Report for the Phase-II Upgrade of the ATLAS Muon Spectrometer, CERN-LHCC-2017-017. <https://cds.cern.ch/record/2285580>
- [21] Konstantinos A. Ntekas, Performance characterization of the Micromegas detector for the New Small Wheel upgrade and Development and improvement of the Muon Spectrometer Detector Control System in the ATLAS experiment, CERN-THESIS-2016-019, 2016
- [22] Kawamoto Tatsuo et.al, New Small Wheel Technical Design Report, CERN-LHCC-2013-006. <https://cds.cern.ch/record/1552862>
- [23] ATLAS Collaboration, The ATLAS BIS78 Project, ATL-MUON-INT-2016-002, 2016 <https://cds.cern.ch/record/2161109>
- [24] 岡崎佑太, LHC-ATLAS 実験 Run-3 に向けたミュオントリガーの改良とハードウェアへの実装, 修士論文, 2018 [https://www-he.scphys.kyoto-u.ac.jp/theses/master/okazaki\\_mt.pdf](https://www-he.scphys.kyoto-u.ac.jp/theses/master/okazaki_mt.pdf)
- [25] ATLAS Collaboration, Technical Design Report for the Phase-II Upgrade of the ATLAS TDAQ system, CERN-LHCC-2017-020. <https://cds.cern.ch/record/2285584>

- [26] Crab cavities: colliding protons head-on <https://home.cern/news/news/accelerators/crab-cavities-colliding-protons-head>
- [27] ATLAS Collaboration, Technical Design Report for the ATLAS Inner Tracker Pixel Detector, CERN-LHCC-2017-021. <https://cds.cern.ch/record/2285585>
- [28] ATLAS Collaboration, ATLAS level-1 trigger : Technical Design Report, CERN-LHCC-98-014. <https://cds.cern.ch/record/381429>
- [29] 赤塚駿一, LHC-ATLAS 実験 Run-3 に向けたミュオントリガーの改良, 修士論文, 2017 [https://www-he.scphys.kyoto-u.ac.jp/theses/master/akatsuka\\_mt.pdf](https://www-he.scphys.kyoto-u.ac.jp/theses/master/akatsuka_mt.pdf)
- [30] ATLAS Collaboration, Technical Design Report for the Phase-I Upgrade of the ATLAS TDAQSystem, ATLAS-TDR-023, 2013 <https://cds.cern.ch/record/1602235>
- [31] 田中碧人, System-on-a-Chip を用いたエレクトロニクス制御回路の開発・高放射線環境下での大規模システムへの応用, 修士論文, 2021
- [32] 三野 裕哉, 高輝度 LHC ATLAS 実験に向けた初段ミュオントリガーアルゴリズムの開発およびハードウェアへの実装, 修士論文, 2019 [https://www-he.scphys.kyoto-u.ac.jp/theses/master/mino\\_mt.pdf](https://www-he.scphys.kyoto-u.ac.jp/theses/master/mino_mt.pdf)
- [33] 川口智美, 高輝度 LHC-ATLAS 実験に向けたパターンマッチングを用いた TGC 飛跡トリガーの開発, 修士論文, 2018
- [34] 若林 潤, LHC ATLAS 実験  $\mu$  粒子トリガー検出器の 7 TeV 陽子陽子衝突事象を用いたアライメントの研究, 修士論文, 2011 [https://atlas.kek.jp/sub/thesis/2011/wakabayashi\\_thesis.pdf](https://atlas.kek.jp/sub/thesis/2011/wakabayashi_thesis.pdf)
- [35] 山内 克弥, LHC ATLAS 実験ミュオン粒子検出器の精密アライメントによるトリガー効率の改善, 修士論文, 2013
- [36] Micro Flyover 基板上光エンジン, FireFly <https://www.samtec.com/jp/optics/optical-cable/mid-board/firefly>
- [37] Specifications for Enhanced Small Form Factor Pluggable Module SFP+, Revision 4.1, Tech. Rep. SFF-8431, SFF Committee, July, 2009 [https://optixcom.com/product\\_pdf/2.bidi/2-SFPplus\\_BiDi/SFP+%20MSA-SFF-8431.pdf](https://optixcom.com/product_pdf/2.bidi/2-SFPplus_BiDi/SFP+%20MSA-SFF-8431.pdf)
- [38] proFPGA Xilinx Virtex UltraScale+ XCVU13P FPGA <https://japan.xilinx.com/products/boards-and-kits/1-18q1pyl.html>
- [39] XILINX, Virtex UltraScale FPGAs Data Sheet, 2019 [https://japan.xilinx.com/support/documentation/data\\_sheets/ds893-virtex-ultrascale-data-sheet.pdf](https://japan.xilinx.com/support/documentation/data_sheets/ds893-virtex-ultrascale-data-sheet.pdf)

- [40] 綿井稜太, 高輝度 LHC-ATLAS 実験に向けた大容量光通信機とハイエンド FPGA , 修士論文, 2021
- [41] 加納勇也, ATLAS 日本トリガーグループ, Open-it, Level-0 muon trigger for HL-LHC <http://openit.kek.jp/workshop/2020/dsys/presentation/kanou.pdf>
- [42] XILINX, Vivado Design Suite, 2019 <https://japan.xilinx.com/products/design-tools/vivado.html>

## 付録A 高輝度 LHC のためのミュオントリガーロジックの性能評価

### A.1 実データを用いたトリガーレートの評価

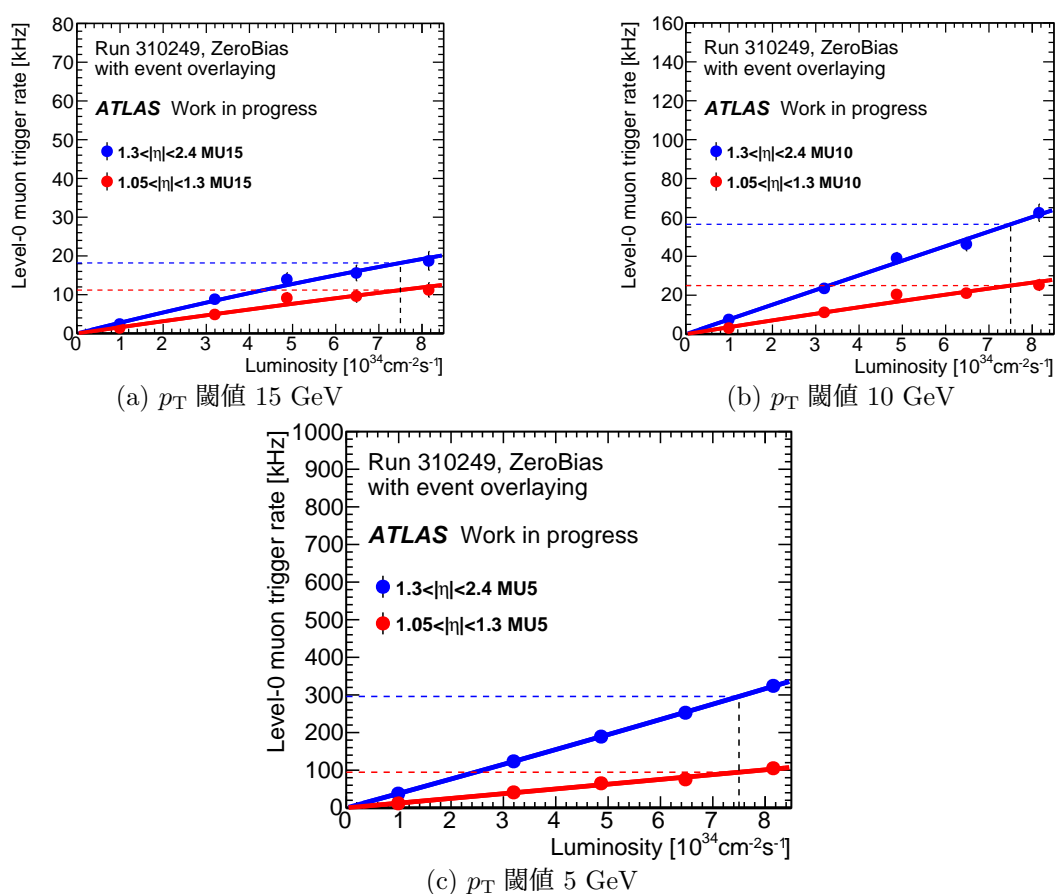
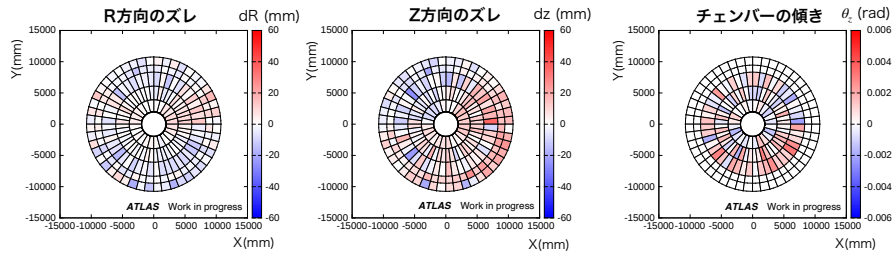


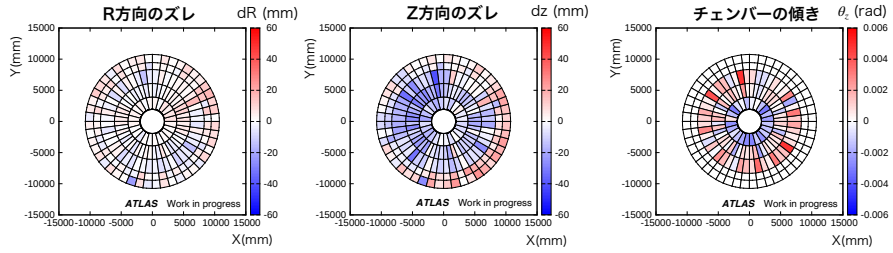
図 A.1 :  $1.05 < |\eta| < 2.4$  における  $p_T$  閾値 15, 10, 5 GeV でのルミノシティとトリガーレートの関係.  $\eta$  の領域ごとにトリガーアルゴリズムは異なるため, 領域ごとにトリガーレートを示している. 高輝度 LHC で予定されているルミノシティ ( $7.5 \times 10^{34} \text{ cm}^{-2} \text{ s}^{-1}$ ) は黒い点線で示されている.

### A.2 TGC BW のミスアライメントの $x - y$ 平面図

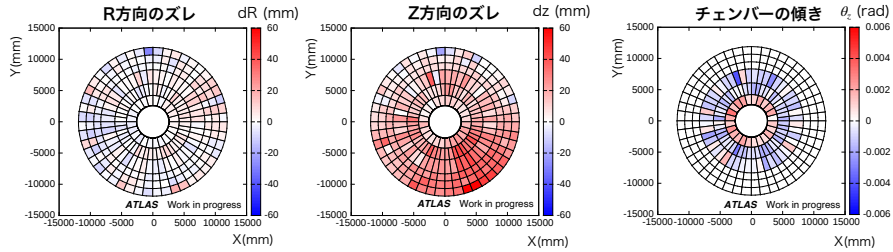




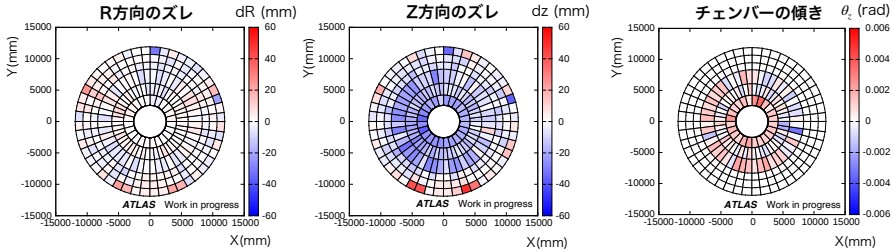
(a) M1, A-side



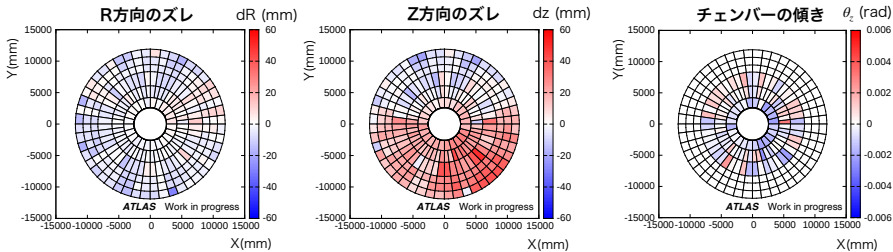
(b) M1, C-side



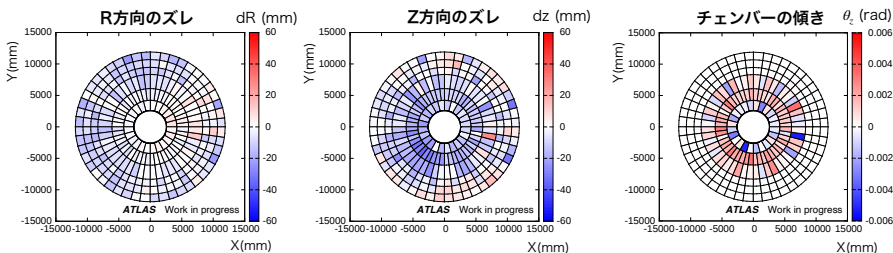
(c) M2, A-side



(d) M2, C-side



(e) M3, A-side



(f) M3, C-side

図 A.2: 各ステーションにおけるミスアライメントの  $x-y$  平面図. チェンバーごとのズレや傾きの度合いを色で表している.

### A.3 Tag & Probe

データがミュオンを要求するトリガーによって発行されていた場合、データ中のイベントには少なくとも 1 つ以上のミュオンにトリガーが発行されている。そのため、ミュオンによるトリガーの検出効率をデータをそのまま用いて評価すると、データ中のミュオンはトリガーが発行されやすいものしか入っていないので、検出効率を高く評価してしまう。

このようなバイアスを回避するために、Tag & Probe という方法を用いる。Tag & Probe では  $Z$  や  $J/\psi$  の崩壊で生じたミュオンを使用する。図 A.3 に  $Z$  の崩壊事象を用いた Tag & Probe の概要を示す。崩壊で生じた 2 つのミュオンのうち、片方のミュオンがイベントを取得したトリガーと同じトリガーを発行した場合、もう片方のミュオンではトリガーを発行する保証はなく、バイアスがかからない。そのため、データで検出効率を評価するときには、崩壊事象によって生成されたミュオンに対して、イベントを取得したトリガーと同じトリガーを発行したミュオンを Tag, もう片方のミュオンを Probe と呼び、Probe を検出効率の評価に用いる。両方のミュオンがイベントを取得したトリガーと同じトリガーを発行した場合、両方を検出効率の評価に用いる。

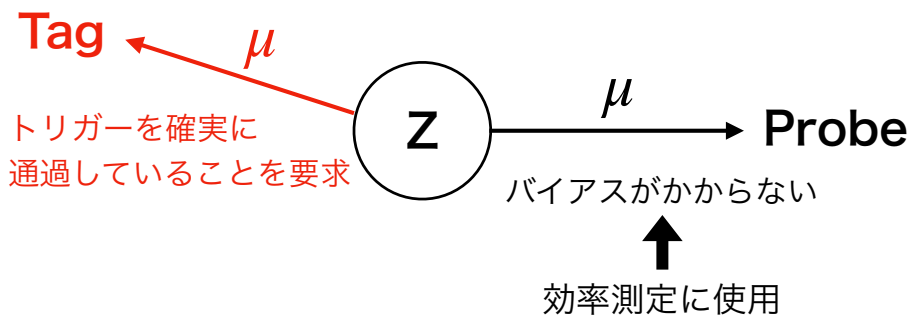


図 A.3:  $Z$  の崩壊事象を用いた Tag & Probe の概要. イベントを発行したトリガーと同じトリガーを発行したミュオンを Tag, もう片方を Probe と呼び, Probe を効率測定に用いる.